



Universidad  
Carlos III de Madrid

Departamento de Tecnología Electrónica  
Grupo de Sistemas Electrónicos de Potencia

# CONVERTIDOR CC-CC HÍBRIDO CON RESPUESTA DINÁMICA RÁPIDA, BAJA TENSIÓN DE SALIDA Y CONTROL LINEAL-NO LINEAL

PROYECTO FIN DE CARRERA  
ING. TÉC. INDUSTRIAL. ELECTRÓNICA INDUSTRIAL

Autor: FELIPE JOSÉ CASTILLO MORENO

Tutor: ANDRÉS BARRADO BAUTISTA

Leganés, julio de 2017



Título: Convertidor CC-CC híbrido con respuesta dinámica rápida, baja tensión de salida y control lineal-no lineal.  
Autor: Felipe José Castillo Moreno.  
Director: Andrés Barrado Bautista.

## EL TRIBUNAL

Presidente: \_\_\_\_\_

Vocal: \_\_\_\_\_

Secretario: \_\_\_\_\_

Realizado el acto de defensa y lectura del Proyecto Fin de Carrera el día \_\_ de \_\_\_\_\_ de 20\_\_ en Leganés, en la Escuela Politécnica Superior de la Universidad Carlos III de Madrid, acuerda otorgarle la CALIFICACIÓN de

VOCAL

SECRETARIO

PRESIDENTE





*“Hablar de mis gustos no creo que tenga mucha importancia. Me parece más apropiado una referencia a los valores que desearía ver a mi alrededor. Desconfío de las sociedades en las que vivimos, desespero por un ideal de justicia, me siento cerca de las sanas corrientes libertarias y no puedo soportar que algunos tengan tanto y otros tan poco. Y añadido, no menos, que me cargan los que por estar un poco mejor son capaces de obedecer al más tonto.”*

JAVIER SÁDABA  
**Saber morir**



A ti, que me lees.



## ÍNDICE

INDICE DE FIGURAS Y TABLAS .....	<b>XII</b>
NOMENCLATURA Y NOTACIÓN .....	<b>XVII</b>
Capítulo 1. VISIÓN GENERAL Y OBJETIVOS .....	<b>1</b>
1.1 Visión general.....	<b>3</b>
1.2 Objetivos .....	<b>3</b>
Capítulo 2. INTRODUCCIÓN A LOS SISTEMAS DE ALIMENTACIÓN DE BAJA TENSIÓN Y RESPUESTA DINÁMICA RÁPIDA .....	<b>5</b>
2.1 Topologías .....	<b>7</b>
2.2 Estrategias de control .....	<b>8</b>
Capítulo 3. ESPECIFICACIONES DE PARTIDA .....	<b>11</b>
Capítulo 4. DIAGRAMA DE BLOQUES DEL CIRCUITO Y DESCRIPCIÓN GENERAL DEL FUNCIONAMIENTO.....	<b>15</b>
4.1 Diagrama de bloques general .....	<b>17</b>
4.2 Explicación detallada del diagrama de bloques .....	<b>17</b>
– Fuente Conmutada Principal (FCP) .....	<b>17</b>
– Lazo de control de la FCP .....	<b>18</b>
○ Control Lineal de la FCP .....	<b>19</b>
○ Control no Lineal de la FCP .....	<b>20</b>
○ Multiplexor.....	<b>20</b>
– Fuente de Corriente Auxiliar (FCA) .....	<b>21</b>
○ Control de la FCA .....	<b>22</b>
4.3 Descripción general del funcionamiento .....	<b>22</b>
Capítulo 5. DESARROLLO DEL CIRCUITO Y DESCRIPCIÓN DE CADA UNA DE LAS PARTES .....	<b>25</b>
5.1 Fuente Conmutada Principal .....	<b>27</b>
– Filtro de entrada .....	<b>27</b>
– Elementos de conmutación .....	<b>28</b>
– Filtro de salida .....	<b>30</b>
5.2 Control Lineal de la FCP .....	<b>36</b>
– Amplificador de error compensado .....	<b>37</b>
– Selección de la frecuencia de conmutación .....	<b>39</b>
– Modulación .....	<b>41</b>
– Etapa de salida .....	<b>43</b>
5.3 Control no-Lineal de la FCP .....	<b>43</b>
5.4 Multiplexor de la FCP .....	<b>45</b>

5.5 Driver de la FCP.....	47
5.6 Fuente de Corriente Auxiliar (FCA).....	48
5.7 Control de la Fuente Auxiliar .....	48
5.8 Alimentación de los circuitos integrados .....	50
5.9 Circuitos para la eliminación de ruido .....	51
Capítulo 6. DISEÑO DE LA PLACA DE CIRCUITO IMPRESO (PCI) .....	55
6.1 Importancia de un buen diseño de la PCI.....	57
6.2 Gráficos de la placa del circuito.....	57
6.3 Localización de las etapas del circuito.....	59
6.4 Recomendaciones para el diseño de un buen layout.....	61
6.5 Layout mejorado con PCI multicapa.....	61
Capítulo 7. RESULTADOS EXPERIMENTALES .....	63
7.1 Funcionamiento estático.....	65
7.2 Funcionamiento dinámico.....	70
– Modo 1: Fuente Conmutada con control Lineal (FC+L) .....	71
– Modo 2: Fuente Conmutada con control mixto Lineal-no Lineal (FC+LnL) .....	74
– Modo 3: Fuente Híbrida con control Lineal (FH+L) .....	78
– Modo 4: Fuente Híbrida con control Lineal – no Lineal (FH+LnL) ...	81
7.3 Resultados .....	86
7.4 Rendimiento.....	87
– Rendimiento estático .....	88
– Rendimiento dinámico.....	89
Capítulo 8. ESTUDIO ECONÓMICO Y PRESUPUESTO .....	93
8.1 Coste de material.....	95
8.2 Coste de desarrollo.....	96
8.3 Presupuesto final .....	96
Capítulo 9. CONCLUSIONES Y PROPUESTAS FUTURAS .....	97
BIBLIOGRAFÍA Y REFERENCIAS .....	101
Anexo A. CIRCUITO DE GENERACIÓN DE CARGA DINÁMICA.....	105
A.1. Descripción.....	107
A.2. Ensayos.....	111
A.3. Esquemas e imágenes.....	113
Anexo B. HOJAS DE CÁLCULO DE MATHCAD .....	115
B.1 Cálculo de la bobina .....	117
B.2 Cálculo del control de la Fuente Conmutada.....	121
Anexo C. ESQUEMA GENERAL DE LA FUENTE HÍBRIDA .....	131

C.1. Esquema de la Fuente Principal Conmutada .....	<b>133</b>
C.2. Esquema de la Fuente de Corriente Auxiliar.....	<b>135</b>
C.3. Relación de componentes .....	<b>136</b>
Anexo D. HOJAS DE CARACTERÍSTICAS .....	<b>137</b>

## ÍNDICE DE FIGURAS Y TABLAS

### Figuras

- Fig. 2.1. Ejemplo de funcionamiento de un sistema de 4 fases entrelazadas.
- Fig. 4.1. Diagrama de bloques de la Fuente Híbrida.
- Fig. 4.2. Diagrama de bloques del lazo de control de la fuente principal (control LnL).
- Fig. 4.3. Control Lineal FCP.
- Fig. 4.4. Control no Lineal FCP.
- Fig. 4.5. Diagrama de bloques de la Fuente de Corriente Auxiliar.
- Fig. 4.6. Fuente de alimentación con regulador serie.
- Fig. 5.1. Esquema de la etapa de potencia de la Fuente Conmutada Principal.
- Fig. 5.2. Lazo de la corriente por el interruptor, ton.
- Fig. 5.3. Corriente de la bobina en modo de conducción continua MCC.
- Fig. 5.4. Aproximación en frecuencia del filtro de salida de un convertidor conmutado.
- Fig. 5.5. Respuesta en módulo del filtro de salida teniendo en cuenta  $R_{ESR}$ .
- Fig. 5.6. Control Lineal de la Fuente Conmutada Principal.
- Fig. 5.7. Esquema del amplificador de error del control Lineal.
- Fig. 5.8. Red de compensación del control Lineal.
- Fig. 5.9. Esquema del oscilador.
- Fig. 5.10. Gráficas de selección de los valores del oscilador en función de la frecuencia de conmutación y del ciclo de trabajo máximo.
- Fig. 5.11. Red de generación de la rampa de comparación.
- Fig. 5.12. Etapa de salida.
- Fig. 5.13. Red de filtrado y amplificación del control no Lineal.
- Fig. 5.14. Comparación de umbrales de trabajo y salida del control.
- Fig. 5.15. Referencias de tensión para el control no Lineal de la FCP.
- Fig. 5.16. Esquema del multiplexor.
- Fig. 5.17. Representación gráfica de los estados del multiplexor.
- Fig. 5.18. Conexión eléctrica del driver.
- Fig. 5.19. Esquema de la etapa de potencia de la Fuente de Corriente Auxiliar.
- Fig. 5.20. Circuito de control de la Fuente de Corriente Auxiliar.
- Fig. 5.21. Referencias de tensión para FCA.
- Fig. 5.22. Alimentación Vcc (5V) para integrados.
- Fig. 5.23. Alimentación VTPS para drivers.
- Fig. 5.24. Rizado por conmutación en interruptor. Ch1:  $V_{DS}$  (2V/div), Ch2:  $V_{GS}$  (5V/div), BT: 500ns/div.
- Fig. 5.25. Modelo de red snubber.
- Fig. 5.26. Muestra del efecto snubber en  $V_{DS}$ .



Fig. 6.1. Capa superior (escala aproximada 1:1).

Fig. 6.2. Localización de los elementos en la capa superior (escala aproximada 1:1).

Fig. 6.3. Capa inferior (escala aproximada 1:1).

Fig. 6.4. Localización de los dispositivos de la capa inferior (escala aproximada 1:1).

Fig. 6.5. Distribución de las zonas de control en la PCI.

Fig. 6.6. Distribución de las zonas de potencia en la PCI.

Fig. 6.7. Componentes embebidos.

Fig. 7.1. Rizado de la tensión de salida con umbrales a 10mV/div Ch1: 10mV/div, BT: 2 $\mu$ s/div.

Fig. 7.2. Rizado de la tensión de salida con umbrales a 5mV/div Ch1: 10mV/div, BT: 2 $\mu$ s/div.

Fig. 7.3. Funcionamiento MOSFETs superiores (conmutador principal) Ch1: 2V/div, Ch2: 2V/div, BT: 1 $\mu$ s/div.

Fig. 7.4. Funcionamiento MOSFETs inferiores (rectificador síncrono) Ch1: 2V/div, Ch2: 2V/div, BT: 1 $\mu$ s/div.

Fig. 7.5. Caracterización del funcionamiento en tensión de la bobina de la Fuente Conmutada Principal (osciloscopio en modo DC) Ch1: 2,5V/div, Ch2: 2,5V/div, BT: 1 $\mu$ s/div.

Fig. 7.6. Amplificación del control – no Lineal del Fuente Conmutada. Ch1: 50mV/div, Ch2: 500mV/div, BT: 1 $\mu$ s/div.

Fig. 7.7. Determinación de la frecuencia de conmutación en el regulador UC3843. Ch1: 500mV/div, Ch2: 5V/div, BT: 1 $\mu$ s/div.

Fig. 7.8. Señal de control PWM entrada del driver. Ch1: 2V/div, BT: 1 $\mu$ s/div.

Fig. 7.9. Corriente por la bobina en régimen estático. Ch1 ( $I_L$ ): 0,65A/div, BT: 500ns/div.

Fig. 7.10. Simulación del comportamiento de las corrientes en la fuente conmutada ante un escalón de carga.

Fig. 7.11. Fuente Conmutada con control Lineal (FC+L) frente a cambio en la demanda de la carga. Ch1 ( $\Delta V_O$ ): 200mV, Ch2 ( $I_L$ ): 27,7A/div, Ch4 ( $I_O$ ): 30A/div, BT: 200 $\mu$ s/div.

Fig. 7.12. Fuente Conmutada con control Lineal (FC+L) frente a escalón ascendente de la demanda. (Detalle) Ch1 ( $\Delta V_O$ ): 200mV, Ch2 ( $I_L$ ): 27,7A/div, Ch4 ( $I_O$ ): 30A/div, BT: 40 $\mu$ s/div.

Fig. 7.13. Fuente Conmutada con control Lineal (FC+L) frente a escalón descendente de la demanda. (Detalle) Ch1 ( $\Delta V_O$ ): 200mV, Ch2 ( $I_L$ ): 27,7A/div, Ch4 ( $I_O$ ): 30A/div, BT: 40 $\mu$ s/div.

Fig. 7.14. Respuesta dinámica de la Fuente Conmutada con control Lineal (FC+L). Ch1 ( $\Delta V_O$ ): 100mV, Ch4 ( $I_O$ ): 15A/div, BT: 200 $\mu$ s/div.

Fig. 7.15. Respuesta dinámica de la Fuente Conmutada con control Lineal (FC+L) ante un escalón de corriente de salida positivo. (Detalle) Ch1 ( $\Delta V_O$ ): 100mV, Ch4 ( $I_O$ ): 15A/div, BT: 40 $\mu$ s/div.

Fig. 7.16. Respuesta dinámica de la Fuente Conmutada con control Lineal (FC+L) ante un escalón de corriente de salida negativo. (Detalle) Ch1 ( $\Delta V_O$ ): 100mV, Ch4 ( $I_O$ ): 15A/div, BT: 40 $\mu$ s/div.

Fig. 7.17. Fuente Conmutada con control Lineal – no Lineal (FC+LnL) frente a cambio en la demanda de la carga. Ch1 ( $\Delta V_O$ ): 200mV, Ch2 ( $I_L$ ): 27,7A/div, Ch4 ( $I_O$ ): 30A/div, BT: 200 $\mu$ s/div.

Fig. 7.18. Fuente Conmutada con control Lineal – no Lineal (FC+LnL) frente a escalón ascendente de la demanda. (Detalle) Ch1 ( $\Delta V_O$ ): 200mV, Ch2 ( $I_L$ ): 27,7A/div, Ch4 ( $I_O$ ): 30A/div, BT: 40 $\mu$ s/div.

Fig. 7.19. Fuente Conmutada con control Lineal – no Lineal (FC+LnL) frente a escalón descendente de la demanda. (Detalle) Ch1 ( $\Delta V_O$ ): 200mV, Ch2 ( $I_L$ ): 27,7A/div, Ch4 ( $I_O$ ): 30A/div, BT: 200 $\mu$ s/div.

Fig. 7.20. Respuesta dinámica de la Fuente Conmutada con control Lineal – no Lineal (FC+LnL). Ch1 ( $\Delta V_O$ ): 100mV, Ch4 ( $I_O$ ): 15A/div, BT: 200 $\mu$ s/div.

Fig. 7.21. Respuesta dinámica de la Fuente Conmutada con control Lineal – no Lineal (FC+LnL) ante un escalón de corriente de salida positivo. (Detalle) Ch1 ( $\Delta V_O$ ): 100mV/div, Ch4 ( $I_O$ ): 15A/div, BT: 40 $\mu$ s/div.

Fig. 7.22. Respuesta dinámica de la Fuente Conmutada con control Lineal – no Lineal (FC+LnL) ante un escalón de corriente de salida negativo. (Detalle) Ch1 ( $\Delta V_o$ ): 100mV/div, Ch4 ( $I_o$ ): 15A/div, BT: 40 $\mu$ s/div.

Fig. 7.23. Fuente Híbrida con control Lineal (FH+L) frente a cambio en la demanda de la carga. Ch1 ( $\Delta V_o$ ): 200mV, Ch2 ( $I_L$ ): 27,7A/div, M1=Ch3+Ch4, Ch3 ( $I_{AUX,\uparrow}$ ): 25A/div, Ch4 ( $I_{AUX,\downarrow}$ ): 30A/div, R2 ( $I_o$ ): 30A/div, BT: 200 $\mu$ s/div.

Fig. 7.24. Fuente Híbrida con control Lineal (FH+L) frente a escalón ascendente de la demanda. (Detalle) Ch1 ( $\Delta V_o$ ): 200mV, Ch2 ( $I_L$ ): 27,7A/div, Ch3 ( $I_{AUX,\uparrow}$ ): 25A/div, Ch4 ( $I_o$ ): 30A/div, BT: 40 $\mu$ s/div.

Fig. 7.25. Fuente Híbrida con control Lineal (FH+L) frente a escalón descendente de la demanda. (Detalle) Ch1 ( $\Delta V_o$ ): 200mV, Ch2 ( $I_L$ ): 27,7A/div, Ch3 ( $I_{AUX,\downarrow}$ ): 30A/div, Ch4 ( $I_o$ ): 30A/div, BT: 40 $\mu$ s/div.

Fig. 7.26. Respuesta dinámica de la Fuente Híbrida con control Lineal (FH+L). Ch1 ( $\Delta V_o$ ): 100mV, Ch4 ( $I_o$ ): 15A/div, BT: 200 $\mu$ s/div.

Fig. 7.27. Respuesta dinámica de la Fuente Híbrida con control Lineal (FH+L) ante un escalón de corriente de salida positivo. (Detalle) Ch1 ( $\Delta V_o$ ): 50mV, Ch4 ( $I_o$ ): 15A/div, BT: 40 $\mu$ s/div.

Fig. 7.28. Respuesta dinámica de la Fuente Híbrida con control Lineal (FH+L) ante un escalón de corriente de salida negativo. (Detalle) Ch1 ( $\Delta V_o$ ): 50mV, Ch4 ( $I_o$ ): 15A/div, BT: 40 $\mu$ s/div.

Fig. 7.29. Fuente Híbrida con control Lineal – no Lineal (FH+LnL) frente a cambio en la demanda de la carga. Ch1 ( $\Delta V_o$ ): 200mV, Ch2 ( $I_L$ ): 27,7A/div, M1=Ch3+Ch4, Ch3 ( $I_{AUX,\uparrow}$ ): 25A/div, Ch4 ( $I_{AUX,\downarrow}$ ): 30A/div, R2 ( $I_o$ ): 30A/div, BT: 200 $\mu$ s/div.

Fig. 7.30. Fuente Híbrida con control Lineal – no Lineal (FH+LnL) frente a escalón ascendente de la demanda. (Detalle) Ch1 ( $\Delta V_o$ ): 200mV, Ch2 ( $I_L$ ): 27,7A/div, Ch3 ( $I_{AUX,\uparrow}$ ): 25A/div, Ch4 ( $I_o$ ): 30A/div, BT: 40 $\mu$ s/div.

Fig. 7.31. Fuente Híbrida con control Lineal – no Lineal (FH+LnL) frente a escalón descendente de la demanda. (Detalle) Ch1 ( $\Delta V_o$ ): 200mV, Ch2 ( $I_L$ ): 27,7A/div, Ch4 ( $I_{AUX,\downarrow}$ ): 30A/div, Ch4 ( $I_o$ ): 30A/div, BT: 40 $\mu$ s/div.

Fig. 7.32. Respuesta dinámica de la Fuente Híbrida con control Lineal – no Lineal (FH+LnL). Ch1 ( $\Delta V_o$ ): 50mV, Ch4 ( $I_o$ ): 15A/div, BT: 200 $\mu$ s/div.

Fig. 7.33. Respuesta dinámica de la Fuente Híbrida con control Lineal – no Lineal (FH+LnL) ante un escalón de corriente de salida positivo. (Detalle) Ch1 ( $\Delta V_o$ ): 50mV, Ch4 ( $I_o$ ): 15A/div, BT: 40 $\mu$ s/div.

Fig. 7.34. Respuesta dinámica de la Fuente Híbrida con control Lineal – no Lineal (FH+LnL) ante un escalón de corriente de salida negativo. (Detalle) Ch1 ( $\Delta V_o$ ): 50mV, Ch4 ( $I_o$ ): 15A/div, BT: 40 $\mu$ s/div.

Fig. 7.35. Flanco positivo en la demanda con FC+L. Ch1: ( $\Delta V_o$ ): 100mV/div, Ch4: (ciclo de trabajo del interruptor de la fuente conmutada): 2,5V/div, BT: 20 $\mu$ s/div.

Fig. 7.36. Flanco negativo en la demanda con FC+L. Ch1: ( $\Delta V_o$ ): 100mV/div, Ch4: (ciclo de trabajo del rectificador síncrono de la fuente conmutada): 2,5V/div, BT: 20 $\mu$ s/div.

Fig. 7.37. Flanco positivo en la demanda con FC+LnL. Ch1: ( $\Delta V_o$ ): 100mV/div, Ch4: (ciclo de trabajo del interruptor de la fuente conmutada): 2,5V/div, BT: 20 $\mu$ s/div.

Fig. 7.38. Flanco negativo en la demanda con FC+LnL. Ch1: ( $\Delta V_o$ ): 100mV/div, Ch4: (ciclo de trabajo del rectificador síncrono de la fuente conmutada): 2,5V/div, BT: 20 $\mu$ s/div.

Fig. 7.39. Efecto del amplificador operacional del control no Lineal de la fuente principal. Ch1: Rizado de tensión de salida de la fuente compuesta filtrada (100mV/div), Ch4: Salida amplificada (1 V/div). Base de tiempos: 20 $\mu$ s/div.

Fig. 7.40. Fuente trabajando a plena carga ( $d \approx 1$ ). Ch1 ( $V_o$ ): 200mV/div, Ch2 ( $V_G$ , int carga): 250mV/div, BT: 200 $\mu$ s/div.

Fig. 7.41. Evolución del rendimiento de cada fuente con relación a la frecuencia de cambio de la carga..

Fig. A.1. CGCD. Carga electrónica.

Fig. A.2. CGCD. Diseño inicial de la carga.

Fig. A.3. CGCD. Temporizador de los ciclos.

Fig. A.4. CGCD. Ciclos de trabajo del temporizador.

Fig. A.5. Señal de disparo del interruptor a frecuencia máxima de 50kHz. Ciclo de trabajo 50%. Ch1: ( $V_{GS}$ ): 5V/div, BT: 10 $\mu$ s/div.

Fig. A.6. Señal de disparo del interruptor a frecuencia mínima de 901Hz. Ciclo de trabajo 50%. Ch1: ( $V_{GS}$ ): 5V/div, BT: 250 $\mu$ s/div.

Fig. A.7. Señal de disparo del interruptor para el ciclo de trabajo mínimo (7,5%). Frecuencia 1kHz. Ch1: ( $V_{GS}$ ): 5V/div, BT: 250 $\mu$ s/div.

Fig. A.8. Señal de disparo del interruptor para el ciclo de trabajo máximo (92,5%). Frecuencia 1kHz. Ch1: ( $V_{GS}$ ): 5V/div, BT: 250 $\mu$ s/div.

Fig. A.9. Esquema general del circuito de carga dinámica.

Fig. A.10. Layout.

Fig. A.11. Imagen del simulador de carga (CGCD).

Fig. C 1. Esquema de potencia de la Fuente Conmutada Principal.

Fig. C.2. Esquema de control de la Fuente Conmutada Principal.

Fig. C.3. Esquema de la Fuente de Corriente Auxiliar.

## **Tablas**

Tabla 5.1. Valores bobina Fuente Conmutada Principal.

Tabla 5.2. Parámetros diseño red compensación.

Tabla 5.3. Características del oscilador del control lineal de la FCP.

Tabla 5.4. Características de la rampa de comparación.

Tabla 5.5. Tabla de verdad con la lógica del multiplexor.

Tabla 8.1. Relación y coste de los componentes.

Tabla 8.2. Costes de desarrollo.

Tabla 8.3. Presupuesto final.

Tabla C.1. Relación de componentes y referencias.

**NOMENCLATURA Y NOTACIÓN**

ATX	Tipo de fuente de alimentación de ordenadores (del inglés <i>Advanced Technology eXtended</i> )
$\Delta V_o$	Rizado de tensión de carga.
BT	Base de tiempos.
Buck	Convertidor reductor.
CI	Circuito Impreso.
Control L	Control Lineal.
Control LnL	Control Lineal – no Lineal.
d	Ciclo de trabajo.
DC	Corriente continua (del inglés <i>Direct Current</i> )
EMI	Interferencias Electromagnéticas (del inglés <i>ElectroMagnetic Interference</i> )
ESR	Resistencia Serie Equivalente (del inglés <i>Equivalent Series Resistance</i> )
FC+L	Fuente Conmutada con Control Lineal.
FC+LnL	Fuente Conmutada con Control Lineal – no Lineal.
FCP	Fuente Conmutada Principal.
FCA	Fuente de Corriente Auxiliar.
FH+L	Fuente Híbrida con Control Lineal.
FH+LnL	Fuente Híbrida con Control Lineal – no Lineal.
FPGA	Dispositivo semiconductor programable basado en bloques lógicos (del inglés <i>Field Programmable Gate Array</i> )
$\eta$	Rendimiento eléctrico.
$I_o$	Corriente de carga.
$I_{AUX}$	Corriente de la FCA.
$I_L$	Corriente por la bobina de la FCP.
Mathcad	Software de cálculo matemático.
MOSFET	Transistor de efecto campo metal-óxido-semiconductor (del inglés <i>Metal-Oxide-Semiconductor Field-Effect Transistor</i> )
MCC	Modo de Conducción Continua.
$\mu P$	Microprocesador.
PCB	Placa de Circuito Impreso (del inglés <i>Printed Circuit Board</i> )
PCI	Placa de Circuito Impreso.
Pi	Potencia de alimentación.
Po	Potencia de carga.
PWM	Modulación por Ancho de Pulso (del inglés <i>Pulse-Width Modulation</i> )
SR	Cambio de voltaje de un equipo por unidad de tiempo (del inglés <i>Slew Rate</i> )

## XVIII

$V_0$	Tensión de carga.
$V_{DS}$	Tensión Drenador Fuente de un interruptor MOSFET.
$V_{GS}$	Tensión Puerta Fuente de un interruptor MOSFET.

# **1**

## **Visión General y Objetivos**





## **1.1 VISIÓN GENERAL**

La sociedad actual basa gran parte de sus actividades en el uso de equipos electrónicos que en su mayoría contienen circuitos integrados (CI). Un ejemplo de estos CI son los microprocesadores, dispositivos en continua evolución según postuló Gordon Moore en su artículo de 1965 [12]

El procesamiento de datos exige microprocesadores con velocidades y capacidad de operación cada vez mayores, que desemboca en un aumento exponencial del número de transistores que los componen. Como consecuencia, y aún con la mejora de rendimiento, el tamaño y la disipación de potencia de los microprocesadores crece.

Para solucionar estos inconvenientes se emplean semiconductores con geometrías cada vez más pequeñas, lo que establece un gran reto para los diseñadores y siembra de dudas la continuidad de la Ley de Moore en los términos actualmente planteados. Menores geometrías suponen menores consumos y menores tensiones de alimentación.

El aumento del número de transistores, que permite una mayor velocidad de operación, también representa mayor demanda de corriente y un comportamiento más dinámico de ésta.

Los retos que establece la inquieta industria microelectrónica, obligan a una continua revisión de los sistemas de alimentación con desarrollos especiales y configuraciones dedicadas, a fin de cumplir con necesidades de potencia, respuesta dinámica, rendimiento y ruido.

## **1.2 OBJETIVOS**

En el presente proyecto se lleva a cabo el desarrollo de un nuevo tipo de Fuente Híbrida de control Lineal – no Lineal postulado por el Dr. D. Ramón Vázquez Perdomo en su tesis doctoral “Estrategias avanzadas de control para mejorar la respuesta dinámica de las fuentes de alimentación con baja tensión de salida”. Dicho sistema cuenta con una Fuente Conmutada Principal con control mixto Lineal – no Lineal y una Fuente de Corriente Auxiliar, también conmutada, con control no Lineal en paralelo. Este montaje

supone una mejora general sobre las características de las soluciones anteriormente disponibles.

Como parte necesaria ante el planteamiento de un nuevo diseño conceptual de fuente de alimentación, la implementación del equipo con técnicas y elementos comerciales y su posterior estudio de capacidades, es esencial para establecer la viabilidad del mismo.

El presente trabajo es fruto del Proyecto Fin de Carrera de la Ingeniería Técnica Industrial, especialidad Electrónica Industrial, desarrollado en el Grupo de Sistemas Electrónicos de Potencia del Departamento de Tecnología Electrónica de la Universidad Carlos III de Madrid.

## **2**

**Introducción a los sistemas de alimentación de baja tensión de salida y respuesta dinámica rápida.**



## **2.1 TOPOLOGÍAS**

El método más extendido de alimentación interna de un ordenador es el de fuente centralizada ATX, que distribuye la alimentación a baja tensión (5-12V). Los actuales  $\mu$ P tienden a aumentar integración, capacidad y velocidad de procesamiento, lo que representa menores tensiones de suministro, mayores consumos de corriente y fuertes cambios en la demanda. De proceder la alimentación directamente de la fuente principal, los parásitos resistivos e inductivos de la línea de distribución eléctrica afectarían notablemente a la calidad de la potencia entregada. Esta cuestión motiva el intercalado de convertidores específicos muy cerca de los microprocesadores, los Módulos Reguladores de Tensión (VRM).

Distintas configuraciones de VRM están en estudio con el convertidor reductor como la topología más empleada. Sin embargo, si se mantiene la distribución en baja tensión, las características de una sola fase de este modelo resultan insuficientes para las prestaciones que se demandan. Principalmente debido a las pérdidas por conducción y a su limitado ancho de banda, lo que afecta de manera notable al rendimiento del sistema.

Una alternativa existente es pasar a distribución de 48V, bajando los valores de corriente transportados, que reduciría pérdidas y tamaño de los condensadores de entrada. Este cambio de concepto obliga a introducir topologías de convertidor con transformador en los sistemas de alimentación, pues el reductor clásico empeora su rendimiento según crece la diferencia entre tensión de entrada y salida.

Por tanto, los sistemas de alimentación de  $\mu$ P pueden clasificarse según la presencia de transformador en dos grupos básicos:

- Módulos reguladores sin aislamiento.
- Módulos reguladores con aislamiento.

Como se ha comentado, los sistemas sin aislamiento utilizan como módulo básico el reductor con Rectificación Síncrona y pueden encontrarse constituidos por una sola fuente, caso menos frecuente por las dimensiones que alcanzarían los elementos activos y el perjuicio al rendimiento, o por múltiples fuentes o fases paralelas. Habiéndolas de

funcionamiento simultáneo, y de funcionamiento desfasado (*interleaving*). Estas últimas configuraciones, en particular la de multifase entrelazado, logran reducir la capacidad de salida, el valor de las inductancias y mejorar la respuesta transitoria del convertidor.

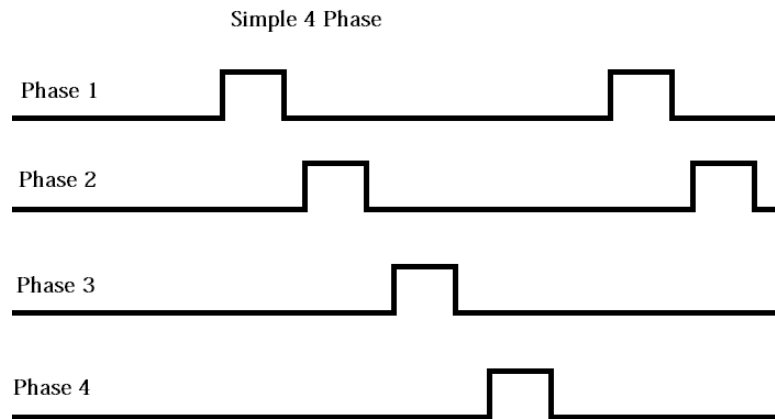


Fig. 2.1. Señales de disparo de los Mosfets de un sistema de 4 fases entrelazadas.

En cuanto a las topologías con aislamiento, más convenientes para cuando la tensión de alimentación de los VRM sea a 48V, un arrollamiento adecuado de los transformadores permite ajustar el ciclo de trabajo para aumentar la eficiencia, reducir el rizado de la tensión de salida y mejorar la respuesta dinámica. En estas configuraciones las pérdidas por conducción son más representativas que las de conmutación.

Las tecnologías híbridas también son opciones interesantes de contemplar pues aprovechan características de una y otra topología. En el presente proyecto se ha desarrollado una fuente híbrida compuesta de dos convertidores CC-CC conmutados, cada uno de ellos con un control diferente. La fuente principal utiliza un control lineal-no lineal, mientras que en la auxiliar el control es no lineal.

## 2.2 ESTRATEGIAS DE CONTROL

Por la forma de responder a los estímulos de cambio en la conmutación de los interruptores también se encuentran distintas alternativas. Podemos englobarlas en estrategias lineales, con cambio progresivo del ciclo de trabajo, y en no lineales que saturan el ciclo.

- Control lineal:
  - Modo tensión.
  - Modo corriente de pico.
  - Modo corriente promediada.
- Control no lineal
  - Por histéresis.
  - Por  $V^2$ .

Caso aparte representa el control Lineal – no Lineal, una de las novedades presentadas en este proyecto, que conjuga los beneficios de ambas familias mejorando la respuesta transitoria y asegurando una correcta regulación del convertidor en régimen permanente.

El control puede desarrollarse con tecnología analógica, aunque también con integrados digitales (FPGA) o mediante técnica mixta. El empleo del procesamiento digital tiene una serie de ventajas:

- Capaz de implementar algoritmos de control más complejos.
- El control se abarata, puede reconfigurarse y su fiabilidad es mayor.
- Aumenta la integración y el consumo es menor que el circuito equivalente analógico.
- Es más inmune al ruido.

Y también de inconvenientes:

- Resolución en la medida limitada al número de bits empleados para su representación.
- Valores tabulados de las señales digitales en el procesamiento que pueden llevar a pequeñas oscilaciones de la respuesta de control.
- El empleo mixto de tecnologías puede dar lugar a la introducción de retardos en la respuesta.





# **3**

## **Especificaciones de partida**



El proyecto consta de una serie de requisitos a cumplir, en su mayor parte marcados por las exigencias de los microprocesadores, principal elemento de aplicación del presente desarrollo.

Funcionalmente:

- Ha de ser un sistema capaz de mantener una salida dentro de un margen de tensión acotado y centrado en 1,5V mientras suministra hasta 40A a la carga demandante de energía.
- Tiene que poder asumir unos escalones de carga de hasta 35A, a una frecuencia de conmutación de entre 0,5 y 5kHz, con un tiempo de respuesta rápida e inferior a 1µs para el caso de la fuente híbrida.
- Es preciso desarrollar dos fuentes de distintas características habilitadas para funcionar de forma paralela y complementaria, que exteriormente funcionen conjuntamente como una sola.
- Para la fuente híbrida trabajando en modo estático, sin cambios en la demanda de la carga, el rizado de la tensión de salida no puede exceder el 1% del valor nominal, estableciéndose un margen permitido de fluctuación de 30mV entorno a los originales 1,5V.
- En modo dinámico, con escalones de carga, las oscilaciones de tensión de salida sólo con la Fuente Conmutada Principal deben intentar sobrepasar el 2% de su valor nominal el menor tiempo posible. En configuración híbrida, este límite no puede superarse en ningún caso.
- En general, la fuente debe ser estable y caracterizarse por un ancho de banda lo más grande posible.
- Por último, el rendimiento también es una pieza clave de los retos marcados, siendo uno de los principales puntos destacables de la electrónica de potencia como gran condicionante para la integración de esta tecnología.

Con respecto a su desarrollo físico:

- Es necesario implementarlo con elementos y técnicas comerciales de montaje superficial, buscando principalmente la estandarización de la fuente y un tamaño final competitivo.

- Se requiere de una serie de interruptores o *jumpers* que faciliten el poder conectar un modo de funcionamiento u otro fácilmente.
- Asimismo, también debe contener una serie de puntos de sondeo de señal con el fin de comprobar el funcionamiento del sistema en las partes fundamentales del mismo.

**4**

## **Diagrama de bloques del circuito y descripción general del funcionamiento**



#### 4.1 DIAGRAMA DE BLOQUES GENERAL

Físicamente el circuito se compone de dos partes en función de la magnitud de las señales con que opera, zonas de potencia y de control. A su vez, funcionalmente existe otra división, correspondiente a los elementos de la Fuente Conmutada Principal y a los de la Fuente de Corriente Auxiliar.

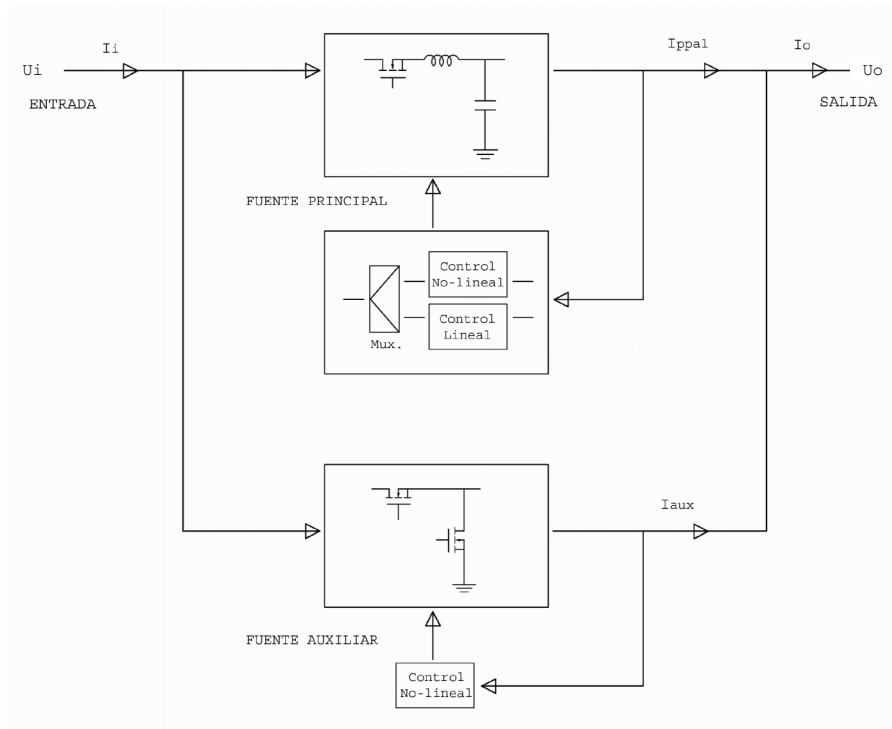


Fig. 4.1. Diagrama de bloques de la fuente híbrida.

#### 4.2 EXPLICACIÓN DETALLADA DEL DIAGRAMA DE BLOQUES

##### Fuente Conmutada Principal (FCP)

Para implementar la parte principal de la fuente híbrida se emplea un reductor conmutado con rectificación síncrona. Es un elemento muy utilizado gracias a su alta eficiencia y tamaño compacto.

El elemento esencial es un convertidor de corriente continua-continua, cuya misión se resume en trocear la alimentación continua de entrada mediante periodos de corte y conducción del interruptor, y una vez eliminado el carácter pulsante mediante un filtrado, entregar a la salida otra señal continua regulada. Estos convertidores se

componen de elementos discretos que generalmente están agrupados en torno a dos bloques: un bloque de conmutación y otro de filtrado tipo paso-bajo.

El bloque de conmutación lo compone básicamente un elemento capaz de trabajar como interruptor de potencia controlado, cuya misión es convertir la señal continua de entrada en un tren de pulsos a frecuencia constante y ancho de pulsos variable, cuyo valor promedio corresponde al nivel requerido a la salida del convertidor. Y un diodo de circulación junto con un rectificador síncrono, que forman un camino circulatorio para la corriente de la bobina cuando el interruptor principal se encuentra abierto. Esta sección gestiona la energía suministrada a la carga desde la alimentación.

La misión del filtro paso-bajo es la de devolver el carácter continuo al tren de pulsos que le entra. Internamente consta de una bobina y una batería de condensadores, que respectivamente controlan el rizado de corriente y de tensión de salida. Con el filtro se consigue, mediante carga y descarga de energía, la continuidad de la señal entregada.

La frecuencia de trabajo de los convertidores por conmutación suele ser elevada. Del valor de esta frecuencia y de los requisitos establecidos dependen las características de los mismos.

### **Lazo de control de la FCP**

Con independencia del tipo de convertidor empleado, el nivel de salida deriva del ciclo de trabajo, fracción de tiempo en que el interruptor conduce del período de conmutación. Luego a fin de mantener constante el valor de dicha señal, el referido ciclo ha de ir variando conforme a las condiciones instantáneas de potencia requeridas por la carga.

Sobre la anterior premisa se desarrolla un control para la fuente conmutada formado por dos líneas que actúan de forma distinta e independiente, siendo el multiplexor el que combina sus señales de mando y produce una única salida. El conjunto constituye el control LnL cuyo principal objetivo es el de conseguir que la fuente híbrida se adapte más eficientemente a los cambios en las condiciones de la carga optimizando sólo el control del convertidor reductor (fuente principal). Este control mejorado aparece como



uno de los logros de la Tesis Doctoral del Dr. Ramón Vázquez Perdomo, como dijimos, origen del presente proyecto.

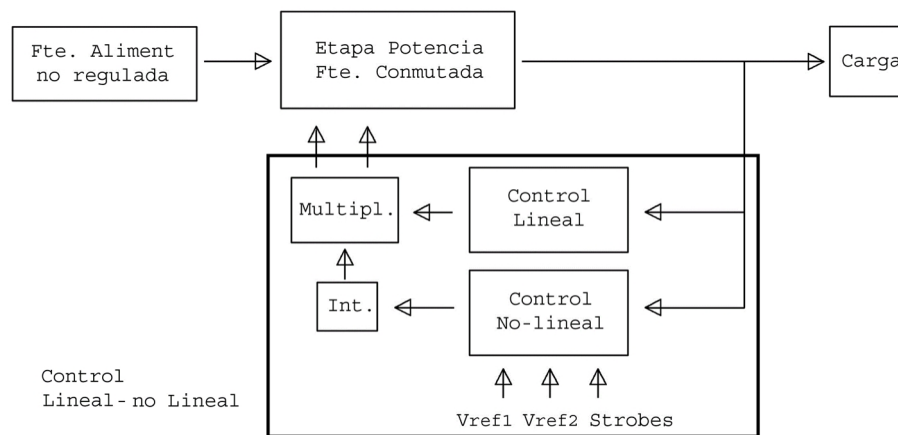


Fig. 4.2. Diagrama de bloques del lazo de control de la fuente principal (control LnL).

#### – Control Lineal de la FCP

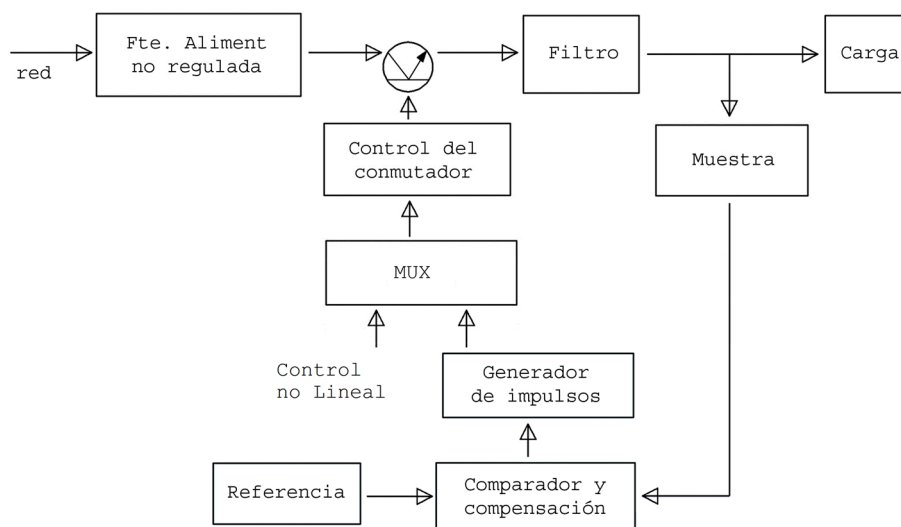


Fig. 4.3. Control Lineal FCP.

Se trata de un control en modo tensión mediante modulación de ancho de pulso. El muestreo se efectúa directamente de la salida del circuito. La señal tras ser acondicionada al nivel adecuado es comparada con una tensión de referencia. Incorpora una red de compensación que estabiliza el lazo y mejora la respuesta de la fuente, ampliando el ancho de banda del bloque y mejorando la respuesta en ganancia según la

frecuencia de la perturbación. El resultado es una señal de error, que modifica, en función de su magnitud, la salida del modulador de ancho de pulso variando el ciclo de trabajo de su señal de salida, onda que representa el control primitivo.

– Control no Lineal de la FCP

A partir de fluctuaciones que sufre la tensión de salida de la fuente híbrida, y de dos umbrales de histéresis, se obtiene una señal digital que satura el ciclo de trabajo de los interruptores del reductor conmutado. Únicamente cuando el voltaje de salida supera uno de estos umbrales, el control no Lineal tiene como salida una combinación que en el multiplexor fuerza la saturación del ciclo útil de la señal PWM para lograr reducir el tiempo de recuperación de la tensión de salida a la banda umbral del regulador conmutado.

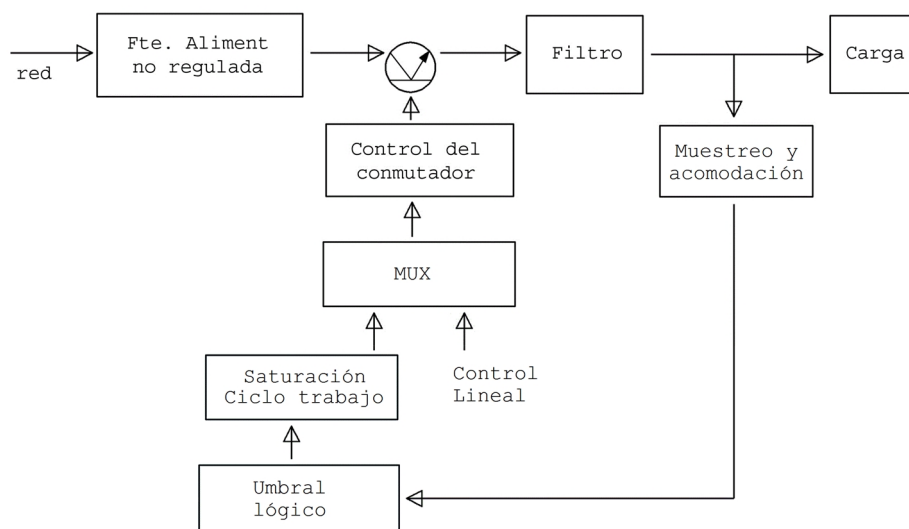


Fig. 4.4. Control no Lineal FCP.

– Multiplexor

Se trata de un circuito cuya lógica de funcionamiento prima las órdenes del control más apropiado según la desviación de la salida.

Como se busca estudiar por separado los resultados conseguidos por cada control es posible desconectar el control no Lineal desde un accionamiento externo, señal *Strobes*, que también modifica el multiplexor a la condición decidida.

## Fuente de Corriente Auxiliar (FCA)

Se hace cargo de mantener el nivel de tensión de salida mientras la fuente principal adapta su funcionamiento a las nuevas necesidades de la carga. Es un mecanismo de respuesta rápida y excepcional, pues pasa al estado de reposo en cuanto la Fuente Conmutada Principal está en disposición de mantener la salida en el margen de funcionamiento.

En realidad, la FCA, se trata de una doble fuente de corriente pues consta de dos circuitos independientes unidireccionales. Uno de ellos se encarga de inyectar y el otro de absorber corriente del punto de conexión a la carga, lo que le confiere al conjunto una característica bidireccional.

Se caracteriza por su gran estabilidad y ancho de banda, propiedades que complementan a la perfección a la fuente principal. Este rasgo se obtiene gracias al rápido trabajo que realizan los interruptores conmutando entre corte y conducción en función del control asíncrono no lineal establecido para la tensión de alimentación de la carga.

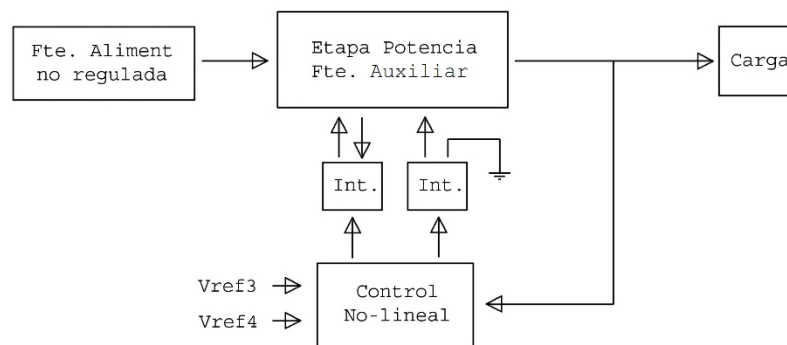
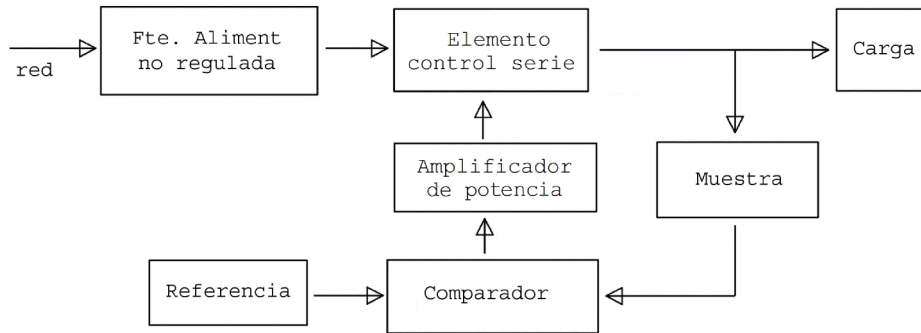


Fig. 4.5. Diagrama de bloques de la Fuente de Corriente Auxiliar.

### – Control de la FCA

Pasa por ser un control por histéresis. Mientras la señal sondeada,  $V_O$ , se encuentra comprendida en el margen permitido, el sistema mantiene los interruptores cortados, pero si se supera los valores de referencia se conecta la fuente oportuna para entregar o demandar energía de la carga.

La salida es continuamente comparada con las tensiones de referencia, produciendo una señal que controla las bases de una pareja de transistores bipolares, en configuración de amplificador de potencia tipo B, que saturan o cortan el interruptor de potencia MOSFET correspondiente.



*Fig. 4.6. Fuente de alimentación con regulador serie.*

Para el ensayo, la fuente auxiliar puede ser desconectada del conjunto por medio de una pareja de interruptores de control manual, que abren el camino de la fuente y mantienen cortados los MOSFETs llevando el terminal de puerta a tierra.

### 4.3 DESCRIPCIÓN GENERAL DEL FUNCIONAMIENTO

La alimentación de potencia, que procede de una fuente no apta para las características de la demanda de la carga, es transformada por medio de la fuente conmutada, fuente considerada como principal. Los controles que presenta el convertidor reductor, de características síncrono Lineal y asíncrono no Lineal, confeccionan una acción de control independiente sobre los interruptores. Es la lógica programada mediante una red de puertas digitales la que determina la prevalencia de una u otra según evolucione la tensión de salida.

El primer control, llamado Lineal, opera en función de las desviaciones de la tensión de salida respecto a un valor referencia, con características dinámicas determinadas por la configuración del controlador y sus redes complementarias. La onda generada por el control Lineal de frecuencia de conmutación fija, sincroniza todo el sistema estableciendo uno de los parámetros que definen la fuente.

El otro control presente, de tipo asíncrono, parte del establecimiento de límites máximos de excursión de la tensión de salida. Cuando son superados, la respuesta del control satura convenientemente el ciclo de trabajo que habrá de controlar los interruptores del convertidor reductor. En tales condiciones, el multiplexor prioriza las directrices de este control sobre el otro Lineal, con el objetivo de tener una respuesta más rápida.

La fuente conmutada principal tiene un funcionamiento muy eficaz con un tiempo de respuesta bastante favorable, sin embargo el objetivo del sistema es conseguir una óptima respuesta dinámica ante los cambios de la carga, por eso se complementa la fuente con otra fuente de corriente, en realidad dos fuentes una para cada sentido del flujo de energía, cuya labor es actuar exclusivamente cuando la energía entregada por la fuente principal no cumpla con la demanda y genere desviaciones no permitidas en la tensión. Mantiene pues los requisitos planteados, mientras la fuente principal logra acomodarse a las nuevas obligaciones a las que le somete la carga.

Con este sistema de fuente híbrida se gana en eficiencia, al actuar la fuente conmutada principal optimizada con el control LnL durante casi todo el período de trabajo, y en rapidez de respuesta, incorporando la fuente auxiliar, lo que permite hacer frente a cargas de gran exigencia, como pueden ser las últimas generaciones de microprocesadores.



# **5**

**Desarrollo del circuito y descripción de cada una de las partes**





## 5.1 FUENTE CONMUTADA PRINCIPAL

Se trata de una fuente conmutada en configuración reductora con rectificación síncrona. Formada por un filtro de entrada que estabiliza la alimentación de entrada, la etapa de conmutación donde se controla la energía aportada a la carga y el filtro de salida que le devuelve a la señal pulsante el carácter continuo.

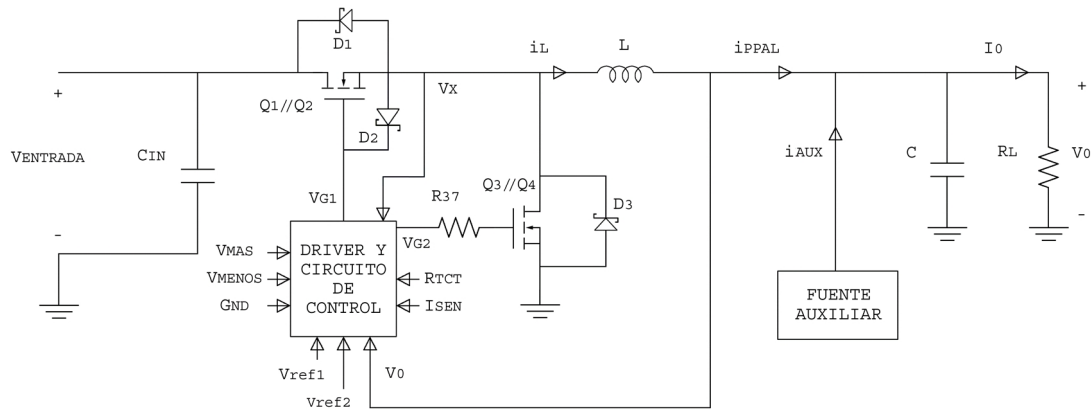


Fig. 5.1. Esquema de la etapa de potencia de la Fuente Conmutada Principal.

Los parámetros establecidos para la Fuente Conmutada Principal son los que siguen,

- Convertidor reductor con topología *Buck*.
- 5V de tensión de entrada y 1,5V de salida.
- La fuente trabajando en Modo de Conducción Continua (MCC)
- Bobina del filtro LC de 2,5uH y paralelo de condensadores de 4,7mF
- La frecuencia de conmutación entorno a 250kHz

### Filtro de entrada

En un funcionamiento ideal la señal que llega al convertidor ha de ser continua y libre de parásitos indeseados cualesquiera que sean las condiciones de trabajo de la fuente híbrida. La realidad es bien distinta, la poca calidad de la tensión rectificada de acceso junto con las interferencias captadas por elementos como los conductores de entrada y el hecho de trabajar con cargas de gran dinamismo, llevan a la necesidad de un condensador que estabilice las fluctuaciones de la tensión y asegure unos valores de entrada razonables.

Para este cometido se emplea un condensador de 10mF electrolítico de aluminio de montaje superficial (*Nichicon*, UUG1A103MRR de 6,3V) junto con una serie de condensadores cerámicos de menor calibre ( $6,6\mu\text{F}$ ) para las oscilaciones de alta frecuencia.

De cara a reducir las interferencias electromagnéticas (EMI) conducidas por la fuente, es aconsejable restringir la corriente de conmutación,  $I_{\text{sw}}$ , a un bucle lo menor posible dentro de la placa de circuito impreso, la presencia del condensador de entrada junto a los interruptores permite reducir el área del lazo notablemente.

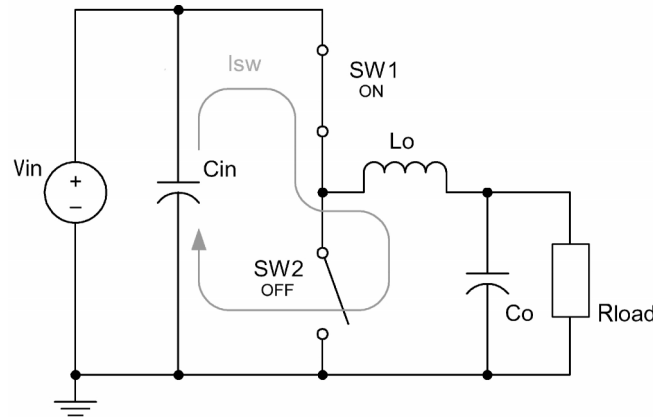


Fig. 5.2. Lazo de la corriente por el interruptor, ton.

En cuanto a las pérdidas ocasionadas por este elemento, principalmente es dependiente del ciclo de trabajo de los interruptores donde puede demostrarse que la mayor potencia disipada ocurre cuando la tensión de entrada es el doble de la de salida, es decir, cuando el ciclo está en torno al 50% del período de conmutación, [13]. Para el caso objeto de diseño en este proyecto, el ciclo de trabajo es el siguiente:

$$\text{Ciclo de trabajo: } D = \frac{V_o}{V_i} = \frac{1,5}{5} = 0,3 \quad (\text{Ec. 5.1})$$

### Elementos de conmutación

Transforma la entrada continua a las exigencias de la carga. Consta de un interruptor en serie con la dirección de alimentación, que fracciona la alimentación continua en una onda cuadrada según la señal de control PWM, y cuyo valor medio es la tensión de salida deseada. Y otro interruptor compuesto por un diodo Schottky, diodo de libre

circulación en paralelo con el semiconductor MOSFET, formando el conjunto un Rectificador Síncrono (SR)

Ambos conmutadores están formados por una pareja de transistores MOSFET IRL1404 en paralelo y uno o dos diodos en antiparalelo para suprimir picos en las conmutaciones. Esta organización de transistores persigue minimizar las pérdidas en conducción a partir de la disminución de la corriente por cada MOSFET a la mitad, además de sustituir al diodo de libre circulación. También evita el que sea necesario recurrir a disipadores de calor, al ser menores las pérdidas en cada elemento. La labor particular de cada interruptor es distinta, si bien la función global coincide: canalizar en cada etapa la corriente de la bobina para conseguir la salida pretendida.

El conmutador superior Q1//Q2, Fig. 5.1, en serie, transforma la alimentación continua en una onda rectangular de 250 kHz de frecuencia de conmutación, de 0 - 5 V de valores pico, y con una fracción de tiempo a nivel alto que se conoce como Ciclo de Trabajo, D. Dispone de dos diodos, el 30BQ015 de formato SMD, entre los terminales fuente-drenador, para bajar la disipación de potencia en el diodo parásito de los MOSFET y acelerar la respuesta, y el 47CTQ020S con huella D2PAK, entre fuente-puerta, para atenuar el pico negativo de la tensión  $V_{GS}$  del interruptor superior.

El interruptor inferior Q3//Q4, asegura a la bobina una opción por donde recircular su corriente en los periodos de apagado del interruptor superior evitando una violenta liberación de energía. En paralelo con el diodo Schottky de libre circulación 30BQ015, el rectificador síncrono constituye una importante mejora en el rendimiento del regulador al prestar su baja resistencia de paso como alternativa al camino marcado por el diodo, de peor característica. De cualquier modo, es preciso el uso del diodo pues su tiempo de respuesta es inferior al del transistor e inicialmente la energía discurre enteramente por éste hasta llegar a la polarización del MOSFET.

El SR trabaja alternativamente con el conmutador principal, pero retrasando unos instantes su activación para evitar que ambos interruptores conduzcan a la vez, lo cual llevaría a sobrecorrientes por el circuito entre el terminal positivo de entrada y tierra. Este funcionamiento es factible por la presencia del diodo de libre circulación que enlaza ambos periodos. Una meta del diseño está en minimizar el retraso desde el

apagado de uno de los elementos hasta el encendido del otro sin causar conducción de cruce, a fin de mejorar el rendimiento de la etapa de conmutación.

Para reducir las pérdidas en conjunto, es importante prestar atención a los consumos de cada componente de las fuentes de potencia de bajo voltaje. No hay que olvidar que éste es uno de los principales parámetros que condiciona la integración de las fuentes que alimentan la electrónica actual.

### **Filtro de salida**

Se compone de una bobina en serie y un conjunto de condensadores en paralelo. El filtro paso bajo de salida asegura el aporte de corriente que demanda la carga y el mantenimiento de la tensión de salida en los márgenes requeridos, y todo ello bajo unas condiciones dinámicas de funcionamiento aceptables.

Una bobina en serie con la carga reduce el rizado de la corriente de salida, puesto que una bobina no permite cambios súbitos de la corriente que la atraviesa. Cuando la corriente que circula por este elemento tiende a caer, la bobina procura mantener el nivel actuando como una fuente, del mismo modo, regula la variación de flujo cuando la demanda aumenta.

Para cualquier modo de funcionamiento, si el interruptor principal está encendido, la corriente a través de la bobina aumenta y la energía almacenada en éste crece. Cuando se corta y queda habilitado el canal alternativo de circulación, la bobina mantiene las necesidades de corriente de la carga por medio de la energía almacenada, lo que hace que caiga su corriente. Para no saturar el núcleo magnético de la bobina bajo condiciones de trabajo estáticas, los  $V \times T$  aplicados a la bobina han de ser cero en cada período de conmutación.

Si la carga evoluciona y la demanda energética cambia, se puede modificar el nivel de corriente desplazando la igualdad entre las áreas de tensión positiva y negativa que alimentan la bobina en un sentido o en otro. Este fenómeno se gestiona desde los conmutadores, guiados por la señal PWM del lazo de control.

El valor óptimo de una bobina depende de la frecuencia de conmutación, de las necesidades de respuesta transitoria, de las pérdidas por conducción del devanado y de los demás componentes que intervienen en la fuente.

El beneficio principal que aporta un alto valor de inductancia es un bajo rizado de corriente, lo que se traduce en menores pérdidas en alterna en el núcleo de la bobina y en su arrollamiento por efecto pelicular, menores pérdidas por conducción en los interruptores y en una corriente de rizado en los condensadores de salida más baja. Si bien es importante tener en cuenta que una impedancia demasiado grande socava la respuesta transitoria, aspecto clave en el presente proyecto.

Una buena regla de diseño es elegir una bobina que produzca un valor de corriente pico a pico de entre el 10 y el 30% del nivel de la corriente de salida, a fin de no incrementar significativamente las pérdidas en el conmutador.

La bobina buscada es de  $2,5\mu F$  constituida por un cable de 48 hilos de 0,3mm de diámetro enrollado en un núcleo magnético de geometría *RM10/I* de ferrita *3F3*. Material elegido para reducir las pérdidas a alta frecuencia y evitar la saturación del núcleo. Trabajar a altas intensidades trae una serie de implicaciones como la conveniencia de utilizar un arrollamiento con varios hilos en lugar de un sólo conductor de cobre para contener las pérdidas generadas por el anteriormente mencionado efecto pelicular, fenómeno que rebaja la sección de hilo que conduce a partir de cierta frecuencia de funcionamiento.

Con el valor de inductancia elegido se comprueba el modo de trabajo:

*Suponiendo régimen permanente.*

$$\overline{V_L} = 0$$

$$\overline{i_C} = 0$$

$$P_i = P_o$$

$$\overline{i_L} = I_o = \frac{V_o}{R_o} \quad (Ec. 5.2)$$

$$i_L(t) = \frac{1}{L} \int v_L(t) dt \Rightarrow \Delta I_L = \frac{V_o}{L} (1 - D) T \quad (Ec. 5.3)$$

Condición para modo de conducción continua,

$$\frac{1}{2} \Delta I_L < \overline{i_L}$$

$$\frac{1}{2} \Delta I_L = \frac{1}{2} \frac{1,5V}{2,5 \mu H} (1 - 0,3) 4 \mu s = 0,84 A < \frac{1,5V}{0,25 \Omega} = 6 A = \overline{i_L}$$

Para el caso menos favorable, cuando la demanda de la carga es menor, no hay tiempo en que la bobina deje de estar absorbiendo o entregando energía, indicado esto por ser menor el valor de la excursión máxima de la demanda de corriente frente a su valor promedio, dejando claro que la conducción efectivamente es continua.

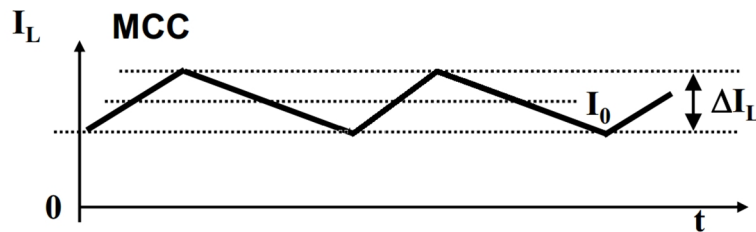


Fig. 5.3. Corriente de la bobina en modo de conducción continua MCC.

Para diseñar la bobina se utiliza una hoja de cálculo desarrollada en *Mathcad* y recogida en el Anexo B. Las características de la bobina obtenida se resumen en la tabla 5.1.

Valor de inductancia (L)	2,2μF
Corriente máxima (I <sub>máx</sub> )	40,5A
Entrehierro (G)	1,36mm

Tabla 5.1. Valores reales de la bobina de la Fuente Conmutada Principal.

La inductancia final difiere un poco de la inicialmente planteada, pero a efectos prácticos el funcionamiento general de la Fuente Conmutada Principal es semejante. De cara a los siguientes cálculos, se toma el valor real de la bobina y de su corriente pico a pico.

$$\Delta I_L = \frac{1,5V}{2,2 \mu H} (1 - 0,3) \cdot 4 \mu s = 1,91 A$$

El conjunto condensador en paralelo con la carga está formado por dos grupos, uno básico que mantiene constante la tensión de salida, minimiza el rizado y ayuda a

cumplir las condiciones de funcionamiento dinámico, y otro de apoyo que elimina las oscilaciones a alta frecuencia de salida.

Decidida la frecuencia de corte del filtro y el valor en el que se establece el rizado de corriente de salida, la capacidad necesaria sale directamente, pero aun así debe ser un valor que contenga las fluctuaciones de la tensión de salida en el margen del 1% de su valor nominal marcado como requisito de rizado máximo.

El grupo principal es de 4,7mF, lo forman 10 condensadores electrolíticos en paralelo de alta capacidad y baja resistencia equivalente, con el que conseguir un gran valor capacitivo, pero de forma que se limite en lo posible la resistencia parásita serie (*KEMET A700X477M002AT*, 470μF, 2V, ESR 15mΩ) Este es un parámetro fundamental de los condensadores del filtro pues afecta notablemente al cumplimiento de la regulación dinámica de la fuente. Como la respuesta del lazo de control no es inmediata, la entrega de energía inicial de la FCP debe ser gestionada por los condensadores de salida, la ESR determina en gran medida la desviación inicial de la tensión de salida. Este efecto parásito se hace más patente con muy altas frecuencias de conmutación de carga.

$$Q = CV \quad (Ec. 5.4)$$

$$Q = \int i(t)dt \quad (Ec. 5.5)$$

*Suponiendo régimen permanente,*

$$Q = it = \frac{1}{2} \frac{T}{2} \frac{\Delta I_L}{2} \quad (Ec. 5.6)$$

$$\Delta V_o' = \frac{1}{8} \frac{\Delta I_L}{Cf_{com}} \quad (Ec. 5.7)$$

$$\Delta V_o' = \frac{1}{8} \frac{1,91 A}{4,7 \cdot 10^{-3} F \cdot 2,5 \cdot 10^5 Hz} = 0,2 mV$$

*Efecto de la ESR,*

$$\Delta V_{o_{ESR}} = \Delta I_L R_{ESR} \quad (Ec. 5.8)$$

$$\Delta V_{o_{ESR}} = 1,91 A \cdot 1,5 m\Omega = 2,87 mV$$

$$\Delta V_o = \Delta V_o' + \Delta V_{o_{ESR}} = 3,07 mV$$

Los cálculos muestran que en condiciones estáticas la oscilación queda dentro de los márgenes de diseño y que la principal causa de rizado es la resistencia parásita de los condensadores de salida.

La otra serie de condensadores, 65,2 $\mu$ F a base de componentes cerámicos de montaje superficial, evita que las oscilaciones generadas por la conmutación del circuito lleguen a la etapa de control afectando a la estabilidad del lazo, o al bloque de carga que empeoraría la calidad de la señal entregada.

El filtro de salida, LC, es esencialmente un filtro paso bajo de segundo orden. La respuesta en módulo tiene un valor constante por debajo de la frecuencia natural,  $f_o$ . A continuación, disminuye linealmente con una pendiente de -40dB/dec. Tal frecuencia conviene ser elegida suficientemente menor a la frecuencia de conmutación. En el análisis de un convertidor conmutado real, la ESR del condensador de salida ha de ser tomada en cuenta en la compensación realimentada pues introduce un cero en la respuesta del filtro a una frecuencia superior a la natural.

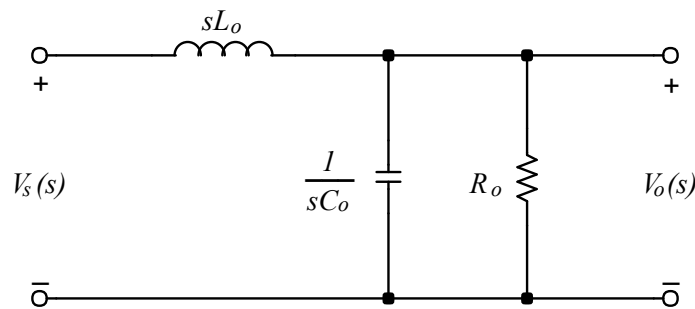


Fig. 5.4. Aproximación en frecuencia del filtro de salida de un convertidor conmutado.

La función de transferencia aproximada que describe el filtro, en el dominio de la frecuencia, queda recogida en la ecuación 5.9.

$$H(s) = \frac{1/L_o C_o}{s^2 + s/C_o R_o + 1/L_o C_o} \quad (\text{Ec. 5.9})$$

Con un polo doble a la frecuencia:

$$f_o = \frac{1}{2\pi\sqrt{L_o C_o}} \quad (\text{Ec. 5.10})$$



Para el filtro presente en la fuente híbrida desarrollada, la frecuencia natural queda situada en 3,4kHz, aproximadamente.

La presencia de la ESR incluye a la frecuencia  $f_{esr}$  un cero que rectifica la pendiente del módulo y reduce el retraso final de la fase.

$$f_{esr} = \frac{1}{2\pi C_o R_{esr}} \quad (Ec. 5.11)$$

El filtro tiene una resistencia serie de salida de 1,5mΩ lo que supone un cero a unos 22,6kHz.

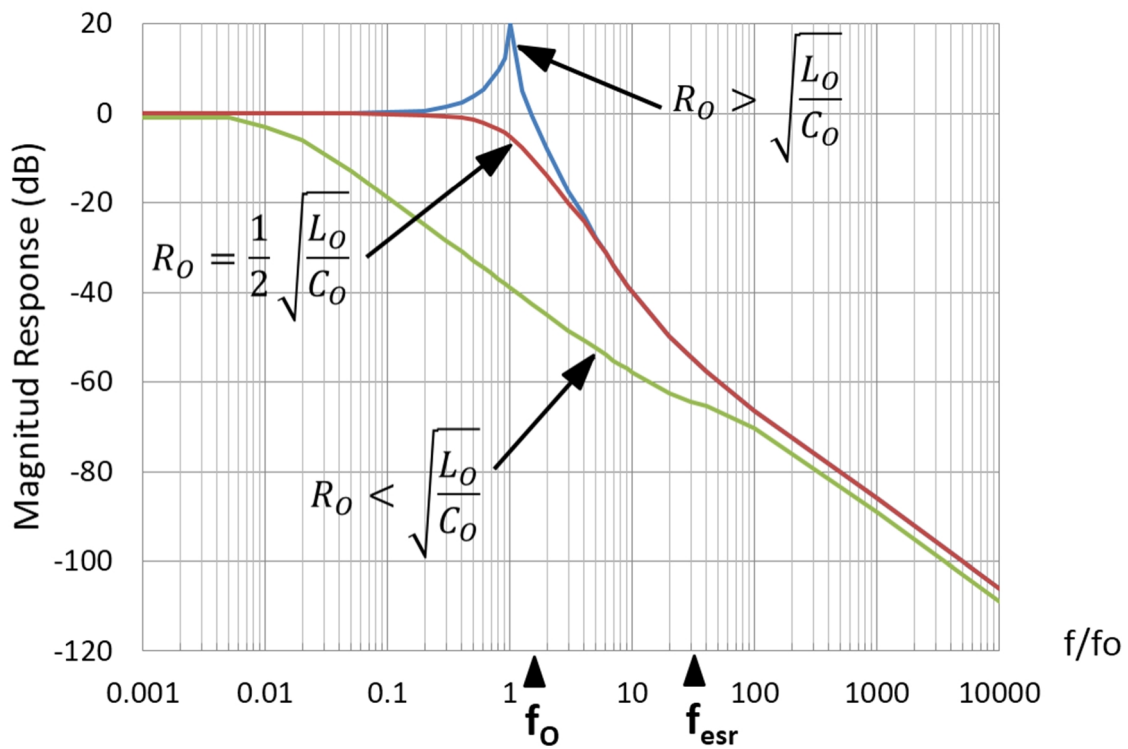


Fig. 5.5. Respuesta en módulo del filtro de salida teniendo en cuenta  $R_{ESR}$ .

La respuesta en frecuencia del filtro de salida sirve como referencia para diseñar la red de compensación del amplificador de error de la realimentación.

## 5.2 CONTROL LINEAL DE LA FUENTE CONMUTADA PRINCIPAL

Caracterizado por disponer de un solo bucle de realimentación en modo tensión, el control Lineal responde a las fluctuaciones de la tensión de salida. De funcionamiento suave y continuo, se compone esencialmente del integrado UC3843 junto con una serie de redes que lo configuran.

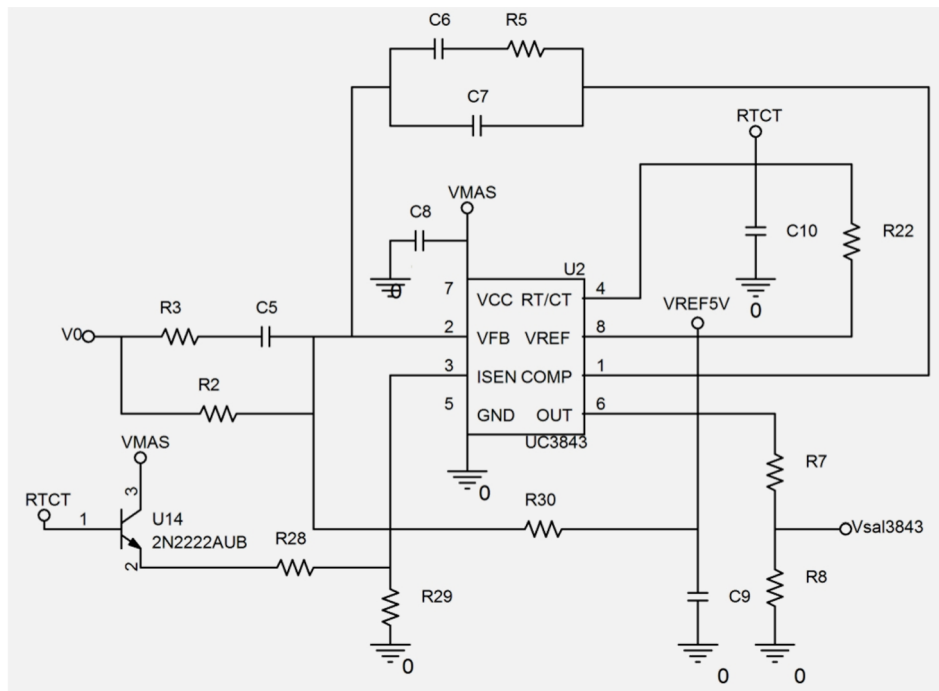


Fig. 5.6. Control Lineal de la Fuente Conmutada Principal.

El UC3843 es un controlador PWM en modo corriente de frecuencia fija que se establece para trabajar en modo tensión. El integrado cuenta con amplificador de error, referencia de tensión, comparador de tensión, oscilador de control externo, señal digital y etapa de salida en configuración *totem pole*. Se trata de un elemento especialmente diseñado para fuentes de potencia en modo conmutado con unas características muy apropiadas para el convertidor que conforma la FCP.

La elección de este modo de control por tensión atiende a razones de: (1) simplicidad, pues al prescindir de un bucle de control y no necesitar de una rampa gradual con mayor sensibilidad al ciclo de trabajo, dispone de un menor número de elementos, (2) de modo de funcionamiento del regulador conmutado y (3) de rendimiento general por evitar el sensado resistivo.

La tensión de salida es filtrada y acomodada al valor de referencia interna del controlador. El resultado de amplificar la comparación de ambas tensiones, forma por cotejo con una rampa triangular, la inicial onda de control PWM. Por último, una etapa de potencia concluye el control Lineal, compuesta por un biestable RS con variables de entrada la anterior salida de los comparadores y la respuesta del oscilador, el cual determina la frecuencia de conmutación y el ciclo de trabajo máximo. Ya fuera del control Lineal propiamente dicho, un multiplexor seleccionará el tipo de control apropiado para la pareja de *drivers* que comanden el encendido de los interruptores MOSFET de la fuente conmutada.

### Amplificador de error compensado

La función básica del amplificador de error consiste en evaluar las posibles desviaciones de la tensión de salida, de modo que actuando sobre el modulador ancho de pulso, se modifique el ciclo de trabajo de los conmutadores del regulador y la salida recupere su valor de régimen continuo. El amplificador cuenta con una red de compensación que determina la ganancia del mismo y las características de la etapa.

La señal de error introducida en el terminal  $V_{FB}$  (2) es adaptada al umbral de 2,5V, valor de comparación, por medio de la red resistiva que forman  $V_o$  (en régimen permanente),  $R_2$ ,  $R_{30}$  y  $V_{REF5V}$ .

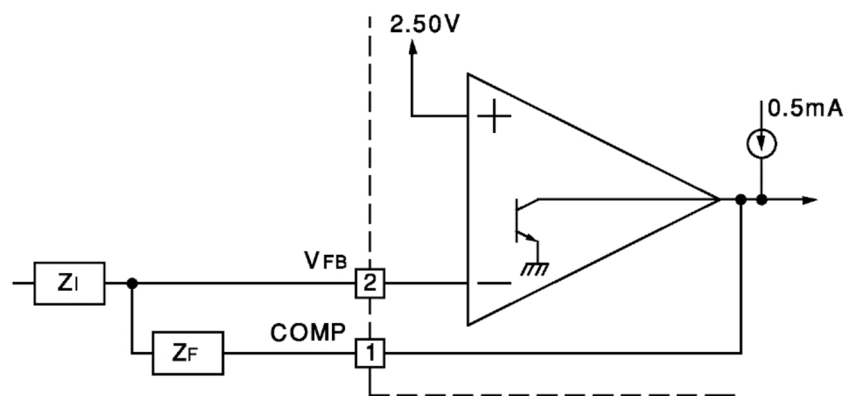


Fig. 5.7. Esquema del amplificador de error del control Lineal.

Una serie de premisas determinan la configuración de la red:

- En un sistema realimentado estable en lazo-cerrado, el margen de fase de la respuesta en frecuencia a ganancia unidad debe ser al menos de 45°.

- Según criterio de Nyquist, la frecuencia de cruce a la ganancia unidad, debe ser menor a la mitad de la frecuencia de conmutación para asegurar la estabilidad del sistema. La práctica habitual es elegirla entre una cuarta y una décima parte de la frecuencia de conmutación.
- Pese a lo dicho anteriormente, la frecuencia de corte debería ser lo bastante grande como para permitir un ancho de banda tal que la fuente conmutada responda rápidamente a las condiciones transitorias.

Con el fin de estabilizar el sistema y además dotarlo de la máxima respuesta dinámica, se elige una red de compensación para el amplificador de error del controlador PWM de tipo 3, tipología indicada para convertidores con polo doble que producen una caída del módulo de -40 dB/dec por encima de la frecuencia de corte, y un desplazamiento de fase de  $-180^\circ$ . Este control se caracteriza por tener tres polos, uno de ellos en el origen, y dos ceros. Los ceros compensan la caída de fase logrando el margen de fase deseado, la pareja de polos permite atenuar la respuesta a alta frecuencia y el polo en el origen aumenta la ganancia a bajas frecuencias, [11].

Disponer de tal cantidad de singularidades, convenientemente distribuidas, logra ampliar el ancho de banda y con ello hacer más rápida la respuesta transitoria, así como mejorar la estabilidad del sistema al poder corregir más de  $70^\circ$  la fase, [14].

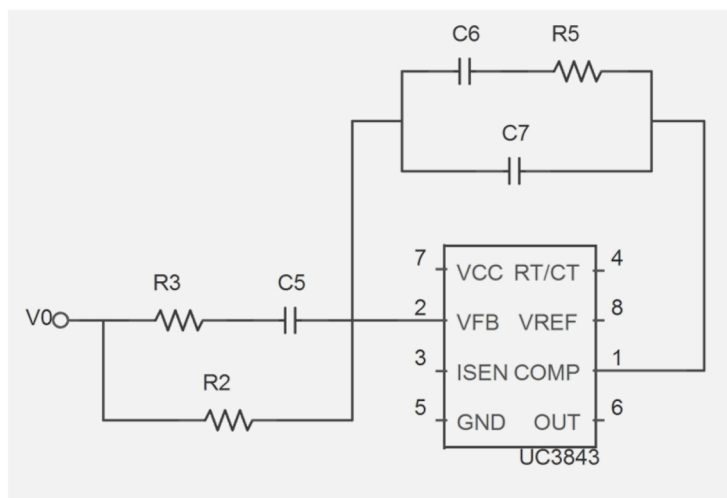


Fig. 5.8. Red de compensación del control Lineal.

La función de transferencia de la red queda recogida en la ecuación 5.12.

$$H(s) = \frac{1 + sR_5C_6}{-\omega^2 R_5C_6C_7 + s(C_6 + C_7)} \cdot \frac{1 + s(R_2 + R_3)C_5}{R_2 + sR_2R_3C_5} \quad (\text{Ec. 5.12})$$

Para obtener los valores de la red de compensación, empleamos una hoja de cálculo desarrollada en *Mathcad* por el Grupo de Sistemas Electrónicos de Potencia de la Universidad Carlos III incluida en el Anexo B. En ella se mencionan tres métodos de cálculo:

- criterio K, es un método simple de cálculo que se basa en obtener los parámetros de la red en función de la frecuencia de cruce, el margen de fase, el valor de una resistencia ( $R_2$ ), el módulo y la fase del lazo sin compensación a la frecuencia de cruce deseada, y localizar ceros y polos a una distancia proporcional de  $f_c$  según un valor de referencia.
- criterio K-plus, surgido como evolución del método K, pero a diferencia de éste en el emplazamiento de los polos influye el tipo de red de compensación, lo que supone una mejora de lazo de control en casos en que pueda ser admitido un leve rizado a frecuencias altas [3]
- método manual iterativo para el posicionamiento de polos y ceros.

A tenor de los resultados vemos que, para la compensación de nuestro sistema, el método que ha proporcionado mejores resultados es mediante cálculo manual. Con el que obtenemos los resultados siguientes del lazo regulado de la tabla 5.2.

Frecuencia de corte		28,58kHz	
Margen de fase		57,81°	
R2	1690 $\Omega$	C5	82nF
R3	33 $\Omega$	C6	22nF
R5	3,6k $\Omega$	C7	1nF

Tabla 5.2. Parámetros diseño red compensación.

### Selección de la frecuencia de conmutación

El regulador se vale de una señal periódica externa para establecer la frecuencia de la onda modulada ( $f_{COM}$ ), esto se consigue introduciendo una onda triangular en diente de sierra de 250kHz en pin  $R_T/C_T$  (4), por el que también se descarga el condensador de

temporización. El integrado dispone de dos conectores de referencia, pines  $V_{REF}$  (8) y  $Gnd$  (5), que se emplean como alimentación de la red RC.

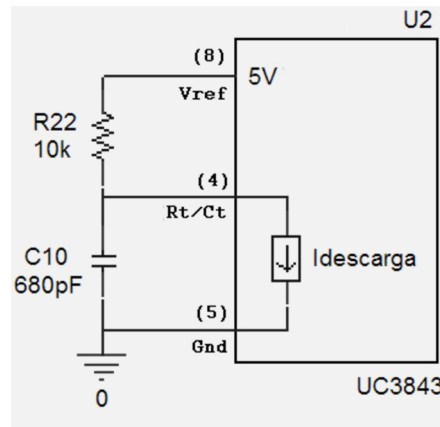


Fig. 5.9. Esquema del oscilador.

El UC3843 incorpora un comparador junto con una fuente interna limitada para programar con precisión el ciclo de trabajo máximo ( $D_{max}$ ) y la frecuencia de operación, esto se logra controlando la tensión del condensador C10, cargado a través de la resistencia R22 conectada al terminal de 5V de referencia del integrado (8), y procediendo a su descarga cuando se alcanza un cierto límite que suele estar entorno a los 3V. Este oscilador también provoca un pulso al final de cada ciclo, de ancho el tiempo de descarga del condensador, que limita el  $D_{max}$  y evita la posible saturación de los elementos magnéticos del circuito de potencia. Durante este intervalo de descarga la salida del UC3843 permanece a nivel bajo.

En definitiva, seleccionando los valores de R22 y de C10 apropiados, se establece la frecuencia del oscilador y el ciclo de trabajo máximo. Es conveniente optar por una resistencia grande para evitar unos periodos de descarga del condensador demasiado largos que limitaran en exceso el ciclo de trabajo. Según fabricante, partiendo de un valor de resistencia mayor a  $5k\Omega$ , se cumple la siguiente aproximación que relaciona la frecuencia de conmutación con el valor del condensador de temporizado.

$$f_{CONM} = \frac{1,72}{R22 \cdot C10} \quad (Ec. 5.13)$$

Las gráficas incluidas en las hojas de características señalan los valores más apropiados de la red RC para conseguir unos factores de frecuencia y de ciclo máximo de trabajo.

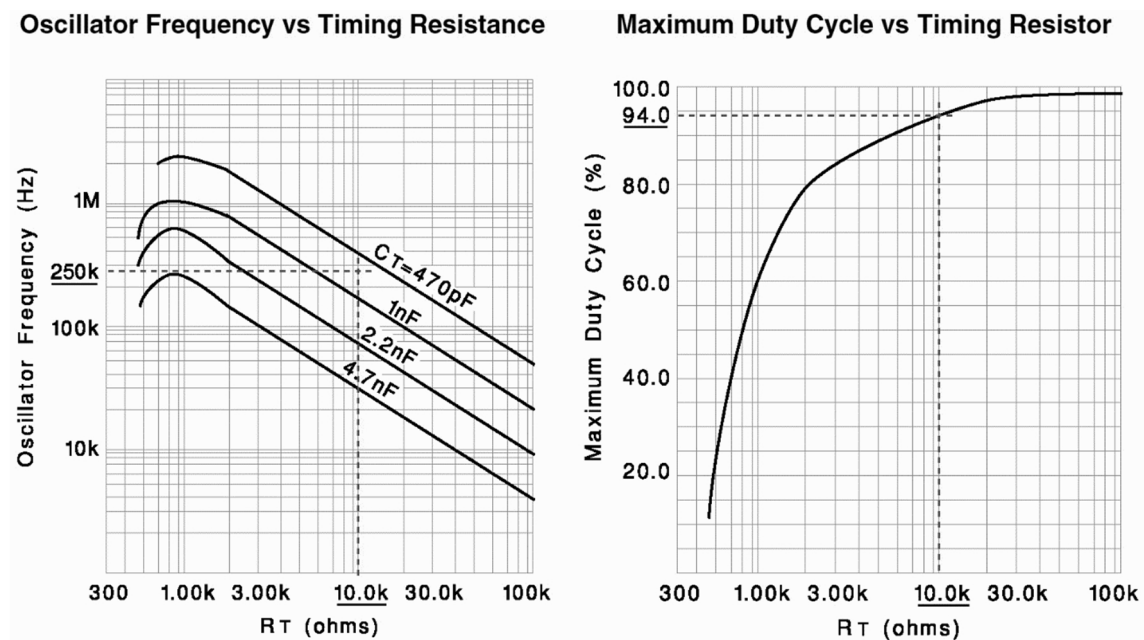


Fig. 5.10. Gráficas de selección de los valores del oscilador en función de la frecuencia de conmutación y del ciclo de trabajo máximo.

Se resuelve utilizar una resistencia de  $10\text{k}\Omega$  y un condensador de  $680\text{pF}$  con los que se consigue una frecuencia de  $252,9\text{kHz}$  y un ciclo máximo del  $94,0\%$ , valor cercano al límite del componente descrito por el fabricante. Para tal caso la señal del oscilador tiene las características recogidas en la tabla 5.3.

$V_{RTCT}(mín)$	1,16 V
$V_{RTCT}(máx)$	2,86 V
$\Delta V_{RTCT}$	1,70 V

Tabla 5.3. Características del oscilador del control Lineal de la FCP.

## Modulación

Esta etapa traslada la información contenida en formato analógico a digital por medio de la variación del ancho del pulso (PWM), todo ello a partir de la comparación de la señal de error generada en el amplificador de error con una onda periódica.

Previamente se adapta el nivel de la señal de error a partir de diodos y resistencias a un margen definido entre 0 – 1 V para tener perfectamente acotados los valores máximo y mínimo de esta variable en la comparación posterior.

Como se dijo, el regulador UC3843 es un elemento dispuesto inicialmente para control en modo corriente, pero es sencillo reconfigurarlo a modo tensión por medio de una simple red conectada al terminal  $I_{sense}$  (5) pensado para sondear la corriente de salida del control. Esta red utiliza la señal en diente de sierra que establece la frecuencia conmutación, para gobernar un transistor (MMBT2222A) que proporciona la señal de comparación mediante un divisor resistivo.

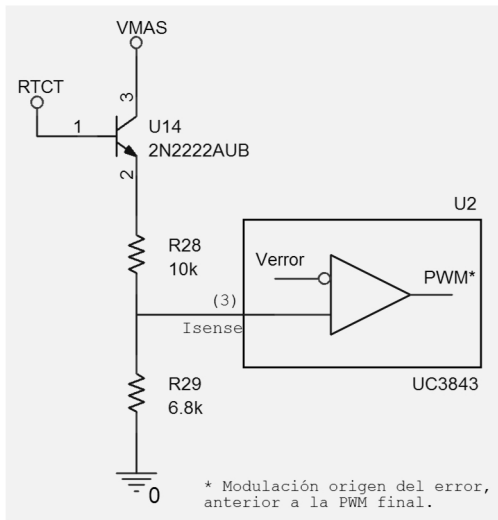


Fig. 5.11. Red de generación de la rampa de comparación.

Es importante que los umbrales de la onda en diente de sierra no sobrepasen los valores de tensión límite definidos para la salida del amplificador de error adaptada, pues de otro modo se recorta el margen de respuesta de la modulación no siendo posible alcanzar los niveles máximos definidos para el ciclo de trabajo.

La ecuación 5.14 relaciona las señales que aparecen en los terminales  $I_{sense}$  (3) y  $R_T/CT$  (4).

$$V_{ISEN} = (V_{RTCT} - V_{BE,on}) \frac{R29}{R28 + R29} \quad (Ec. 5.14)$$

$V_{ISEN} (mín)$	0,1875 V
$V_{ISEN} (máx)$	0,875 V
$\Delta V_{ISEN}$	0,68 V

Tabla 5.4. Características de la rampa de comparación

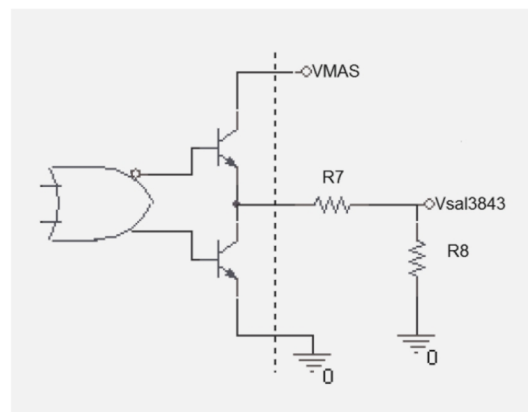


Tanto la amplitud de onda, como los valores límites, están comprendidos dentro del umbral máximo de la señal de error adaptada y del límite máximo de tensión que esta entrada establece.

La señal digital resultante de la comparación entra en un registro RS por el terminal Reset, conectando en el Set el tren de pulsos procedente del oscilador, de este modo se asegura que sólo un único nivel aparece a la salida durante cualquier ciclo dado del oscilador.

### **Etapas de salida**

Los niveles de salida del regulador no son los apropiados para las puertas lógicas del multiplexor, tecnología TTL que trabaja con 5,5V de entrada máxima, por lo que es necesario introducir un divisor resistivo, con el que se corrige el valor de tensión de 12V a 4,8V.



*Fig. 5.12. Etapa de salida.*

### **5.3 CONTROL NO LINEAL DE LA FUENTE CONMUTADA PRINCIPAL**

La principal característica del control no Lineal es su rápida respuesta. Por tanto el control no Lineal cumple con el objetivo de mejorar la respuesta dinámica ante los escalones de carga.

La tensión de salida es realimentada pasando por un filtro paso alto que elimina la componente continua. El rizado se multiplica x10 en el circuito amplificador con el operacional LM7121 (Fig. 5.13) para conseguir mayor precisión al compararlo con los valores extremos del control no Lineal ( $V_{ref1}$ ,  $V_{ref2}$ ).

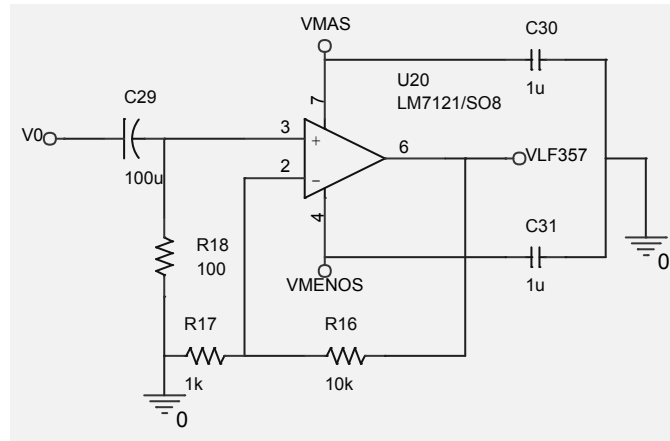


Fig. 5.13. Red de filtrado y amplificación del control no Lineal.

El comparador de alta velocidad LM361 transforma el resultado de confrontar dos señales analógicas, en una salida digital, Fig. 5.14. Cuando la evolución de la tensión de salida supera el margen marcado como límite admisible de trabajo, fijado en un 2% del valor nominal, el control no Lineal satura el ciclo de trabajo, a '0' si se supera el umbral superior, a '1' si es el inferior.

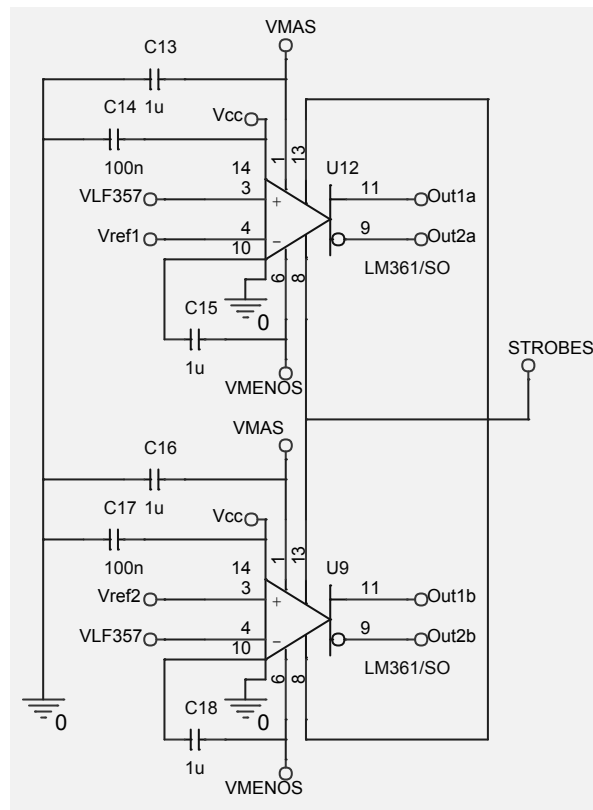


Fig. 5.14. Comparación de umbrales de trabajo y salida del control.

Este control permanece activo en tanto las entradas *Strobes* (13 y 8) de los comparadores se mantengan a nivel alto. En tal situación también se introduce un '1' en la entrada correspondiente del multiplexor que configura el control en modo Lineal – no Lineal. El valor de la citada señal se obtiene a través de un selector manual que la lleva a +15V o bien la deja al aire.

Los valores referencia se obtienen a partir de la salida estabilizada del regulador,  $V_{REF5V}$  (8), y de la entrada de -15V del circuito ( $V_{MENOS}$ ) apoyada por el diodo zéner BZX84C2V7, que junto con resistencias de precisión logran un valor de comparación de calidad, Fig. 5.15.

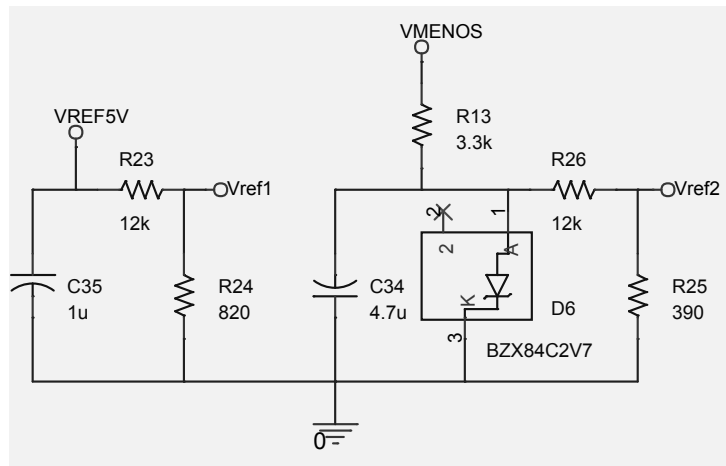


Fig. 5.15. Referencias de tensión para el control no Lineal de la FCP.

#### 5.4 MULTIPLEXOR DE LA FCP

La red de selección del modo de control de la fuente conmutada está constituida por un conjunto de puertas lógicas (CD74ACT00M) que en función del nivel de la señal de entrada *Strobes*, alterna entre funcionamiento lineal (L) o Lineal – no Lineal (LnL) del lazo realimentado.

Además, en modo Lineal – no Lineal (LnL), confiere prioridad al control no Lineal cuando la regulación de salida supera los límites umbrales, con el fin de que la respuesta de la fuente conmutada se adapte más rápido a las necesidades de la carga.

El bloque no Lineal, satura el ciclo de carga de la señal de control de los interruptores, mientras que el control Lineal presenta una evolución progresiva a fin de no desestabilizar el lazo de control.

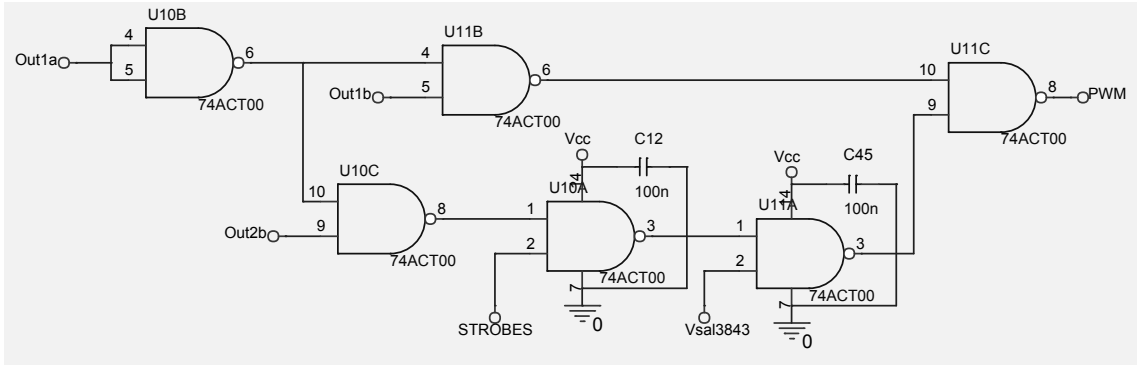


Fig. 5.16. Esquema del multiplexor.

El conjunto responde a la ecuación de transferencia digital, 5.15, y tabla de verdad 5.5.

$$PWM = (\overline{Out\ 1a} \cdot Out\ 2b) + \overline{STROBES} \cdot Vsal\ 3843 + (\overline{Out\ 1a} \cdot Out\ 1b) \quad (Ec.\ 5.15)$$

STROBES	Out1a	Out1b	Vsal3843	Tipo de control	Ciclo	Estado
0	X	X	<b>PWM</b>	Control Lineal (L)	PWM	
1	0	0	<b>PWM</b>	Control Lineal – no Lineal (LnL)	PWM	1
1	0	<b>1</b>	X		1	2
1	<b>1</b>	0	X		0	3

Tabla 5.5. Tabla de verdad con la lógica del multiplexor.



Fig. 5.17. Representación gráfica de los estados del multiplexor.

El multiplexor cuenta con puertas de tecnología ACT (CMOS avanzada) que reduce el tiempo invertido en los cambios de estado y mejora el consumo respecto a las de tecnología TTL planteadas en el diseño original, además con niveles de tensión compatibles. Las seis puertas están implementadas con el integrado comercial CD74ACT00 de TI.

### 5.5 DRIVER DE LA FCP

El driver empleado es el TPS2834, un integrado específico para interruptores MOSFETs en etapas de potencia de reductores síncronos.

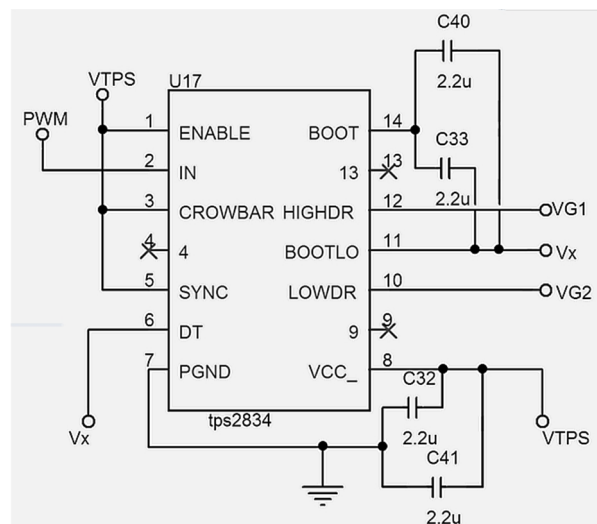


Fig. 5.18. Conexión eléctrica del driver.

La onda PWM, producto del lazo de control, entra por el pin IN (2) del driver. Este elemento está preparado para alimentar a dos interruptores de funcionamiento complementario, siendo uno de ellos flotante, es decir, con un disparo cuyo valor de referencia es distinto al nivel de tierra. La primera de las salidas está formada por el grupo VG1-V<sub>x</sub>, pines HIGHDR (12) y DT (6), que proporciona la señal de control de los MOSFETs interruptores superiores. La segunda lo forman VG2-tierra pines LOWDR (10) y PGND (7) que gobierna los interruptores del rectificador síncrono.

En origen se pensó colocar dos drivers en paralelo para evitar que uno sólo se degradara como consecuencia de las altas prestaciones a las que se vería sometido. La experiencia determinó que un único integrado era capaz de aguantar el control perfectamente.

## 5.6 FUENTE DE CORRIENTE AUXILIAR

Como evolución de las fuentes conmutadas surgen las fuentes híbridas, compuestas por dos fuentes en paralelo. Una conmutada principal y otra auxiliar, también conmutada, que actúa como fuente de corriente bidireccional controlada por histéresis asíncrona de la tensión de salida. Esta configuración mejora la respuesta transitoria y la estabilidad del sistema de alimentación de baja tensión.

La fuente auxiliar se diseña para tener una ganancia en lazo cerrado mucho mayor que la de una conmutada. Es capaz de mantener la tensión de alimentación de salida, inyectando o extrayendo corriente en las transiciones de carga, durante pequeños periodos de tiempo.

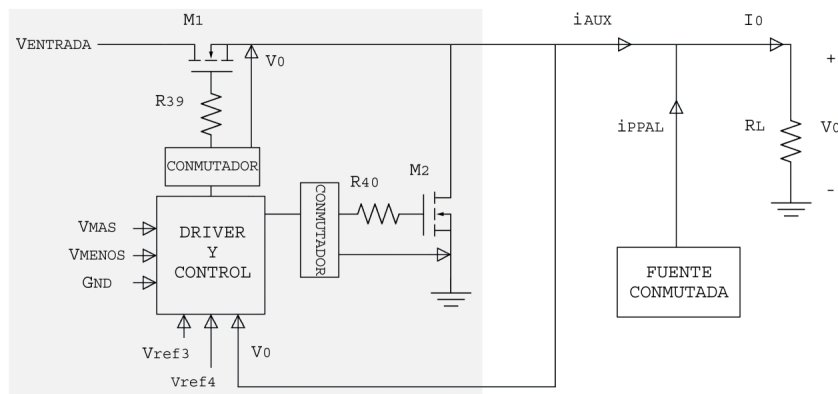


Fig. 5.19. Esquema de la etapa de potencia de la Fuente de Corriente Auxiliar.

En esta fuente los MOSFET, pasan de corte a saturación en cortos espacios de tiempo. La conmutación está gobernada por los comparadores de alta velocidad que mantiene las fuentes de corriente inactivas mientras el valor de la tensión de salida esté comprendido en los umbrales límite. Este funcionamiento consigue una notable reducción de las pérdidas ocasionadas en los cambios de estado por unas fuentes de baja eficiencia. Aunque el hecho de tener tan alta velocidad de conmutación hace suponer que aumente el ruido radiado de la fuente al entorno.

## 5.7 CONTROL DE LA FUENTE AUXILIAR

Como se ha comentado se trata de un lazo de control de tensión por histéresis que aporta gran velocidad de respuesta, reducción de pérdidas frente a otros controles y una

mejora del ancho de banda de la fuente híbrida. Los valores límite quedan determinados por el ancho de banda de los operacionales y el margen de pérdidas por conmutación de los transistores de potencia.

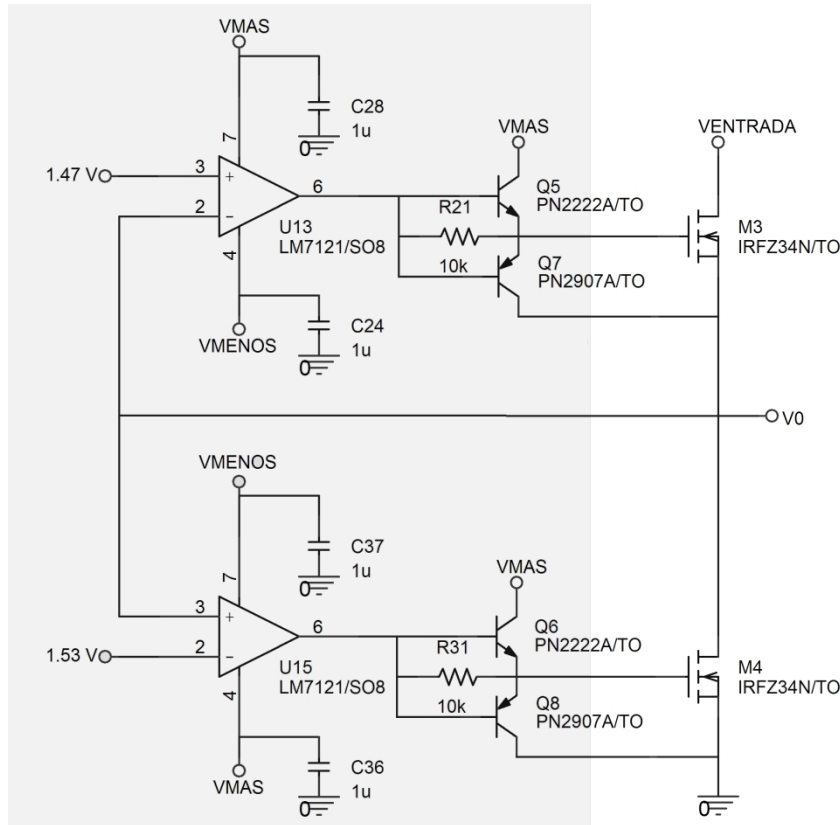


Fig. 5.20. Circuito de control de la Fuente de Corriente Auxiliar.

La tensión de salida es cotejada con la referencia correspondiente, 1,47 V para el umbral inferior, 1,53 V para el superior. Los amplificadores LM7121, en configuración comparadora, saturan su salida a los valores de alimentación según la relación de entrada. Las señales que resultan gobiernan los bipolares (MMBT2222A y MMBT2907A) del amplificador de potencia que controlan por último, el encendido y apagado de los interruptores IRFZ34N.

La configuración en contrafase de los transistores bipolares, también llamada configuración *push-pull* de un amplificador clase B, proporciona la corriente demandada por los condensadores de puerta de los MOS, al efecto de llevar el semiconductor a conducción, y permite su apagado extrayendo la carga de los mismos. Es necesario introducir este paso pues los comparadores no pueden entregar la

suficiente energía para el control del disparo. Asimismo, el empleo de amplificadores clase B proporciona una gestión de la demanda de la carga más intensa por parte de la fuente auxiliar, reduciendo el trabajo de los condensadores del filtro de salida, lo que permitiría disminuir su capacidad.

Las señales de comparación se obtienen por medio de divisores resistivos de alta precisión a partir de la salida estable de 5V del regulador UC3843 y un diodo zéner de 2,7V que le confiere mayor inmunidad frente a perturbaciones, Fig. 5.21.

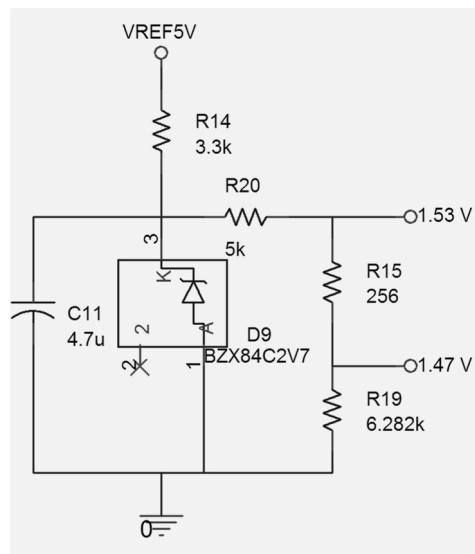


Fig. 5.21. Referencias de tensión para FCA.

## 5.8 ALIMENTACIÓN DE CIRCUITOS INTEGRADOS

Son varios los niveles de tensión continua que se necesitan en este circuito, en función del propósito tenemos distintas redes todas ellas mantenidas por la alimentación de control (+12/-12V) de generación externa.

Los integrados digitales que se emplean en esta fuente necesitan de una alimentación de 5V conseguida a partir del LM340, regulador de tensión serie que proporciona una salida muy estable y limpia mientras la demanda no supere el límite máximo de carga (1A). Como la corriente requerida es muy pequeña, el regulador disipa poca potencia y proporciona una tensión de referencia precisa.



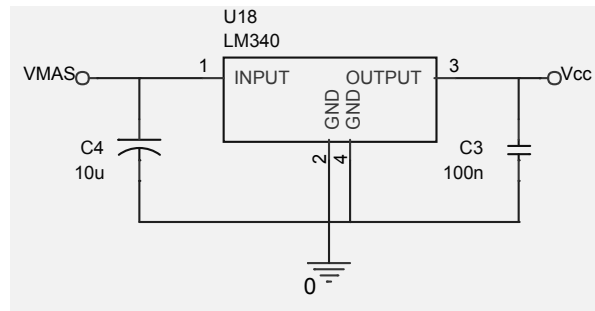


Fig. 5.22. Alimentación  $V_{cc}$  (5V) para integrados.

Con el fin de que el *driver* tenga un mejor funcionamiento se le proporciona una alimentación exclusiva de algo más de 5V. Igualmente se consigue con otro regulador LM340, pero con una red de configuración diferente.

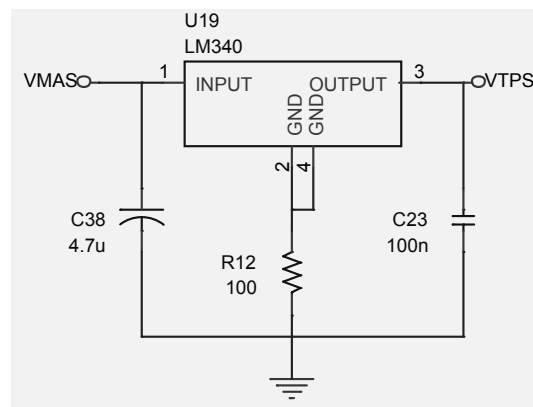


Fig. 5.23. Alimentación VTPS para drivers.

## 5.9 CIRCUITOS PARA LA ELIMINACIÓN DE RUIDO

La alimentación de todos los elementos discretos dispone de condensadores cerámicos de montaje superficial con el objetivo de obtener un nivel más estable y libre de interferencias. A su vez, existen dos condensadores a la entrada de la alimentación de señal para reducir las fluctuaciones de alta frecuencia que llegaran al circuito por este acceso.

Posiblemente el origen más importante de ruido generado por la fuente híbrida esté en los interruptores. Como resultado de las continuas conmutaciones de alta potencia se emiten interferencias electromagnéticas transitorias tanto al exterior como hacia los propios componentes que forman el circuito.

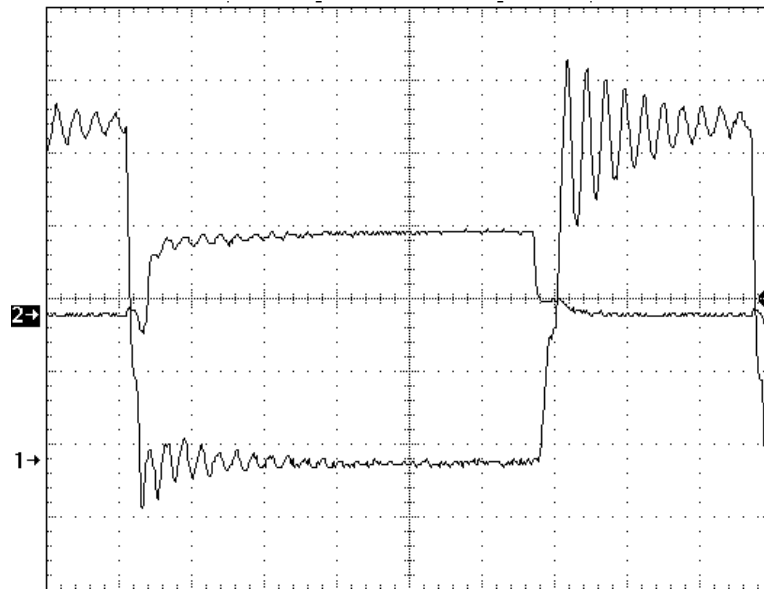


Fig. 5.24. Rizado por conmutación en interruptor. Ch1:  $V_{DS}$  (2V/div), Ch2:  $V_{GS}$  (5V/div), BT: 500ns/div.

Para mitigar una parte importante de este ruido por conmutación, se introducen sendas redes *snubber*, red RC supresora que amortiguan las oscilaciones de tensión entre drenador y fuente de los MOSFET, Fig. 5.25.

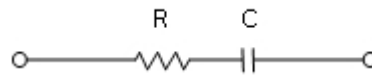


Fig. 5.25. Modelo ejemplo de red *snubber*

Las principales funciones que cumple la red *snubber* son,

- reducir las pérdidas de potencia en el MOSFET amortiguando el pico de tensión  $V_{DS}$  durante los cambios de estado, y
- reducir el ruido emitido, EMI.

Para diseñar la red *snubber* medimos la frecuencia de las oscilaciones en los ensayos de la fuente,  $f_p=847\text{kHz}$ . Sabiendo que la onda está determinada por la inductancia y capacitancia parásitas, y tomando como valor típico de capacidad de salida del MOSFET IRFZ34 los 600pF, conseguimos despejando el valor de la  $L_p$ , 58,8 $\mu\text{H}$ .

$$f_p = \frac{1}{2\pi\sqrt{L_p C_p}} \quad (\text{Ec. 5.16})$$

De acuerdo con la literatura [16], en un sistema de estas características, el valor de la resistencia de la red supresora puede ser determinado en función de la amortiguación deseada.

$$R = \frac{1}{2\zeta} \sqrt{\frac{L}{C}} \quad (\text{Ec. 5.17})$$

Una amortiguación adecuada se produce con una  $\zeta$  de 0,5, sustituyendo con los valores parásitos, se obtiene una R de 313 $\Omega$

Para el valor del condensador C se establece una frecuencia de corte una década por debajo de la  $f_p$  para tener una buena atenuación. Con lo que la capacidad del filtro es de 6nF.

$$f_s = \frac{1}{2\pi R_s C_s} \quad (\text{Ec. 5.18})$$

Pese a los cálculos iniciales y teniendo en cuenta que hay que ceñirse a valores tabulados de resistencias y condensadores, los componentes de los circuitos reales acostumbran a ser reajustados para mejorar su efecto.

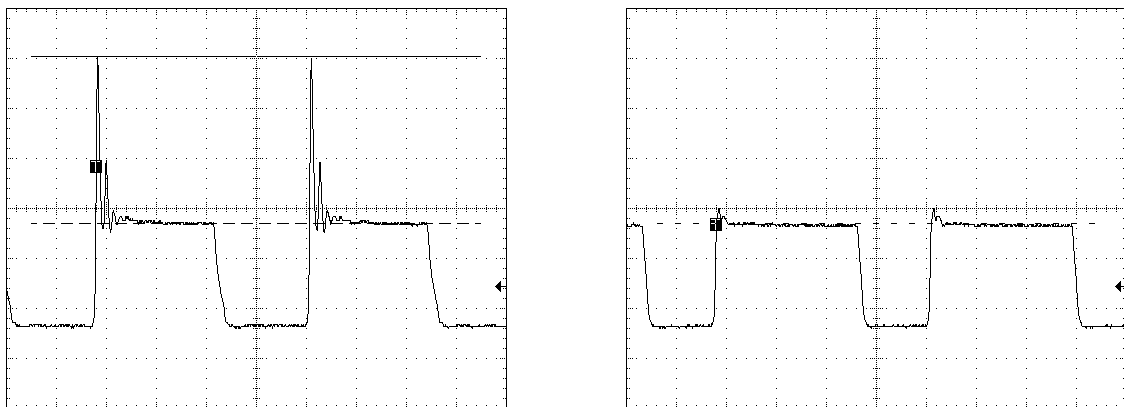


Fig. 5.26. Muestra del efecto snubber en  $V_{DS}$ .



# **6**

## **Diseño de la placa de circuito impreso (PCI)**



## 6.1 IMPORTANCIA DE UN BUEN DISEÑO DE LA PLACA

Un aspecto fundamental del presente proyecto es la construcción y validación de la Fuente Híbrida con control Lineal – no Lineal en una placa de circuito impreso (PCI), empleando componentes comerciales y dándole un enfoque al diseño lo más industrial posible.

En placas electrónicas de reducido tamaño y alta potencia de trabajo es muy importante la disposición de los elementos que lo forman. Factores críticos como la reducción de pérdidas o la influencia del ruido electromagnético dependen en gran medida de la localización de los bloques del circuito.

Una buena forma de situar los componentes es por funcionalidades y por características de la señal con que trabaja, prestando especial interés tanto a alteraciones transitorias como a frecuencias y amplitudes medianamente estables.

## 6.2 GRÁFICOS DE LA PLACA DE CIRCUITO IMPRESO

El circuito diseñado está distribuido en las dos capas de una placa de circuito impreso, superior e inferior, con un espesor de cobre de 35 $\mu$ m y con base de fibra de vidrio. Cuenta con taladros metalizados para conducciones entre una capa y otra.

*Capa superior (TOP)*

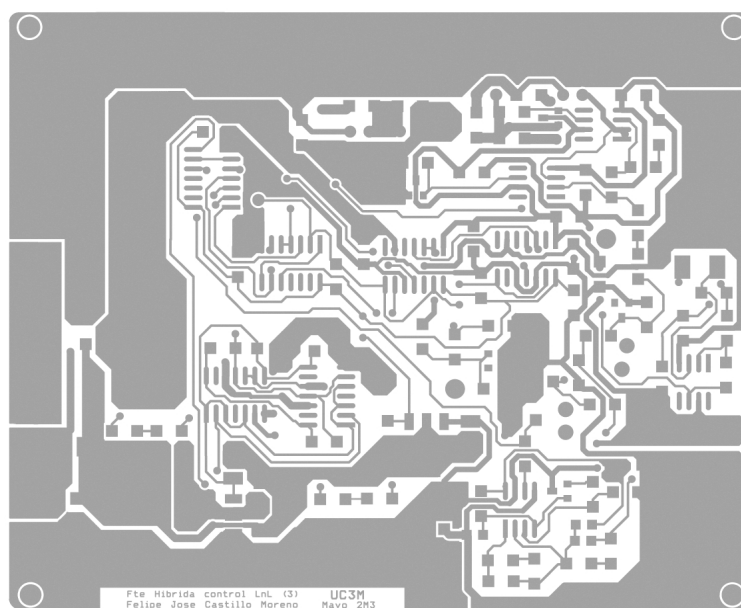


Fig. 6.1. Capa superior (escala aproximada 1:1).

Esta capa engloba la mayor parte de la circuitería de control.

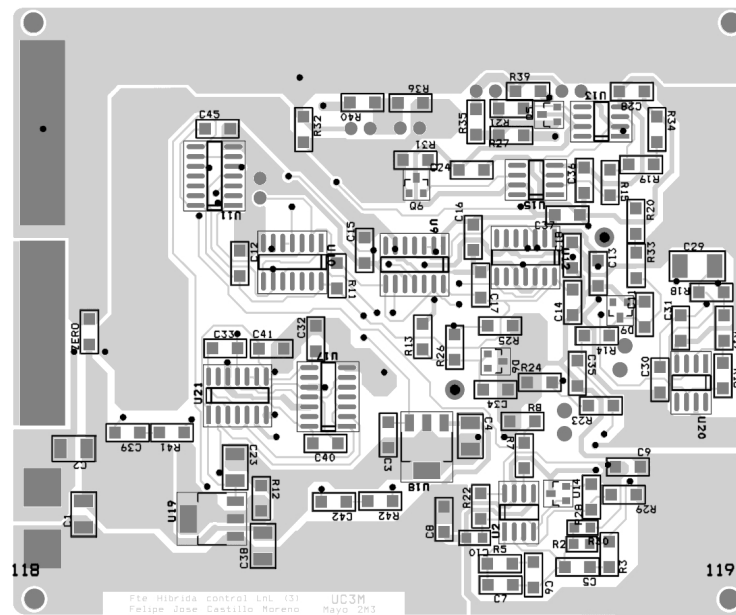


Fig. 6.2. Localización de los elementos en la capa superior (escala aproximada 1:1).

### Capa inferior (BOTTOM)

Se sitúan los elementos de potencia. Aquí las pistas anchas son fundamentales dado la densidad de corriente que circula, de hecho, se aumentó el espesor con estaño para evitar un sobrecalentamiento del conductor al no ser suficiente el que suma las dos capas de la placa. Tal aspecto puede solucionarse empleando tecnología multicapa, una de las líneas de mejora del proyecto.

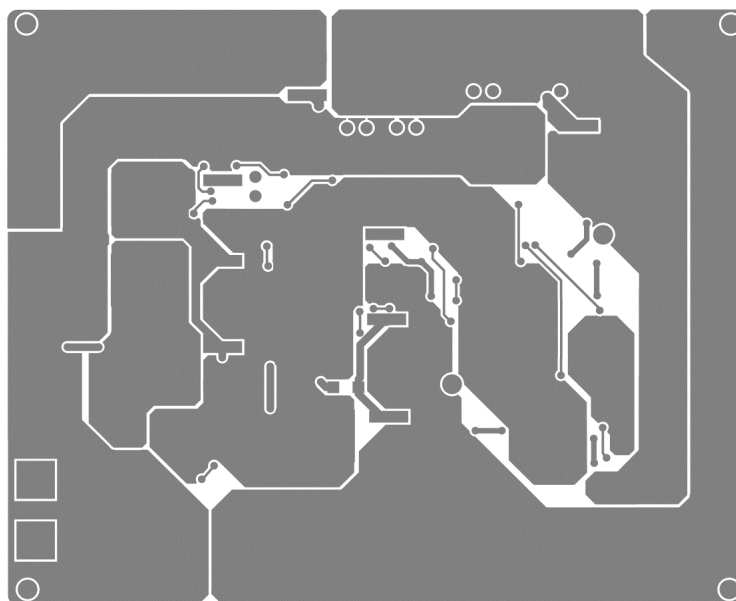


Fig. 6.3. Capa inferior (escala aproximada 1:1).



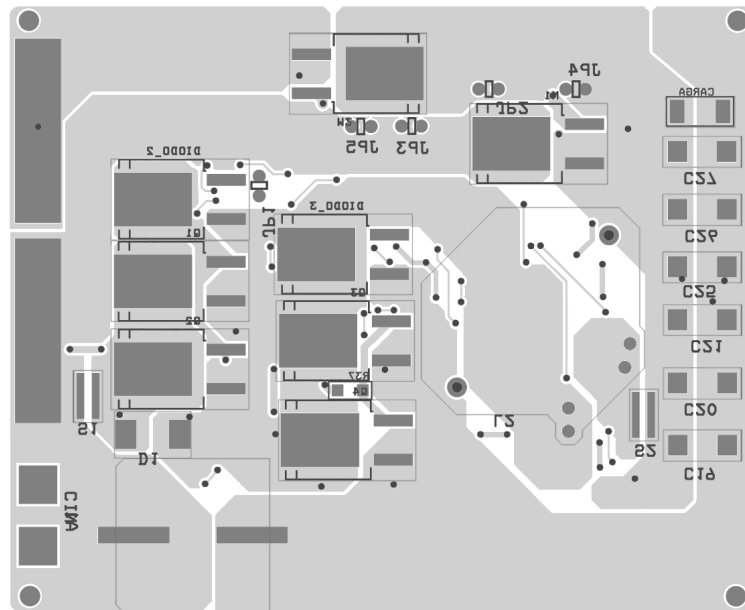


Fig. 6.4. Localización de los dispositivos de la capa inferior (escala aproximada 1:1).

En origen, la unión entre la ‘tierra de señal’ y la ‘tierra de potencia’ se hacía junto a la entrada de alimentación del circuito, en concreto sobre el elemento ZERO. Para reducir de este modo los efectos no deseados del retorno del ruido. Sin embargo, la práctica puso de manifiesto que uniendo las tierras a la salida la señal aparecía más limpia, contradiciendo los supuestos iniciales.

### 6.3 LOCALIZACIÓN DE LAS ETAPAS DEL CIRCUITO

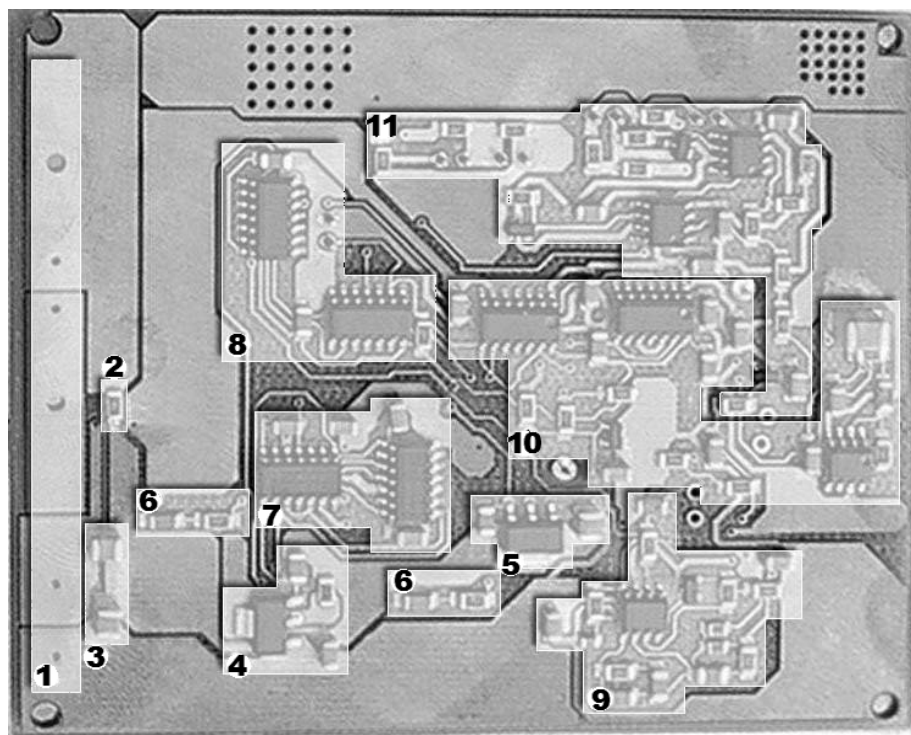


Fig. 6.5. Distribución de las zonas de control en la PCI.

## Capa de control (Fig. 6.5)

1. Entrada de alimentación.
2. Unión tierras original.
3. Estabilización alimentación de control.
4. Generación de Vcc.
5. Generación de  $V_{TPS}$ .
6. Redes snubber.
7. Drivers.
8. Multiplexor.
9. Control Lineal Fuente Conmutada Principal.
10. Control no Lineal Fuente Conmutada Principal.
11. Control Fuente de Corriente Auxiliar.

## Capa de potencia (Fig. 6.6)

1. Entrada de alimentación.
2. Filtro de entrada.
3. Interruptor principal Fuente Conmutada Principal.
4. Rectificador síncrono.
5. Filtro de salida (bobina y condensadores)
6. Etapa potencia Fuente de Corriente Auxiliar.
7. Carga y punto de salida de la Fuente Híbrida.

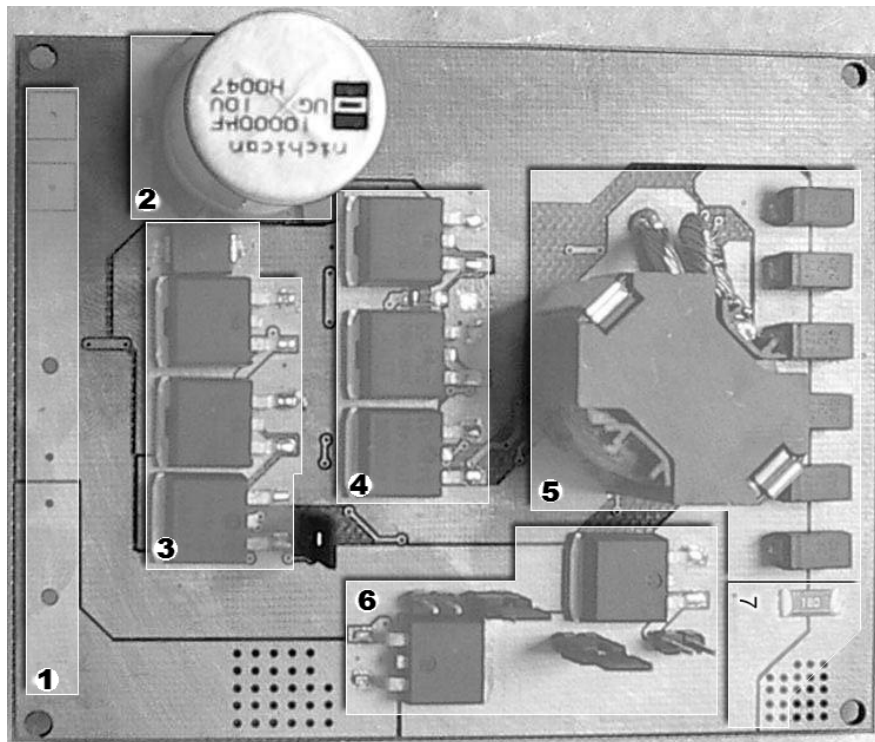


Fig. 6.6. Distribución de las zonas de potencia en la PCI.

## 6.4 RECOMENDACIONES PARA EL DISEÑO DE UN BUEN LAYOUT

Aparte de las normas básicas que rigen el diseño de las placas de circuito impreso, una serie de consideraciones especiales se dan a continuación.

- La localización de los MOSFETs es crítica, así como el trazado de sus señales de control. Aumentar la distancia favorece el rizado de la señal a causa de la inductancia parásita del trazado y de la gran capacidad de puerta del interruptor, [22].
- Las líneas que conducen señales con conmutaciones deben mantenerse alejadas de zonas de control analógico
- Colocar los condensadores de desacoplo de alimentación junto a las entradas que filtra, alejarlos empeora su capacidad de supresión de ruido.
- El condensador de entrada, los MOSFET, la bobina y los diodos *Schottky* han de estar lo más cerca posible unos de otros para reducir las conexiones entre ellos.
- Situar los condensadores de salida junto a la conexión de carga mejora su capacidad de entregar energía en los cambios de demanda. Aumentar la distancia entre la salida de la fuente y la carga favorece las resistencias parásitas y las desviaciones de tensión, empeorando el rendimiento.
- Los trazados con alta densidad de corriente han de ser lo más anchos posibles y las masas han de estar cerca de estos para reducir la superficie de la espira eléctrica que crean.

## 6.5 LAYOUT MEJORADO CON PCI MULTICAPA

Desde un punto de vista técnico, se presenta como clara mejora del circuito desarrollado, la tecnología de circuito impreso multicapa, donde se cuenta con más de dos capas de interconexión separadas por finas láminas de sustrato junto con capas aislantes.

- La tecnología multicapa hace posible, una reducción en peso y volumen, [17] [18].
- Admite sistemas más complejos.
- Reduce distorsiones y tiempos de retraso de las señales.
- Ayuda a solucionar problemas de disipación de calor.

- Permite incorporar planos de blindaje, lo cual favorece el desacoplamiento eléctrico entre varios circuitos, o el confinamiento de EMI's generadas por nuestro equipo.
- Conexiones de alimentación directamente en los terminales de los componentes.
- Posibilidad de diseñar pistas inmunes al ruido, bucles de corriente minimizados, conexiones más pequeñas...

Además, la alta complejidad de los circuitos actuales ha llevado a la industria a innovaciones en cuanto a la fabricación y diseño de PCB's. Los circuitos multicapa están evolucionando hasta el extremo de embeber componentes pasivos tales como condensadores, inductancias y resistencias dentro de la placa.

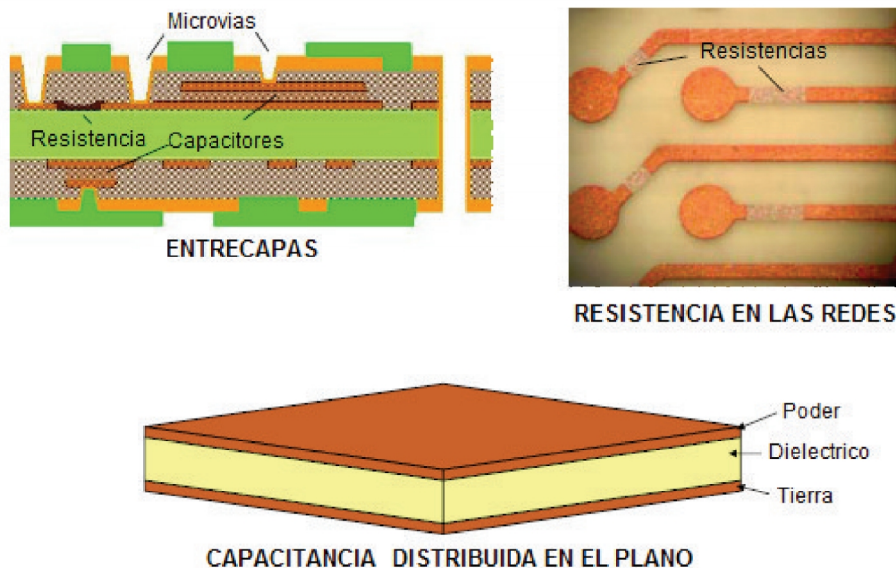


Fig. 6.7. Componentes embebidos [19].

**7**

## **Resultados experimentales**



## 7.1 FUNCIONAMIENTO ESTÁTICO

La primera parte del chequeo de la fuente consiste en comprobar el funcionamiento bajo régimen estático, es decir, ponerla a trabajar con una carga invariante en el tiempo. La carga en cuestión elegida es de  $0,25\Omega$ , con lo que suponiendo una tensión de salida de  $1,5V$ , se estará demandando de la fuente híbrida entorno a los  $6A$ . Claramente con este tipo de carga, ni el control no Lineal de la FCP ni la FCA, entran en funcionamiento pues no se sobrepasa los umbrales límite marcados para la evolución de la tensión de carga.

En este punto se toman medidas del rizado de la tensión de salida, eliminando la componente continua de la señal, (Fig. 7.1 y 7.2) para comprobar que se mantiene dentro de las especificaciones establecidas en el 1% del valor de continua. En el caso de una salida de  $1,5V$  la franja pico a pico es de  $30mV$ . Como se aprecia en la captura, el circuito en estudio está en unos  $11mV$  de rizado.

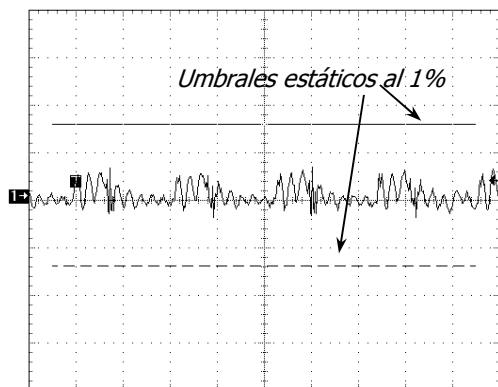


Fig. 7.1. Rizado de la tensión de salida con umbrales a  $10mV/div$ . Ch1 ( $\Delta V_O$ ):  $10mV/div$ , BT:  $2\mu s/div$ .

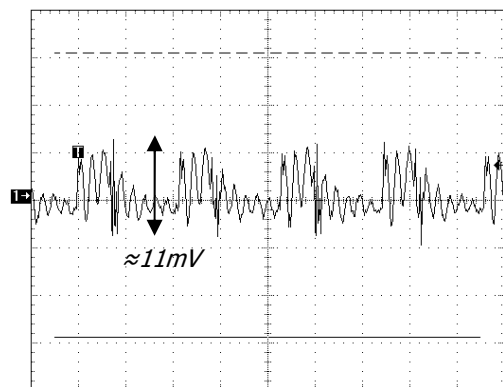


Fig. 7.2. Rizado de la tensión de salida con umbrales a  $5mV/div$ . Ch1 ( $\Delta V_O$ ):  $5mV/div$ , BT:  $2\mu s/div$ .

Las tensiones puerta-fuente y drenador-fuente, Figs. 7.3 y 7.4, representan la entrada y salida de los interruptores de la fuente conmutada, del interruptor principal y el del rectificador síncrono (SR).

Observar cómo el funcionamiento es análogo para ambos interruptores y de discurrir alternativo, hecho que queda patente por la complementariedad de sus ciclos de carga.



Fig. 7.3. Funcionamiento MOSFETs superiores (conmutador principal) Ch1 ( $V_{DS,sup}$ ): 2V/div, Ch2 ( $V_{GS,sup}$ ): 2V/div, BT: 1μs/div.



Fig. 7.4. Funcionamiento MOSFETs inferiores (rectificador síncrono) Ch1 ( $V_{DS,inf}$ ): 2V/div, Ch2 ( $V_{GS,inf}$ ): 2V/div, BT: 1μs/div.

$V_{DS, inf}$  es la señal denominada  $V_X$  en el circuito del convertidor conmutado, y se aprovecha como referencia para el disparo flotante del interruptor superior, colocado en serie sin conexión a masa.

Aquí se aprecia el efecto de las redes *snubber*, desarrolladas en la sección 5.9, que atenúan la sobreoscilación de la tensión de los MOSFET al conmutar, y el trabajo del diodo en paralelo con el interruptor, erradicando prácticamente todo el pico en el flanco de bajada de la señal de puerta. Estos hechos mejoran significativamente la emisión de interferencias electromagnéticas (EMI). También a destacar el que la tensión de encendido del rectificador síncrono esté algo amortiguada por la introducción de la resistencia R37 entre los drivers y las puertas de los transistores al objeto de minimizar las señales con cambios súbitos, que pudieran ser fuente de EMI, a cambio de penalizar algo la velocidad de respuesta.

La tensión  $V_X$  ( $V_{DS, inf}$ ) también es la señal pulsante de entrada al filtro y su valor medio representa el valor de la tensión de salida de la fuente. En la Fig. 7.5 se distingue cómo la tensión en los extremos de la bobina mantiene áreas positivas y negativas semejantes, asegurando el régimen permanente.



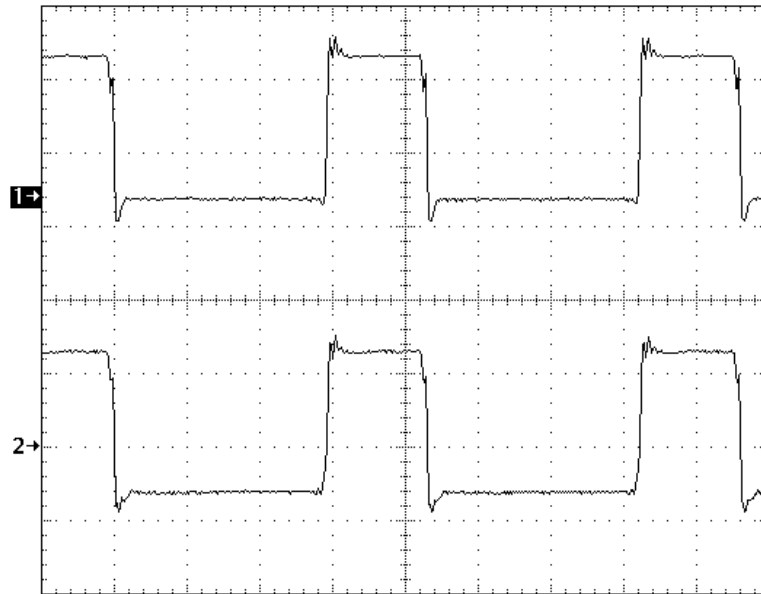


Fig. 7.5. Caracterización del funcionamiento en tensión de la bobina de la Fuente Conmutada Principal (osciloscopio en modo DC) Ch1 ( $V_X$ ): 2,5V/div, Ch2 ( $V_L$ ): 2,5V/div, BT: 1 $\mu$ s/div.

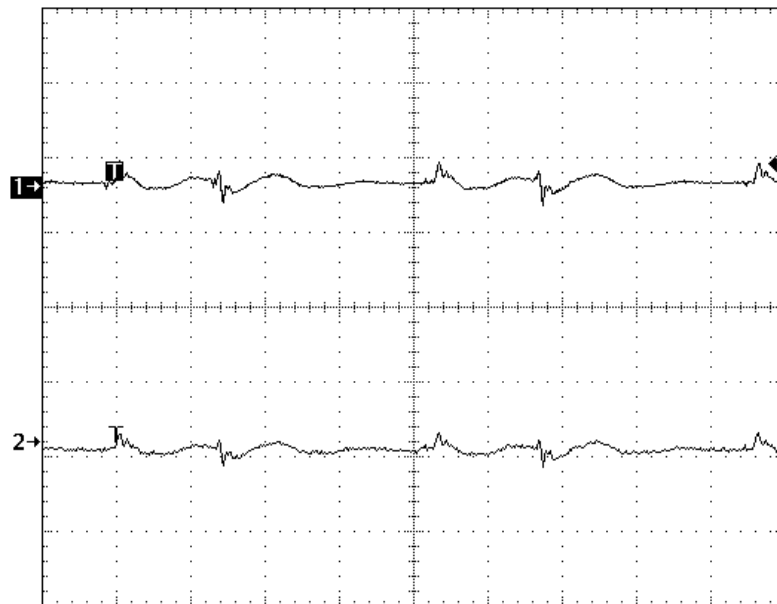


Fig. 7.6. Amplificación del control no Lineal del Fuente Conmutada. Ch1 ( $\Delta V_O$ ): 50mV/div, Ch2 ( $V_{VLF357}$ ): 500mV/div, BT: 1 $\mu$ s/div.

En la figura 7.6 vemos el rizado de la tensión de salida filtrado y amplificado por el operacional en configuración integral, que será la entrada al comparador de error ( $V_{VLF357}$ ). El filtrado de alta frecuencia hace el control menos susceptible al ruido captado.

Una señal fundamental del control Lineal de la fuente conmutada, es el diente de sierra aplicado al terminal  $I_{SEN}$  (3) del regulador UC3843 (Fig. 7.7), que, comparado con la señal de error procedente del amplificador de error, delimita los períodos de corte y saturación de la señal  $V_{SAL3843}$ . Forma de onda que controla los ciclos de trabajo de los conmutadores a través del driver constituyendo la señal PWM, Fig. 7.8.

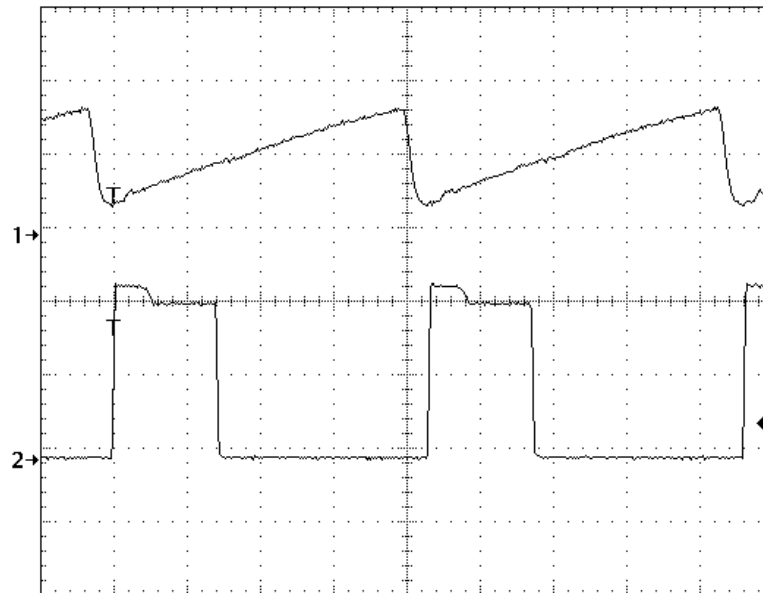


Fig. 7.7. Determinación de la frecuencia de conmutación en el regulador UC3843. Ch1 ( $I_{SEN}$ ): 500mV/div, Ch2 ( $V_{SAL3843}$ ): 5V/div, BT: 1μs/div.

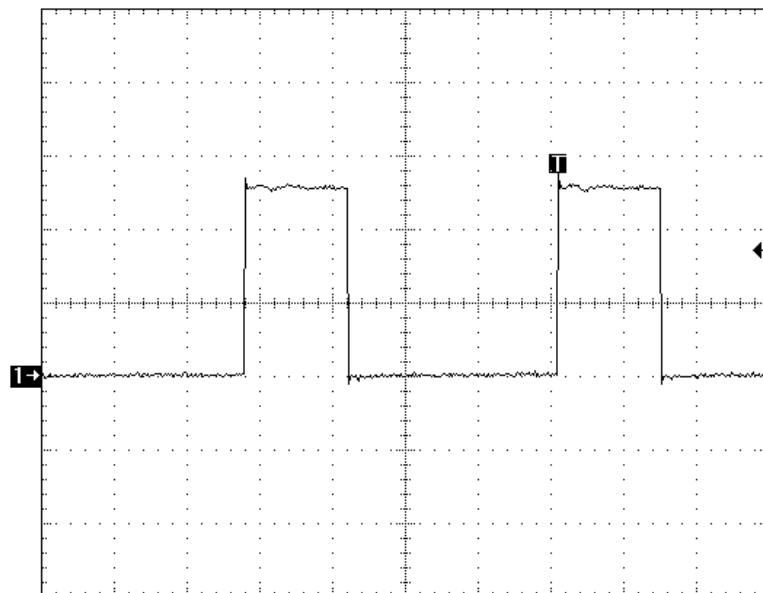


Fig. 7.8. Señal de control entrada del driver. Ch1 (PWM): 2V/div, BT: 1μs/div.

Los valores de pico de la rampa de comparación se aproximan a los calculados, 0,19 y 0,87 V, y que la señal de control PWM goza de gran calidad, teniendo en cuenta que se trata de un sistema abierto a interferencias.

Previo a la realización del ensayo con demanda dinámica, se comprueba el modo de funcionamiento de la bobina del convertidor, Fig. 7.9. Para el muestreo de corriente con sonda por efecto *Hall*, se toma parte de sección de un conductor puesto en serie, se calcula la fracción que representa de la señal completa y se multiplican por el resultado obtenido mediante el equipo de medida. Es un método de sondeo poco inmune a ruidos y de precisión limitada, por lo que las magnitudes de corriente obtenidas en los ensayos han de ser tomadas con cautela. Prestando más atención al aspecto cualitativo de las respuestas. Por su parte, el valor de la demanda de carga se consigue a través de la caída de tensión en una resistencia en serie de 33,33m $\Omega$ .

La evolución del inductor en régimen de carga estática responde a un modo de conducción continua (MCC), en el que la corriente que lo atraviesa no deja de fluir en todo momento para un mismo sentido. La frecuencia de esta señal es de 233kHz con corriente promedio de 5,32A, y valores pico de 4,35 y 6,30A.

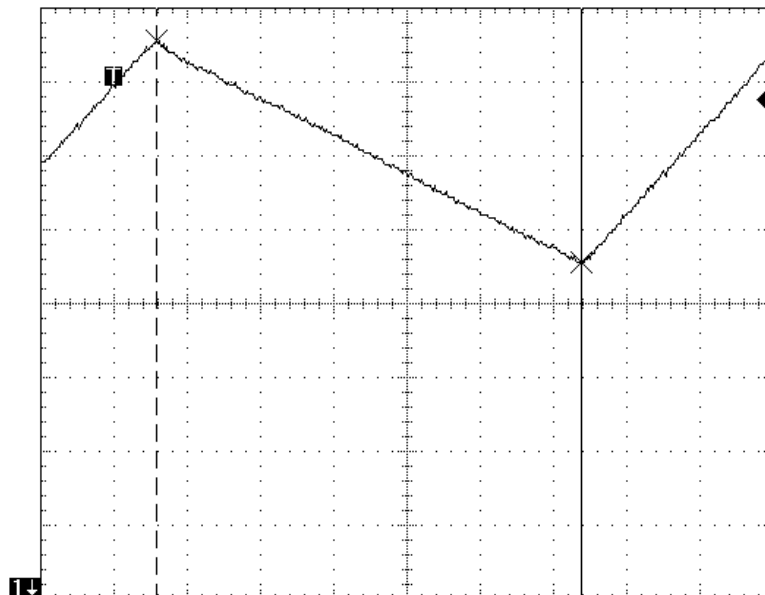


Fig. 7.9. Corriente por la bobina en régimen estático. Ch1 ( $I_L$ ): 0,65A/div, BT: 500ns/div.

## 7.2 FUNCIONAMIENTO DINÁMICO

Para someter a la fuente a una comprobación de sus características en régimen dinámico se le acopla una carga construida a propósito que simula el funcionamiento del microprocesador, o del elemento en cuestión al que deberá alimentar, mediante la generación de unas demandas de corriente en forma pulsante. El estudio pormenorizado del simulador de carga dinámica se trata en el Anexo A.

Los flancos de la carga se situaron, en base a una tensión de salida de 1,5V, en 5,29A de valor mínimo a partir de una impedancia de 285,33m $\Omega$ , y en 39,73A para su demanda máxima con una resistencia de 37,75m $\Omega$ . De este modo, se conseguirían saltos de unos 34,44A, siendo un valor suficiente para caracterizar la fuente compuesta frente a cambios bruscos en la carga.

Por medio de dos potenciómetros colocados en la placa del simulador de carga, se controlan la frecuencia de los escalones de la demanda de corriente y el ancho de estos, para el análisis dinámico se fija una de frecuencia entorno a los 570Hz con un ancho de pulso del 50%.

El ensayo se ordena según el modo de funcionamiento seleccionado en la fuente:

- *Fuente Conmutada con control Lineal (FC+LnL)*
- *Fuente Conmutada con un control combinado Lineal-no Lineal (FC+LnL)*
- *Fuente Híbrida con control Lineal (FH+L)*
- *Fuente Híbrida con control Lineal-no Lineal (FH+LnL).*

En todos los casos la fuente ensayada ha sido la misma para minimizar las posibles diferencias de comportamiento derivadas de aspectos constructivos.

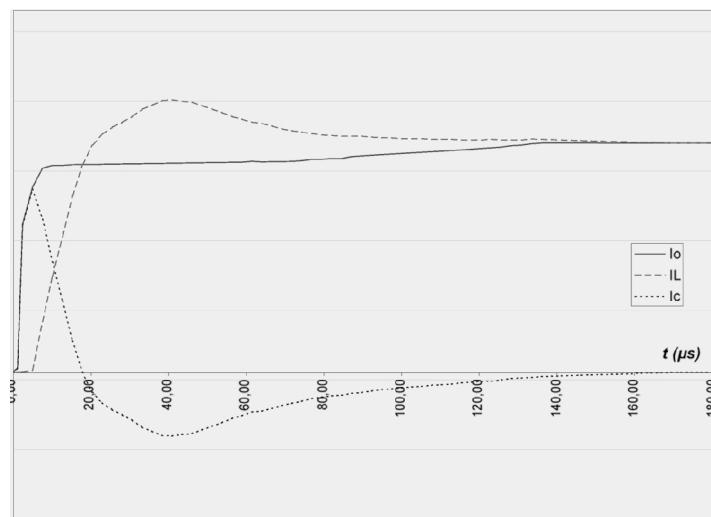
El estudio dinámico se ha centrado en los instantes de fluctuación de la carga y el progreso seguido por la fuente hasta que retoma el funcionamiento estable. Hay dos grupos de capturas, las que describen la maniobra general de la fuente (variación de la tensión de salida, corriente por la bobina, corriente aportada por la fuente auxiliar y corriente por la carga) y, las que analizan en detalle la evolución dinámica de la salida

(variación de la tensión de salida y corriente por la carga). Para ambos hay visiones generales y en detalle del fenómeno.

### **MODO 1:** Fuente conmutada con control Lineal (FC+L)

Se trata de un convertidor reductor simple con un único lazo de control en modo tensión y con modulación del ciclo de trabajo por ancho de pulso. Por ello cabe esperar una característica dinámica progresiva, medianamente rápida y un rendimiento muy alto, para todo el rango de variaciones en la frecuencia de las oscilaciones de la carga, en especial para las de valor medio-bajo.

Cuando las demandas de la carga cambian bruscamente, las resistencias parásitas de bobina y condensador de salida, y los propios efectos resistivos e inductivos de la circuitería, produce una anomalía en la tensión de salida, pudiendo llegar, en caso muy acentuados, a un reseteo o a una sobrealimentación del procesador digital de resultados indeseados.



*Fig. 7.10. Simulación del comportamiento de las corrientes en la fuente conmutada ante un escalón de carga.*

La fuente conmutada afronta el escalón en la demanda de carga sirviéndose, en un primer momento, del almacén de energía que contienen los condensadores de salida, a continuación, regula, por medio del ciclo de trabajo de los interruptores, las condiciones

de entrega de corriente de la fuente para restablecer la situación inicial de la batería de condensadores y hacerse cargo de la alimentación de la carga, Figuras 7.11 – 7.13.

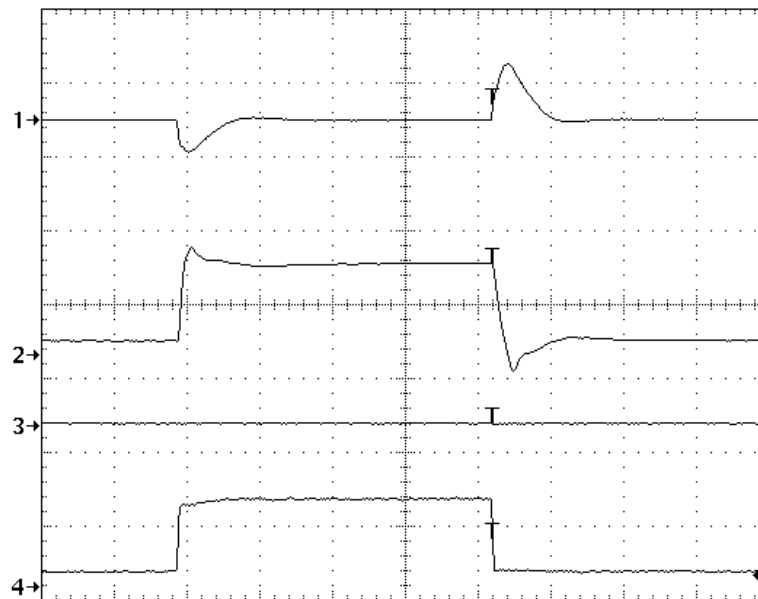


Fig. 7.11. Fuente conmutada con control Lineal (FC+L) frente a cambio en la demanda de la carga. Ch1 ( $\Delta V_O$ ): 200mV/div, Ch2 ( $I_L$ ): 27,7A/div, Ch4 ( $I_O$ ): 30A/div, BT: 200 $\mu$ s/div.

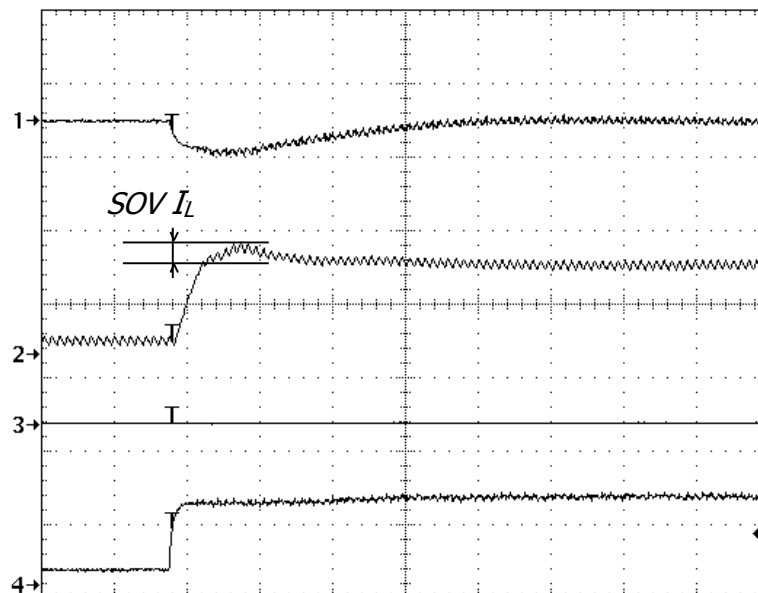


Fig. 7.12. Fuente Conmutada con control Lineal (FC+L) frente a escalón ascendente de la demanda. (Detalle) Ch1 ( $\Delta V_O$ ): 200mV/div, Ch2 ( $I_L$ ): 27,7A/div, Ch4 ( $I_O$ ): 30A/div, BT: 40 $\mu$ s/div.

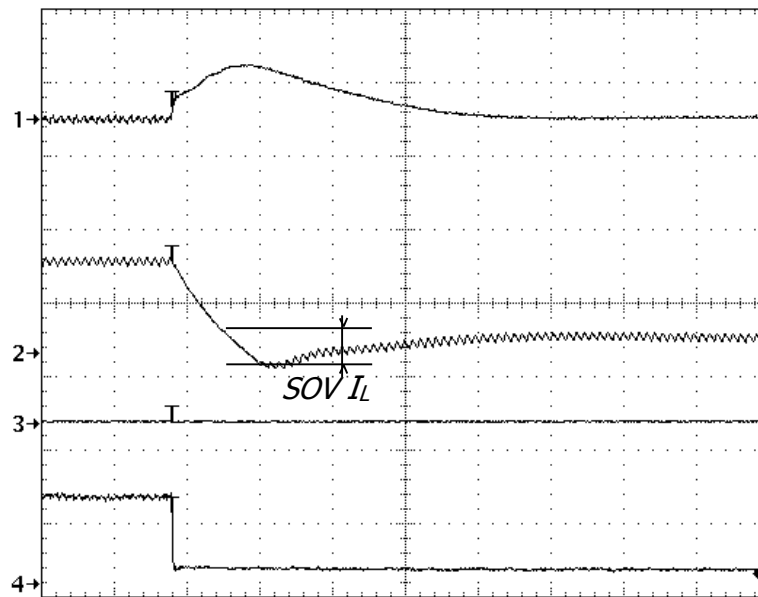


Fig. 7.13. Fuente Conmutada con control Lineal (FC+L) frente a escalón descendente de la demanda. (Detalle) Ch1 ( $\Delta V_O$ ): 200mV/div, Ch2 ( $I_L$ ): 27,7A/div, Ch4 ( $I_O$ ): 30A/div, BT: 40us/div.

El comportamiento dinámico de la salida de este tipo de fuente queda recogido en las Figuras 7.14 – 7.16.



Fig. 7.14. Respuesta dinámica de la Fuente Conmutada con control Lineal (FC+L). Ch1 ( $\Delta V_O$ ): 100mV/div, Ch4 ( $I_O$ ): 15A/div, BT: 200μs/div.

Un detalle interesante es que la corriente de la carga no alcanza su valor final de manera inmediata ante una conmutación de nivel; este suceso se debe a que la fuente debe recuperar la carga de los condensadores de salida a la vez que atender las necesidades

exteriores. Si bien cabe decir que la magnitud de la desviación no es muy importante y no representa un perjuicio notable para la carga, es una razón más que anima al estudio de mejoras en las fuentes que reduzcan el tamaño de los condensadores.

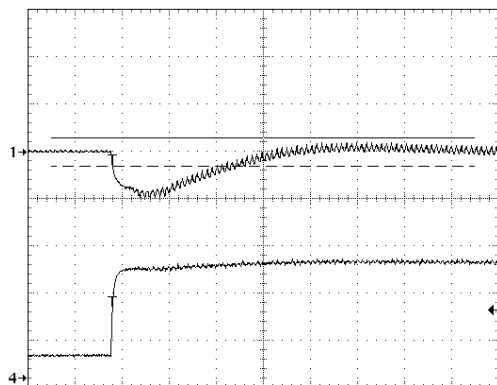


Fig. 7.15. Respuesta dinámica de la Fuente Conmutada con control Lineal (FC+L) ante un escalón de corriente de salida positivo. (Detalle) Ch1 ( $\Delta V_O$ ): 100mV/div, Ch4 ( $I_O$ ): 15A/div, BT: 40 $\mu$ s/div.

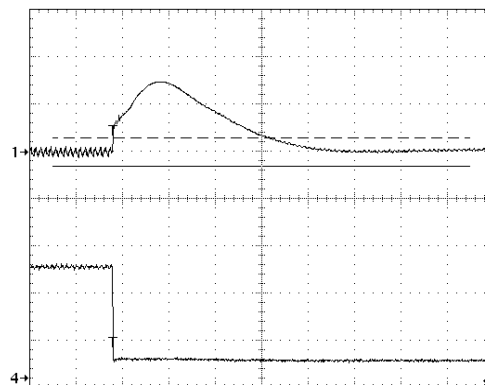


Fig. 7.16. Respuesta dinámica de la Fuente Conmutada con control Lineal (FC+L) ante un escalón de corriente de salida negativo. (Detalle) Ch1 ( $\Delta V_O$ ): 100mV/div, Ch4 ( $I_O$ ): 15A/div, BT: 40 $\mu$ s/div.

Escalón de carga	Subida	Bajada
$\Delta V_O$ - rizado tensión salida (mV)	-96	148
$I_L$ - corriente pico FCP (A)	42,04	-5,53
$\Delta I_L$ - sobreoscilación FCP (A)	8,41	12,17
Tiempo de recuperación FCP ( $\mu$ s)	100	134,4

Tabla 7.1. Resultados de funcionamiento de la FC+L.

Destacar que cuando la fuente ha de reducir la corriente aportada, llega al extremo de admitir corriente ( $I_L$  negativa), fenómeno favorecido por la existencia del Rectificador Síncrono que facilita el retroceso de corriente.

## **MODO 2:** Fuente Conmutada con control mixto Lineal-no Lineal (FC+LnL)

De nuevo un regulador reductor similar al anterior pero esta vez con un control mejorado compuesto por una sección Lineal y otra no Lineal en paralelo, con



funcionamiento de esta última simultáneo, excepcional y que no influye directamente en el control Lineal.

La fuente se caracteriza por una respuesta bastante rápida, aunque sin cambios bruscos en la tendencia de la tensión de salida.

El nuevo tipo de control fuerza una saturación del ciclo de trabajo cuando la tensión de alimentación de la carga excede los límites dinámicos favoreciendo una mejor recuperación de la fuente conmutada frente a los ‘saltos’ de la carga. El resto del período sigue funcionando bajo el control Lineal con lo que se mantiene una recuperación suave. Las figuras 7.17 – 7.19 recogen la respuesta de la tipología 2.



Fig. 7.17. Fuente Conmutada con control Lineal – no Lineal (FC+LnL) frente a cambio en la demanda de la carga. Ch1 ( $\Delta V_O$ ): 200mV/div, Ch2 ( $I_L$ ): 27,7A/div, Ch4 ( $I_O$ ): 30A/div, BT: 200μs/div.

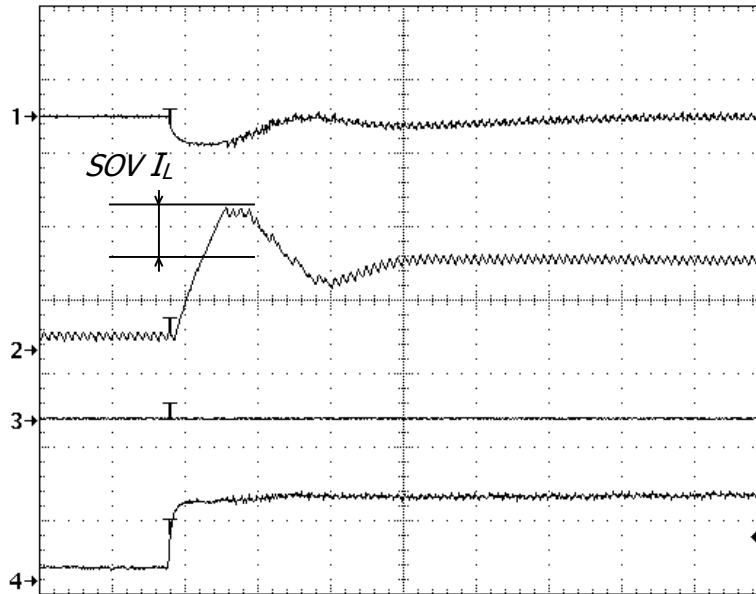


Fig. 7.18. Fuente Conmutada con control Lineal – no Lineal (FC+LnL) frente a escalón ascendente de la demanda. (Detalle) Ch1 ( $\Delta V_O$ ): 200mV/div, Ch2 ( $I_L$ ): 27,7A/div, Ch4 ( $I_O$ ): 30A/div, BT: 40 $\mu$ s/div.

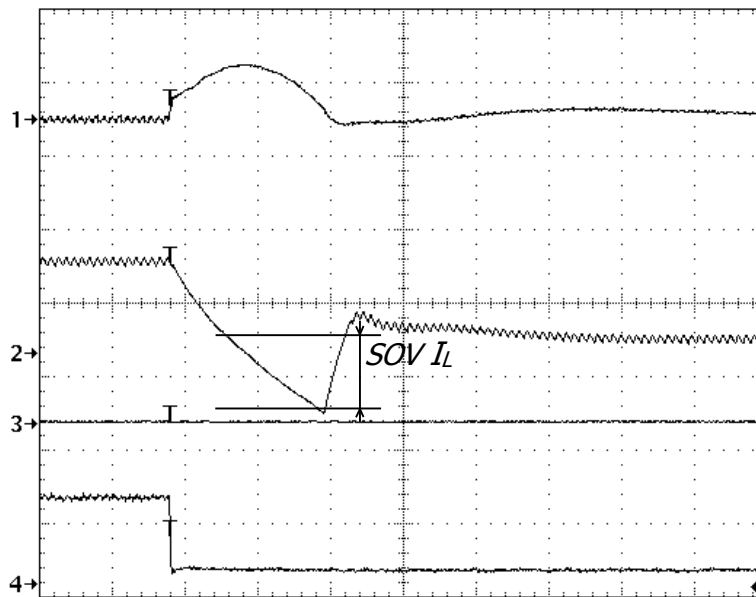


Fig. 7.19. Fuente Conmutada con control Lineal – no Lineal (FC+LnL) frente a escalón descendente de la demanda. (Detalle) Ch1 ( $\Delta V_O$ ): 200mV/div, Ch2 ( $I_L$ ): 27,7A/div, Ch4 ( $I_O$ ): 30A/div, BT: 200 $\mu$ s/div.

Y la respuesta dinámica de la salida, en las Figuras 7.20 – 7.22.

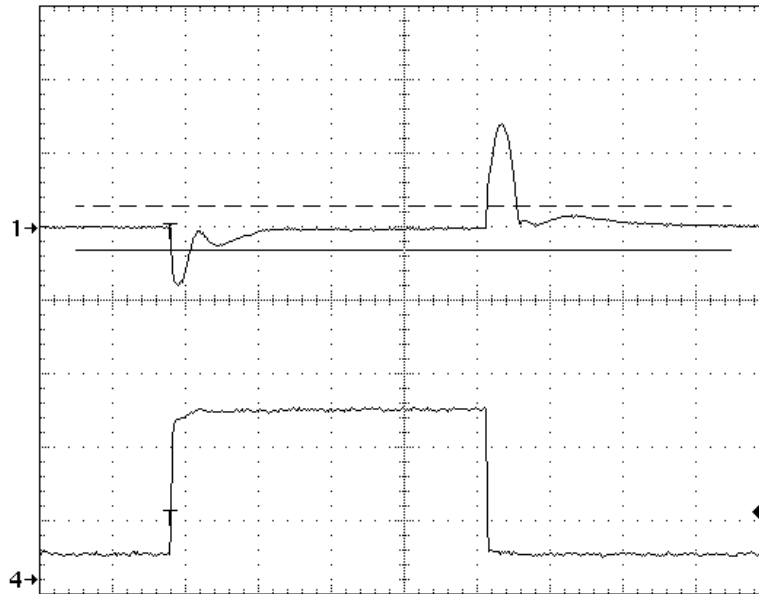


Fig. 7.20. Respuesta dinámica de la Fuente Conmutada con control Lineal – no Lineal (FC+LnL). Ch1 ( $\Delta V_O$ ): 100mV/div, Ch4 ( $I_O$ ): 15A/div, BT: 200μs/div.

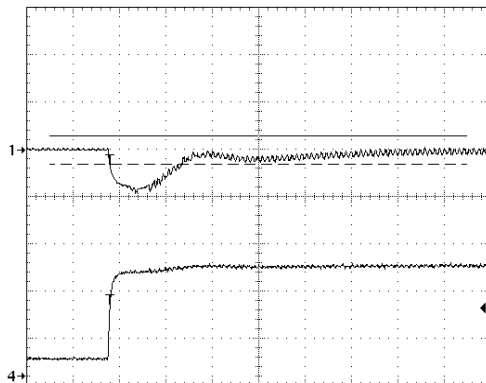


Fig. 7.21. Respuesta dinámica de la Fuente Conmutada con control Lineal – no Lineal (FC+LnL) ante un escalón de corriente de salida positivo. (Detalle) Ch1 ( $\Delta V_O$ ): 100mV/div, Ch4 ( $I_O$ ): 15A/div, BT: 40μs/div.

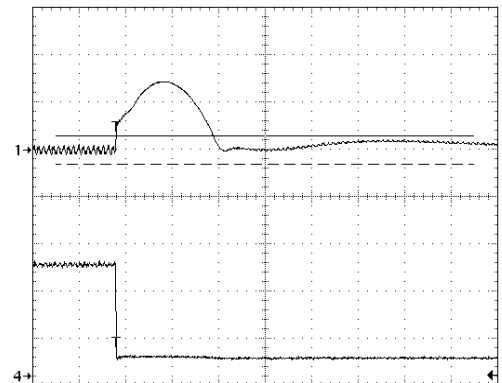


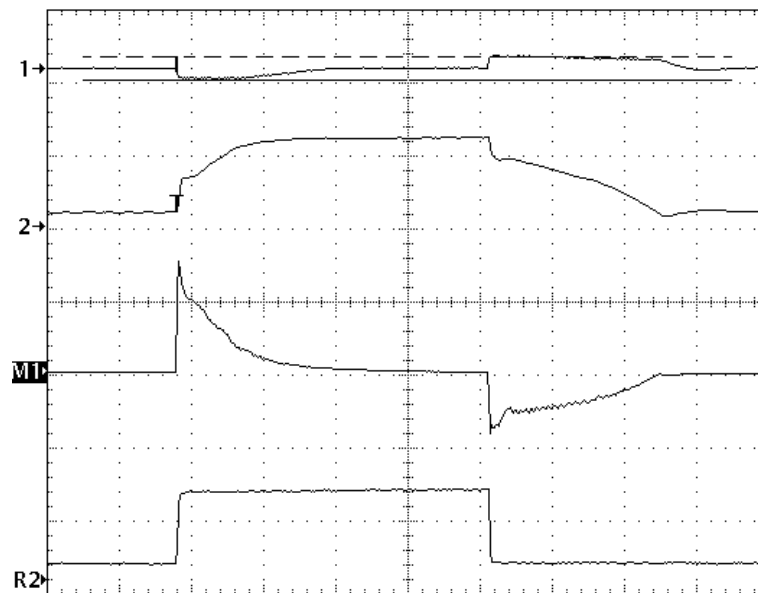
Fig. 7.22. Respuesta dinámica de la Fuente Conmutada con control Lineal – no Lineal (FC+LnL) ante un escalón de corriente de salida negativo. (Detalle) Ch1 ( $\Delta V_O$ ): 100mV/div, Ch4 ( $I_O$ ): 15A/div, BT: 40μs/div.

Escalón de carga	Subida	Bajada
$\Delta V_O$ - rizado tensión salida (mV)	-80	148
$I_L$ - corriente pico FCP (A)	53,56	-40,8
Sobreoscilación FCP (A)	20,54	27,16
Tiempo de recuperación de la FCP (μs)	60	83,2

Tabla 7.2. Resultados de funcionamiento de la FC+LnL.

**MODO 3:** Fuente Híbrida con control Lineal. (FH+L)

Por medio de un regulador conmutado con control Lineal y una fuente de corriente como apoyo en los momentos en que la tensión de salida supera los umbrales dinámicos, se establece esta Fuente Híbrida (FH+L) con una respuesta excelentemente rápida, puesto que en ningún momento se exceden los límites de  $V_O$ , pero con un rendimiento bastante discreto, pues mantiene trabajando la fuente auxiliar durante gran parte del estado transitorio.



*Fig. 7.23. Fuente Híbrida con control Lineal (FH+L) frente a cambio en la demanda de la carga. Ch1 ( $\Delta V_O$ ): 200mV/div, Ch2 ( $I_L$ ): 27,7A/div, M1=Ch3+Ch4, Ch3 ( $I_{AUX,\uparrow}$ ): 25A/div, Ch4 ( $I_{AUX,\downarrow}$ ): 40A/div, R2 ( $I_O$ ): 30A/div, BT: 200 $\mu$ s/div.*

La respuesta gráfica de la Fuente de Corriente Auxiliar se compone de dos medidas superpuestas, tomadas de las respectivas sondas de cada ramal, es por ello que la amplitud de la onda representada difiere según hablemos de inyección o de extracción de corriente a carga.

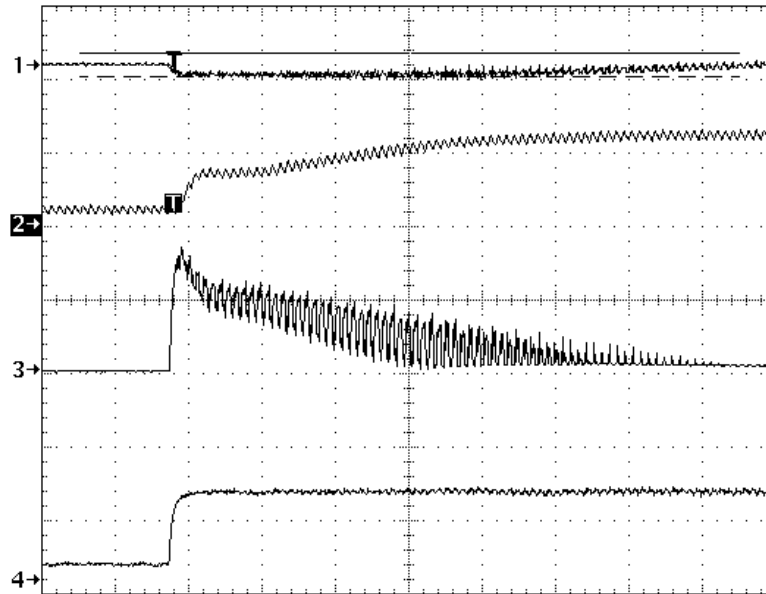


Fig. 7.24. Fuente Híbrida con control Lineal (FH+L) frente a escalón ascendente de la demanda. (Detalle) Ch1 ( $\Delta V_O$ ): 200mV/div, Ch2 ( $I_L$ ): 27,7A/div, Ch3 ( $I_{AUX,\uparrow}$ ): 25A/div, Ch4 ( $I_O$ ): 30A/div, BT: 40 $\mu$ s/div.

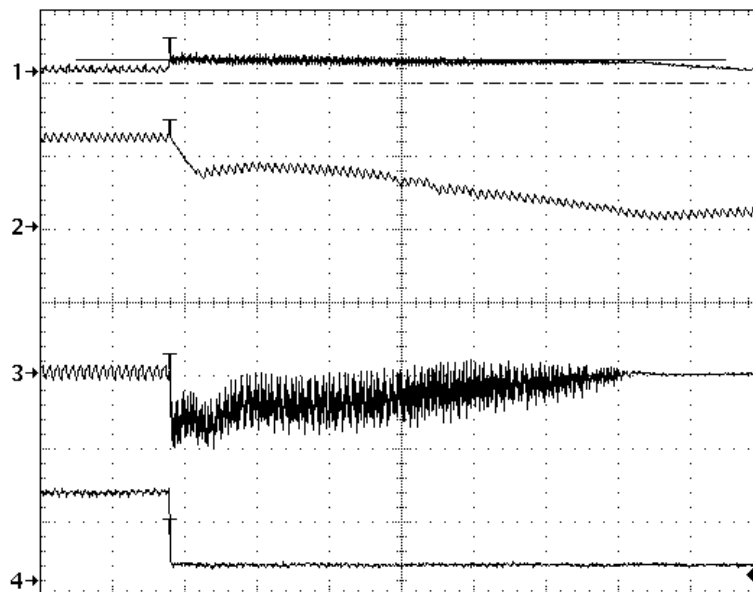


Fig. 7.25. Fuente Híbrida con control Lineal (FH+L) frente a escalón descendente de la demanda. (Detalle) Ch1 ( $\Delta V_O$ ): 200mV/div, Ch2 ( $I_L$ ): 27,7A/div, Ch3 ( $I_{AUX,\downarrow}$ ): 40A/div, Ch4 ( $I_O$ ): 30A/div, BT: 40 $\mu$ s/div.

Respuesta dinámica de la fuente en cuanto a su salida, Figuras 7.26 – 7.28.

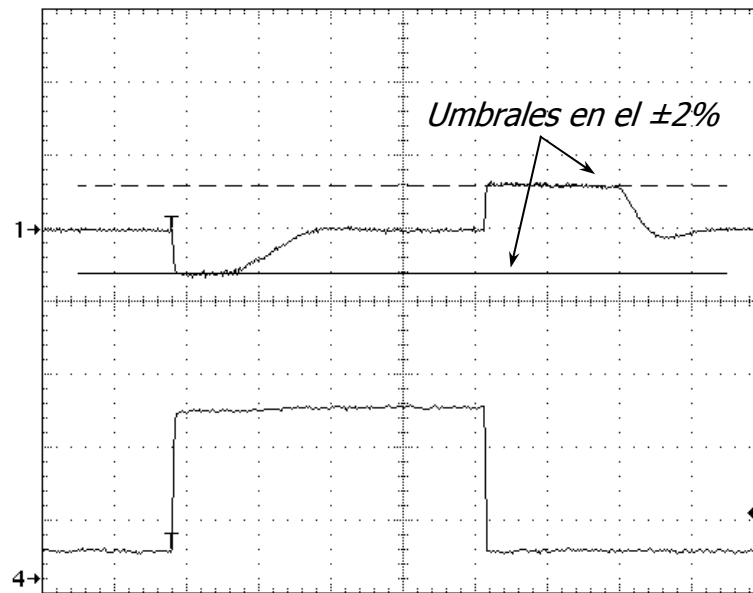


Fig. 7.26. Respuesta dinámica de la Fuente Híbrida con control Lineal (FH+L). Ch1 ( $\Delta V_O$ ): 50mV/div, Ch4 ( $I_O$ ): 15A/div, BT: 200 $\mu$ s/div.

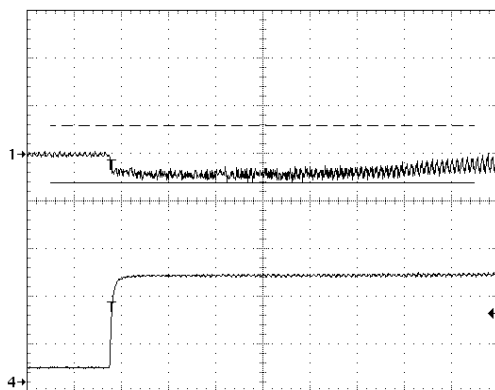


Fig. 7.27. Respuesta dinámica de la Fuente Híbrida con control Lineal (FH+L) ante un escalón de corriente de salida positivo. (Detalle) Ch1 ( $\Delta V_O$ ): 50mV/div, Ch4 ( $I_O$ ): 15A/div, BT: 40 $\mu$ s/div.

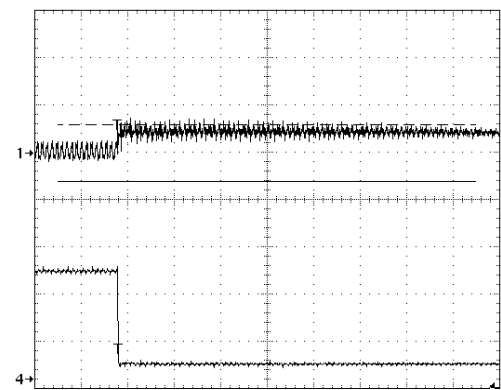


Fig. 7.28. Respuesta dinámica de la Fuente Híbrida con control Lineal (FH+L) ante un escalón de corriente de salida negativo. (Detalle) Ch1 ( $\Delta V_O$ ): 50mV/div, Ch4 ( $I_O$ ): 15A/div, BT: 40 $\mu$ s/div.

Mencionar que esta configuración de fuente no deja que en ningún momento la tensión de salida supere los umbrales dinámicos límite. El gran ancho de banda de la fuente auxiliar permite que la reacción frente a los escalones del montaje híbrido sea suficientemente rápida como para aportar toda la demanda de corriente de la carga. Asimismo, la corriente de la fuente conmutada al presentar un cambio de transición lento, no excede el nivel estático final.

Escalón de carga	Subida	Bajada
$\Delta V_O$ - rizado tensión salida (mV)	-30	38
$I_{AUX}$ - corriente pico FCA (A)	42	-40,8
Tiempo de funcionamiento de la FCA ( $\mu s$ )	248	256

Tabla 7.3. Resultados de funcionamiento de la FH+L.

#### **MODO 4:** Fuente Híbrida con control Lineal-no Lineal. (FH+LnL)

Aunando las peculiaridades de un modo y otro se configura esta fuente que cuenta con una buena respuesta temporal y un rendimiento mejorado. La fuente conmutada, gracias al control modificado, se recupera de los escalones de carga en un tiempo mínimo, reduciendo el uso de la fuente de corriente.

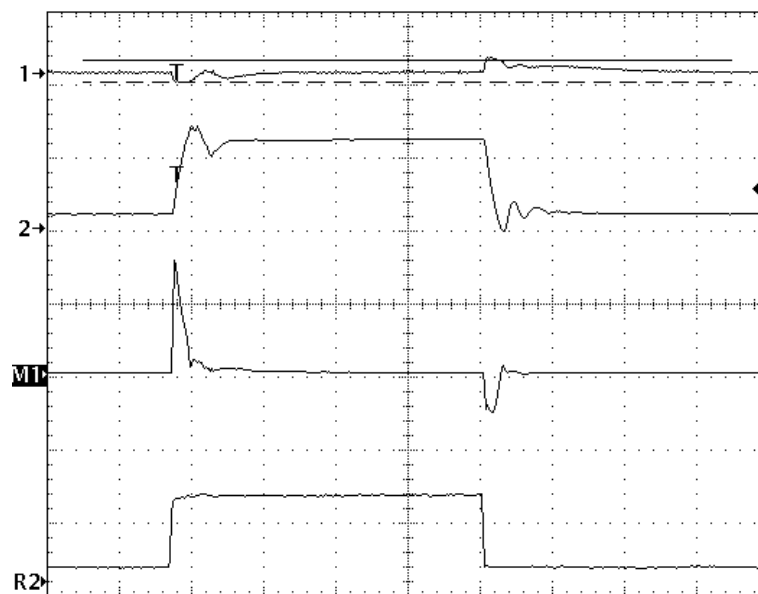


Fig. 7.29. Fuente Híbrida con control Lineal – no Lineal (FH+LnL) frente a cambio en la demanda de la carga. Ch1 ( $\Delta V_O$ ): 200mV/div, Ch2 ( $I_L$ ): 27,7A/div, M1=Ch3+Ch4, Ch3 ( $I_{AUX, \uparrow}$ ): 25A/div, Ch4 ( $I_{AUX, \downarrow}$ ): 40A/div, R2 ( $I_O$ ): 30A/div, BT: 200 $\mu s$ /div.

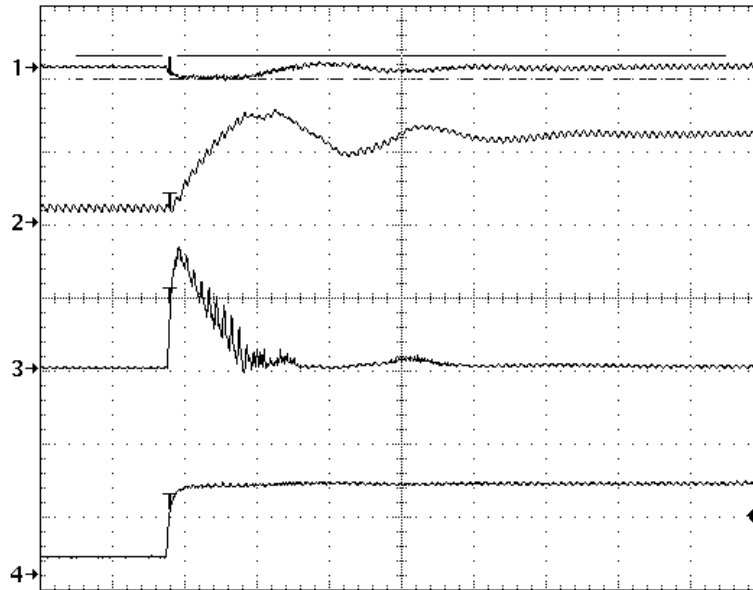


Fig. 7.30. Fuente Híbrida con control Lineal – no Lineal (FH+LnL) frente a escalón ascendente de la demanda. (Detalle) Ch1 ( $\Delta V_O$ ): 200mV/div, Ch2 ( $I_L$ ): 27,7A/div, Ch3 ( $I_{AUX, \uparrow}$ ): 25A/div, Ch4 ( $I_O$ ): 30A/div, BT: 40μs/div.

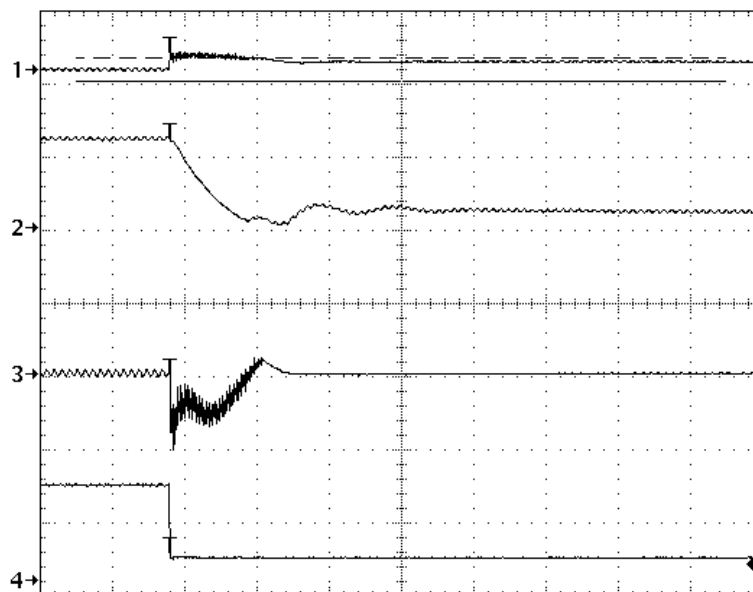


Fig. 7.31. Fuente Híbrida con control Lineal – no Lineal (FH+LnL) frente a escalón descendente de la demanda. (Detalle) Ch1 ( $\Delta V_O$ ): 200mV/div, Ch2 ( $I_L$ ): 27,7A/div, Ch4 ( $I_{AUX, \downarrow}$ ): 40A/div, Ch4 ( $I_O$ ): 30A/div, BT: 40μs/div.

Dinámica de salida de la fuente híbrida con control mejorado en las Figuras 7.32 – 7.34.



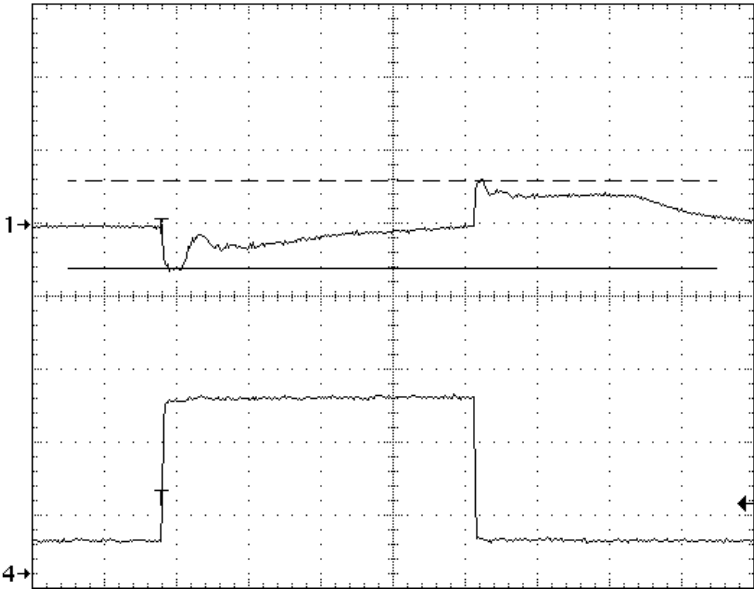


Fig. 7.32. Respuesta dinámica de la Fuente Híbrida con control Lineal – no Lineal (FH+LnL). Ch1 ( $\Delta V_O$ ): 50mV/div, Ch4 ( $I_O$ ): 15A/div, BT: 200μs/div.

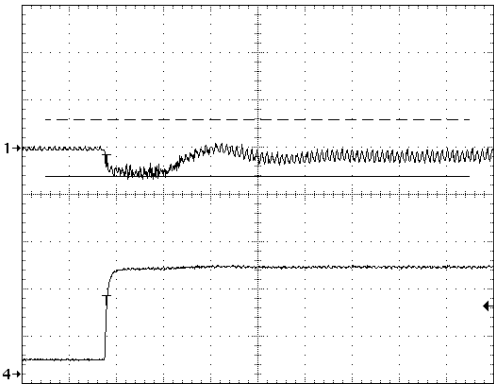


Fig. 7.33. Respuesta dinámica de la Fuente Híbrida con control Lineal – no Lineal (FH+LnL) ante un escalón de corriente de salida positivo. (Detalle) Ch1 ( $\Delta V_O$ ): 50mV/div, Ch4 ( $I_O$ ): 15A/div, BT: 40μs/div.

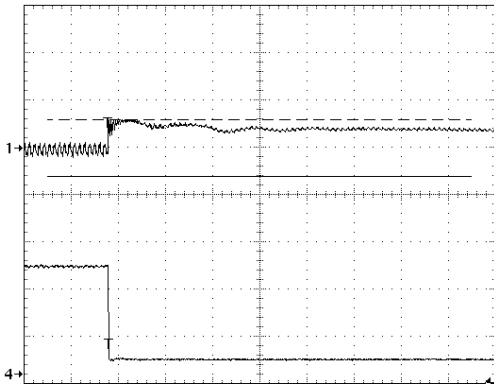


Fig. 7.34. Respuesta dinámica de la Fuente Híbrida con control Lineal – no Lineal (FH+LnL) ante un escalón de corriente de salida negativo. (Detalle) Ch1 ( $\Delta V_O$ ): 50mV/div, Ch4 ( $I_O$ ): 15A/div, BT: 40μs/div.

Escalón de carga	Subida	Bajada
$\Delta V_O$ - rizado tensión salida (mV)	-33	30
$I_{AUX}$ - corriente pico FCA (A)	41,5	-42,4
Tiempo de funcionamiento de la FCA (μs)	48	56

Tabla 7.4. Resultados de funcionamiento de la FH+LnL.

Seguidamente, unas capturas en las que se aprecia la evolución del ciclo de trabajo de la fuente conmutada del elemento principal en función de la tensión de salida, para cada tipo de control. Evidentemente el hecho de conectar o no la fuente auxiliar, no modifica el ciclo de trabajo, pues sólo afecta a la respuesta en potencia del circuito, por ello, no se aportan gráficos en los que se tome en consideración.

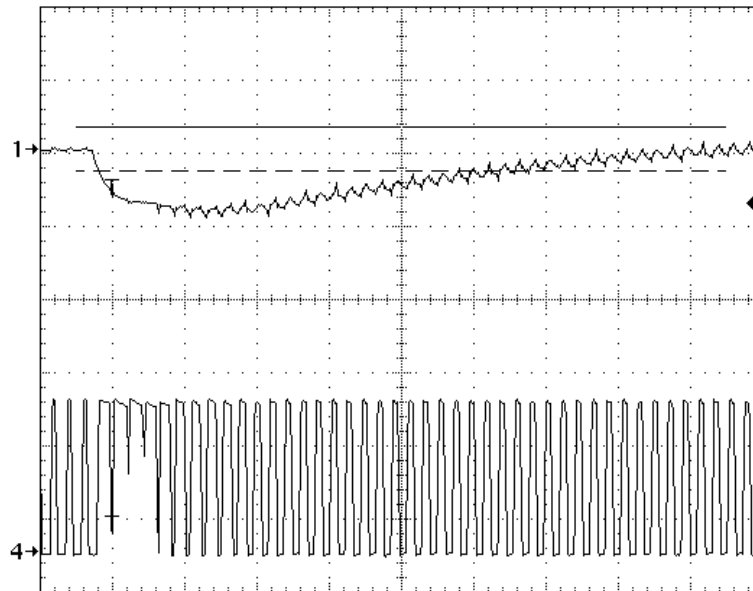


Fig. 7.35. Flanco positivo en la demanda con FC+L. Ch1: ( $\Delta V_O$ ): 100mV/div, Ch4: (ciclo de trabajo del interruptor de la fuente conmutada): 2,5V/div, BT: 20μs/div.

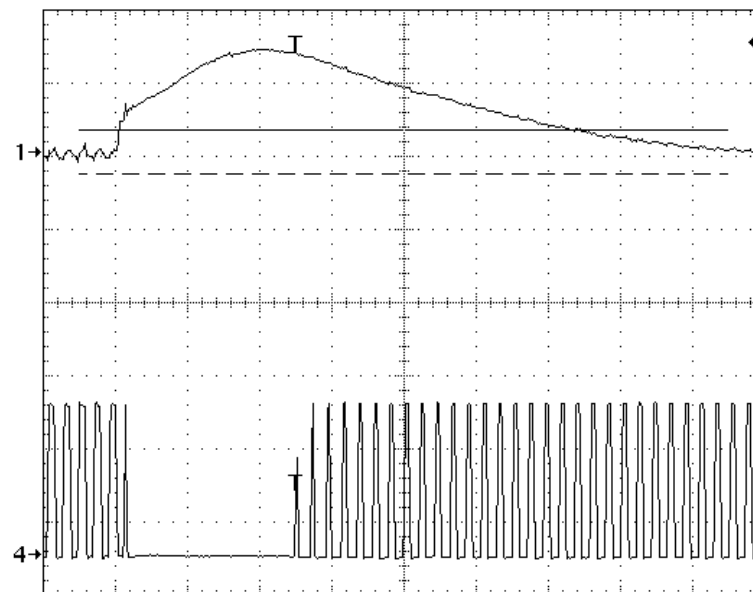


Fig. 7.36. Flanco negativo en la demanda con FC+L. Ch1: ( $\Delta V_O$ ): 100mV/div, Ch4: (ciclo de trabajo del rectificador síncrono de la fuente conmutada): 2,5V/div, BT: 20μs/div.

En las Figuras 7.37 y 7.38, donde el control es Lineal – no Lineal, a poco la salida excede los umbrales marcados, el ciclo de trabajo se satura, mientras que, en las demás gráficas, que recogen el control en modo Lineal, la evolución del ciclo es progresiva, llegando incluso a la saturación, pero no de forma súbita. Característica habitual de este tipo de control con el fin de evitar que la fuente se vuelva inestable.

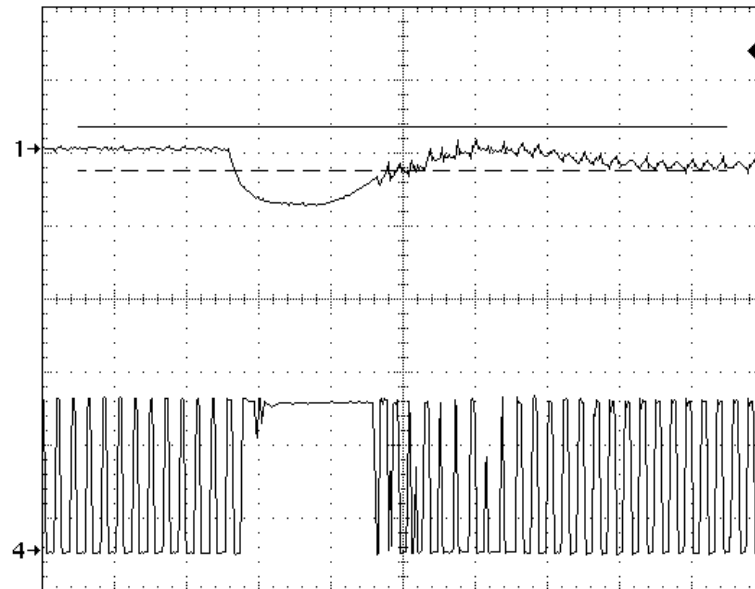


Fig. 7.37. Flanco positivo en la demanda con FC+LnL. Ch1: ( $\Delta V_O$ ): 100mV/div, Ch4: (ciclo de trabajo del interruptor de la fuente conmutada): 2,5V/div, BT: 20 $\mu$ s/div.

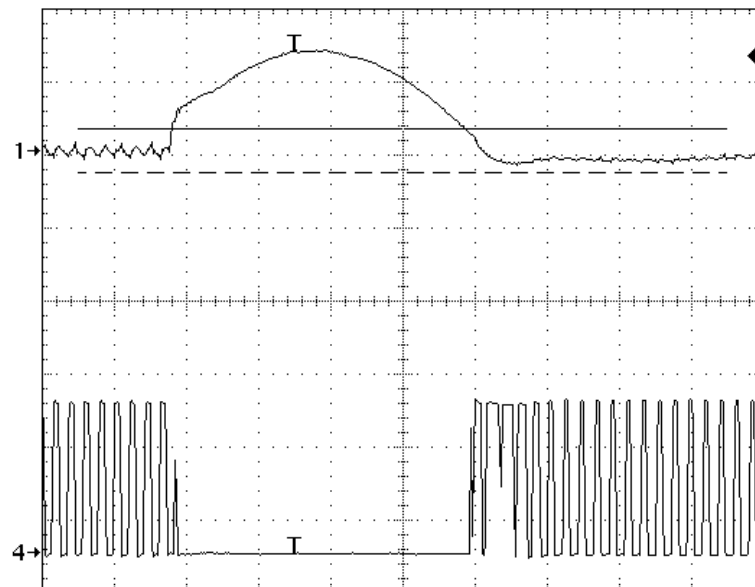
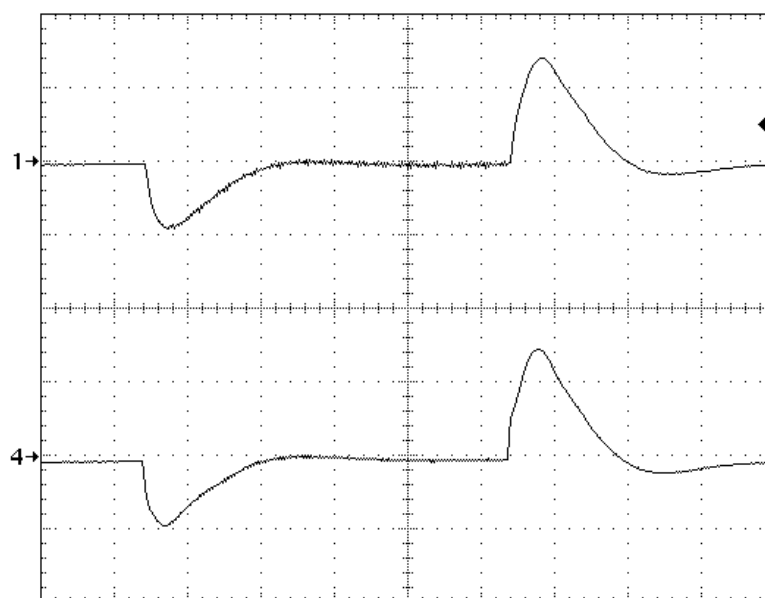


Fig. 7.38. Flanco negativo en la demanda con FC+LnL. Ch1: ( $\Delta V_O$ ): 100mV/div, Ch4: (ciclo de trabajo del rectificador síncrono de la fuente conmutada): 2,5V/div, BT: 20 $\mu$ s/div.

Por último, la Fig. 7.39 recoge la amplificación de la respuesta de salida antes los escalones de carga, previamente filtrada, en el amplificador operacional (U20) para después ser comparada con los umbrales del control no Lineal por histéresis. El trasladar la comparación a un rango mayor, un orden de magnitud, reduce la influencia del ruido electromagnético.



*Fig. 7.39. Efecto del amplificador operacional del control no Lineal de la fuente principal. Ch1: (Rizado de tensión de salida de la fuente compuesta filtrada): 100mV/div, Ch4: (Salida amplificada): 1V/div. BT: 20 $\mu$ s/div.*

Adicionalmente se puede conectar un condensador a una de las resistencias del divisor resistivo conectado al amplificador operacional, con el que introducir un filtro de alta frecuencia que elimine el ruido conducido por la señal de entrada y evitar así que también sea amplificado.

### 7.3 RESULTADOS

Aglutinando los resultados de las pruebas podemos llegar a una serie de conclusiones sobre los distintos modos de funcionamiento.

La Fuente Conmutada con control Lineal (Modo 1) es un circuito con rendimiento excelente, sin embargo, su pequeño ancho de banda hace que ante cambios severos en las necesidades de la carga, el valor de tensión de alimentación sufra una significativa desviación de los umbrales de trabajo.

	Modo1		Modo2		Modo3		Modo4	
	FC+L		FC+LnL		FH+L		FH+LnL	
<i>Evolución de carga</i>	Sube	Baja	Sube	Baja	Sube	Baja	Sube	Baja
$\Delta V_O$ - rizado tensión salida (V)	-96	148	-80	148	-30	38	-33	30
$I_L$ - corriente pico FCP (A)	42	-6	54	-41	—	—	—	—
$\Delta I_L$ - sobreoscilación FCP (A)	8	12	21	27	—	—	—	—
$I_{AUX}$ - corriente pico FCA (A)	—	—	—	—	42	-41	41	-42
Tiempo de recuperación FCP ( $\mu s$ )	100	134	60	83	184	464	48	40
Tiempo de recuperación FCA ( $\mu s$ )	—	—	—	—	248	256	48	56

Tabla 7.5. Resumen de funcionamiento de las fuentes estudiadas.

Incluir un control mejorado, con una rama no Lineal (Modo 2) que satura el ciclo de trabajo cuando se superan los límites dinámicos, supone una importante mejoría sobre el tiempo de respuesta del circuito sin afectar a la estabilidad del mismo, pero sigue sin lograr que la salida salga de rango.

Una configuración de Fuente Híbrida (Modo 3), con apoyo pulsante de una fuente de corriente, consigue limitar la excursión de la salida, manteniéndola dentro de los requisitos que establecen los equipos a los que alimenta, no obstante pulsos demasiado anchos perjudica gravemente el rendimiento global del sistema.

Es por ello que sumando los beneficios de la estrategia mejorada de control junto el empleo de una fuente de corriente en paralelo (Modo 4), logramos un circuito de alimentación de alta respuesta dinámica sin penalizar demasiado el rendimiento.

## 7.4 RENDIMIENTO

Hablar de rendimiento es hablar irremediabilmente de energía destinada a otros empleos distintos que el de alimentar la carga. Este detrimento en el caudal eléctrico que fluye a través de la fuente híbrida, tiene diversos destinos según se analice el regulador Conmutado Principal o la Fuente de Corriente Auxiliar que integran el conjunto.

La hipotética rentabilidad que cabría esperar de este circuito, se reduce unos cuantos enteros con el equipo real, lo que queda patente en las medidas realizadas. Como se describe en la ecuación 7.1, tomamos para el cálculo del rendimiento, los valores de tensión y corriente de la alimentación de potencia y de salida de la placa. Notar que obviamos para el cálculo la alimentación de control por entenderse despreciable al consumir en todo caso, una potencia entorno al vatio.

$$\eta = \frac{V_o \cdot I_o}{V_I \cdot I_I} = \frac{P_o}{P_I} \quad (\text{Ec. 7. 1})$$

### Rendimiento estático

Se trata de observar el comportamiento de la fuente bajo condiciones de demanda estáticas, esto es, con un ciclo de trabajo en el circuito de carga a nivel mínimo y máximo. Para ello se actúa sobre el potenciómetro que controla los tiempos de conducción del interruptor de carga a fin de conseguir que esté siempre encendido (demanda mínima) o siempre apagado (demanda máxima). Evidentemente tanto el control no Lineal de la fuente principal como la fuente auxiliar no participan en el análisis pues la característica de salida se mantiene estable.

Ciclo de trabajo de la carga	Pi(W)	Vo(V)	Vrl(V)	Po(W)	Rend(%)
0% (demanda mínima)	9,700	1,516	0,177	8,067	83,16
99,4% (demanda máxima)	72,851	1,521	1,288	58,785	80,73

*Tabla 7.6. Rendimiento de la fuente bajo régimen estático.*

Vemos que el rendimiento está entorno al 80%, un valor aceptable para este primer diseño.

En la figura 7.40 se muestra el funcionamiento de la fuente a plena carga, con un ciclo de trabajo del 99,4%. Aparece la tensión de salida junto con la tensión de puerta-fuente del interruptor que controla la carga. La frecuencia de los pulsos está entorno a los 862Hz.

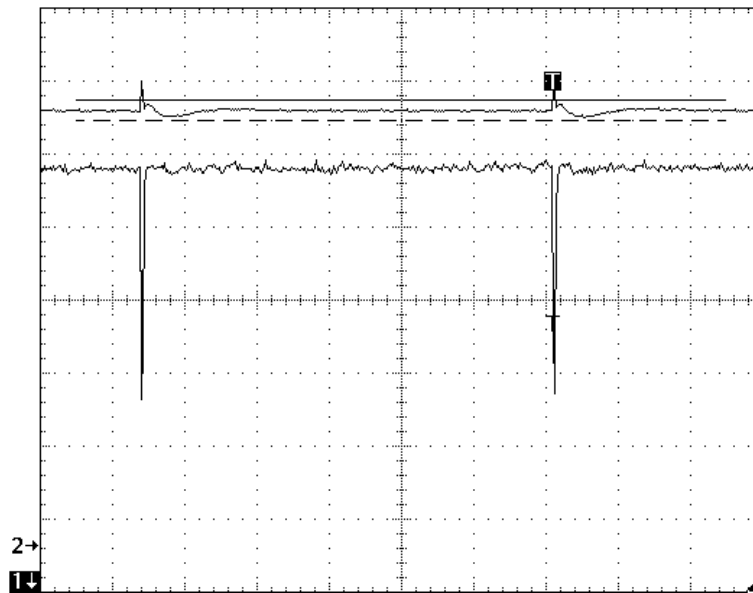


Fig. 7.40. Fuente trabajando a plena carga ( $d \approx 1$ ). Ch1 ( $V_o$ ): 200mV/div, Ch2 ( $V_{GS}$ , int carga): 250mV/div, BT: 200 $\mu$ s/div.

### Rendimiento dinámico

El control dinámico de las fuentes se ha hecho variando la frecuencia de trabajo del simulador de carga desde 10Hz hasta 50kHz con el segundo potenciómetro instalado en el simulador. Y midiendo a cada frecuencia: potencia de entrada a la fuente ( $P_i$ ), tensión de salida ( $V_o$ ) y caída de tensión en la resistencia serie de 33,33m $\Omega$  ( $V_H$ ) con lo que se puede conseguir la corriente de salida y por último la potencia entregada por la fuente ( $P_o$ ).

Frecuencia(Hz)	FC+L	FC+LnL	FH+L	FH+LnL
10	72,51%	72,58%	75,04%	72,04%
100	72,90%	72,22%	70,88%	70,25%
500	69,84%	73,00%	64,08%	64,56%
1000	72,32%	72,44%	54,28%	63,54%
5000	73,92%	73,63%	53,61%	62,91%
10000	81,62%	76,15%	59,23%	65,22%
30000	83,71%	84,77%	79,04%	81,04%
50000	80,86%	81,64%	68,47%	63,67%

Tabla 7.7. Rendimiento de las distintas topologías de fuente en función de la frecuencia de conmutación de la carga.

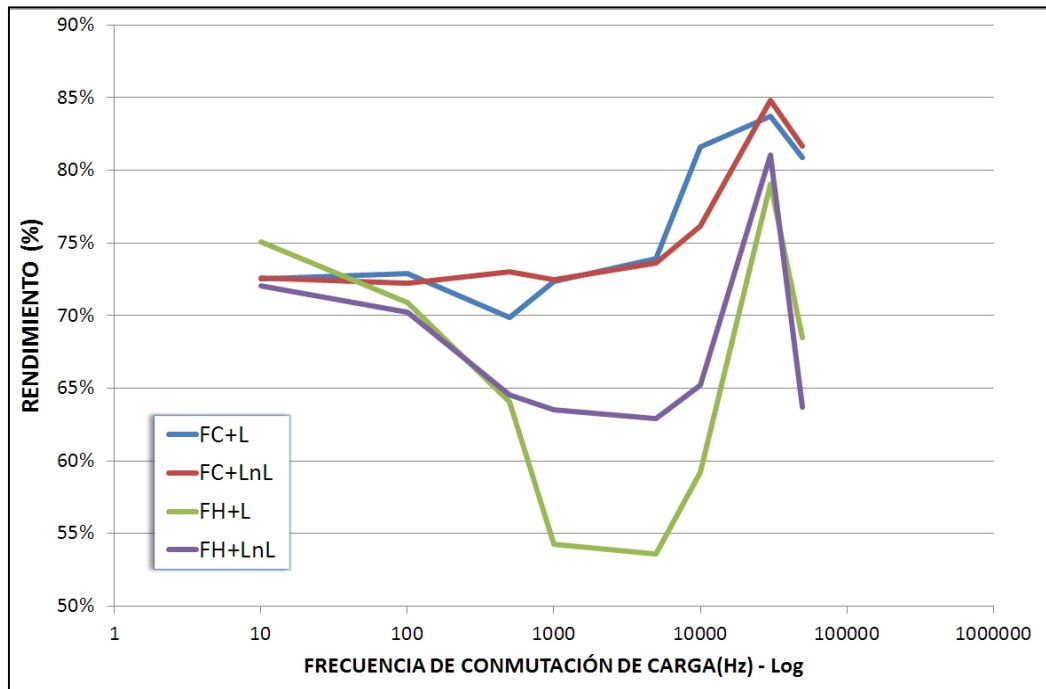


Fig. 7.41. Evolución del rendimiento de cada fuente con relación a la frecuencia de cambio de la carga.

Como se aprecia en la figura 7.41, podemos hablar de tres zonas diferenciadas de rendimiento según la frecuencia de conmutación:

Zona 1: bajas frecuencias. Respuesta dominada por el convertidor conmutado, de rendimiento apreciable y sin grandes diferencias entre cada uno de los modos. La respuesta en tensión del sistema se ajusta a las demandas de la carga.

Zona 2: frecuencias medias. Punto de mayor trabajo de la Fuente de Corriente Auxiliar, razón por la cual el rendimiento cae de forma importante, no tanto en la FH+LnL, donde el control no Lineal indirectamente logra que la fuente auxiliar trabaje menos tiempo al acelerar la respuesta dinámica de la principal. En este caso el mantenimiento de la tensión de salida corre a cargo del bloque de potencia auxiliar y sigue estando dentro de las tolerancias.

Zona 3: altas frecuencias. La fuente auxiliar deja de ser efectiva, la demanda se mantiene prácticamente con los condensadores de salida de la Fuente Conmutada Principal. El rendimiento vuelve a subir, pero la alimentación hacia la carga comienza a



dejar de estar regulada lo que convierte al equipo en una fuente de alimentación inadecuada para el tipo de carga al que se conecta.

De cara al rendimiento que la Fuente Conmutada tenga un tipo de control u otro no resulta apreciable, sin embargo, cuando interviene la Fuente de Corriente Auxiliar, este control mejora con claridad la eficiencia general del sistema.



# **8**

## **Estudio económico y presupuesto**



### 8.1 COSTE DEL MATERIAL

A continuación, se enumera los componentes de que consta la Fuente Híbrida y la cuantía de los mismos.

Concepto	Descripción	Cantidad	PrecioUnidad (€)	Precio Total (€)
30BQ015	Diodo rectificador <i>Schottky</i>	1	1,64	1,64
47CTQ020S	Diodo rectificador <i>Schottky</i>	1	4,79	4,79
CD74ACT00M	Integrado 4 puertas NAND	2	0,52	1,04
UUG1A103MRR	Condensador electrolítico	1	2,4	2,4
A700X477M002ATE015	Condensador Baja ESR	10	3,21	32,1
MMBT2222A	Transistor bipolar NPN	5	0,15	0,75
MMBT2907A	Transistor bipolar PNP	4	0,16	0,64
IRL1404	Transistor MOSFET Canal N	4	3,53	14,12
IRFZ34NS	Transistor MOSFET Canal N	2	0,41	0,82
TPS2834D	Driver para MOSFETs de reductor síncrono	2	2,36	4,72
UC3843D8	Controlador PWM en modo corriente	1	1,64	1,64
LM361-ND	Comparador diferencial de alta velocidad	2	2,7	5,4
LM7121	Amplif Op. de baja potencia de 235 MHz	3	2,76	8,28
BZX84C2V7	Diodo zéner 2,7V	2	0,16	0,32
LM340MP-5	Estabilizador 5V (Regulador tensión lineal)	2	1,13	2,26
R SMD 1206	Puente entre tierras	1	0,015	0,015
R SMD 1206	Resistencia montaje superficial	35	0,015	0,525
R SMD 0805 (0,1%)	Resistencia precisión montaje superficial	2	0,55	1,1
C SMD 0805	Condensador cerámico montaje superficial	1	0,05	0,05
C SMD 1206	Condensador cerámico montaje superficial	30	0,03	0,9
C SMD 1210	Condensador cerámico montaje superficial	3	0,88	2,64
C SMD 1812	Condensador cerámico montaje superficial	1	1,63	1,63
Jumper	Enlace corto	5	0,05	0,25
Bobina	Material ferromagnético 3F3 RM10/I	1	3,54	3,54
Bobina	Carrete RM10	1	0,94	0,94
Bobina	Clip RM10	1	0,29	0,29
Bobina	Carrete hilo Cu barnizado para arrollamiento	1	9,98	9,98
Placa PCI	Placa circuito impreso doble cara 35µm	1	4,08	4,08
Filtro	Toroide ferromagnética	1	2,54	2,54
Potenciómetro	Resistencia variable	2	2,66	5,32
TOTAL COMPONENTES				114,72

Tabla 8.1 Relación y coste de los componentes.

## 8.2 COSTES DE DESARROLLO

En la tabla 8.2 se desglosan los costes en ingeniería derivados de desarrollo de desarrollo.

Concepto	Cantidad (h)	Precio base (€/h)	Precio total (€)
Diseño y montaje	700	50	35000
Documentación	100	25	2500
TOTAL DESARROLLO			37500

*Tabla 8.2 Costes de desarrollo.*

## 8.3 PRESUPUESTO FINAL

Se reagrupan las partidas económicas.

Concepto	Valor (€)
Componentes	115
Desarrollo	37500
TOTAL	37615

*Tabla 8.3 Presupuesto final.*

Como es habitual en los nuevos desarrollos, gran parte del presupuesto se destina a ingeniería. El precio de la placa electrónica en sí no es demasiado alto, aún así, su coste de comercialización puede verse reducido porque, al ser un circuito destinado a experimentación, cuenta con elementos y bloques suplementarios que en el diseño definitivo desaparecerían.

# 9

## **Conclusiones y propuestas futuras**





El presente trabajo supone un paso intermedio para la definitiva incorporación a los sistemas comerciales de alimentación de baja tensión y alta respuesta dinámica, de un nuevo modelo de Fuente Híbrida con control mejorado Lineal – no Lineal.

Se ha demostrado mediante el desarrollo de un prototipo, que el modelo de Fuente Híbrida cumple con los requerimientos de alimentación establecidos por las actuales generaciones de microprocesadores. Siendo un diseño competitivo frente a otras técnicas existentes.

La Fuente Híbrida tiene una respuesta dinámica muy buena ante los cambios bruscos en la demanda de la carga. Superando incluso los requisitos planteados al inicio del proyecto.

El rendimiento de la Fuente Híbrida aumenta de manera notable cuando se emplea el control Lineal – no Lineal. No así trabajando sólo con la Fuente Conmutada, donde no se aprecia cambio respecto al control únicamente Lineal.

Aunque la integración del circuito es aceptable, para su diseño final necesita de un estudio más exhaustivo sobre su encaje en el sistema donde trabaja, teniendo en cuenta cuestiones importantes como la gestión térmica o las interferencias con otros dispositivos auxiliares que sirven de apoyo.

Se puede decir, que las especificaciones de partida han sido cumplidas satisfactoriamente, algunas de forma muy evidente como la implementación de la Fuente Conmutada Principal, de excelente funcionamiento; o la gran calidad de la tensión de salida de la Fuente Híbrida que se enclava a la perfección en los márgenes límite de funcionamiento dinámico.

Con el desarrollo del proyecto aparece una serie de líneas de trabajo que pudieran servir de base para trabajos posteriores:

- El equipo se ha realizado con tecnología de doble capa de circuito impreso, el empleo de multicapa introduciría importantes mejoras en cuanto a integración, rendimiento y respuesta frente al ruido.
- Mayor presencia de la electrónica digital en tareas de control, que permitan sistemas más evolucionados y con mayor fiabilidad.
- Procesos de fabricación laminares en la propia PCI para bobinas y condensadores, elementos de gran tamaño que ocupan buena parte del volumen total de los sistemas. Estas técnicas mejoran el rendimiento de los dispositivos y permiten una mayor concentración de los elementos activos, lo que a su vez posibilita una placa más pequeña.
- Utilizar técnicas automatizadas para el montaje de componentes, que dé acceso dispositivos de mayor integración.
- Siguiendo con la configuración híbrida, estudiar cambios en la estructura y el control que mejoren el rendimiento de la fuente. Rendimiento y gestión térmica son cuestiones fundamentales en la evolución de la microelectrónica, y los VRM son un objetivo básico de mejora.

# **Bibliografía y referencias**



- [1] BARRADO, A., LÁZARO, A., PLEITE, J., VÁZQUEZ, R., OLÍAS, E. "Linear-Non-Linear control (LnLc) for DC-DC buck converters: stability and transient response analysis" APEC 2004. GSEP. UC3M.
- [2] BARRADO, A., LÁZARO, A., PLEITE, J., VÁZQUEZ, R., OLÍAS, E. "Output filter influence on the fast response double buck DC-DC converter" PESC 2004. GSEP. UC3M.
- [3] BARRADO, A., LÁZARO, A., MARTÍNEZ, C., QUESADA, I., LOURIDO, J., LUCENA, C., VALDIVIA, V., ZUMEL, P. "Efficient CAD tool for power electronics compensator design" ECCE 2010. GSEP. UC3M.
- [4] ALARCÓN, E., CONESA, A., MARTÍNEZ, H., POVEDA, A. "Diseño e Implementación de un Convertidor DC/DC Híbrido" SAAEI 2006. Universidad Politécnica de Cataluña.
- [5] VÁZQUEZ PERDOMO, R. A. "Estrategias avanzadas de control para mejorar la respuesta dinámica de las fuentes de alimentación con baja tensión de salida" UC3M. Tesis doctoral.
- [6] QUINTERO PAREDES, J. "Control LnL aplicado a convertidores reductores síncronos multifase con entrelazado, baja tensión de salida y respuesta dinámica rápida" UC3M. Tesis doctoral.
- [7] ALOU CERVERA, P. "Nuevas soluciones topológicas de convertidores CC/CC para alimentar cargas electrónicas con baja tensión (0.8-1.5V) y rápida respuesta dinámica" Universidad Politécnica de Madrid, Tesis doctoral.
- [8] GUTIÉRREZ ESCRIBANO, R. "Convertidor reductor con respuesta dinámica rápida y baja tensión de salida utilizando el control LnLc" UC3M, Proyecto fin de carrera.
- [9] CARMENA DOBLADO, J. "Fuente de alimentación con respuesta dinámica rápida y baja tensión de salida utilizando el control LnL" UC3M, Proyecto fin de carrera.

- [10] DOMÍNGUEZ FERNANDEZ, E. "Fuente de alimentación híbrida con respuesta dinámica rápida, baja tensión de salida y control totalmente lineal" UC3M. Proyecto Fin de Carrera.
- [11] MARTÍN DELGADO, R. "Diseño e implementación experimental de un inversor monofásico operando en modo isla" UC3M. Proyecto Fin de Carrera.
- [12] MOORE, GORDON E. "Cramming more components into integrated circuits" Artículo en Electronics, volumen 38, nº 8. 19 de abril de 1965.
- [13] HESSE, K., LYNCH, B. "Under the hood of Low-Voltage DC/DC Converters" Texas Instruments, 2003.
- [14] LEI, W. H., MAN, T. K. "A General Approach for Optimizing Dynamic Response for Buck Converter" ON Semiconductor, App Note AND8143/D.
- [15] PATEL, R. "Power conversion design guide" Texas Instruments. 2001.
- [16] MORALES, J. "Análisis de Topologías de Redes Snubber para Transistores de Potencia en Fuentes Conmutadas" UTN. 2017.
- [17] MICROENSAMBLE. "Ventajas de usar los circuitos multicapa" [en línea] Microensamble. 2014 [consulta junio 2017].
- [18] BELLIDO DÍAZ, M. J. "Diseño y Fabricación de PCBs" octubre 2014.
- [19] SNOGREN, R. "Embedded Passives – Applications in PCBs" Designers Summit EXPO 08 Página 26, 31 marzo 2008.
- [20] HERNÁNDEZ GONZÁLEZ, S., MUÑOZ SÁEZ, J. L. "Sistemas de alimentación conmutados" Ed. Paraninfo.
- [21] CARPENTER, G. L., RODEN, M. S., SAVANT, C. J. "Diseño Electrónico. Circuitos y sistemas" Ed. Addison Wesley Longman, 1992.
- [22] "Implementing an RC5051 DC-DC Converter on Pentium® II Motherboards" Application Note, Fairchild Semiconductor.
- [23] "VRM 9.1 DC-DC Converter Design Guidelines" Intel, 2005.

## **Anexo A**

# **Circuito de Generación de Carga Dinámica**





Para estudiar el comportamiento del prototipo desarrollado, se construye una carga electrónica pulsante con un comportamiento dinámico semejante a la alimentación más exigente que pueden requerir los microprocesadores.

Partiendo de la entrada de 1,5V, cuenta con escalones teóricos de corriente de 5,3A y de 40,1A. Y con rango de frecuencias de pulsación de 0-100Hz y ancho de pulso de 0-100%, ambos regulables.

### A.1.DESCRIPCIÓN

El simulador está formado por la parte de potencia que trabaja con la salida de la fuente implementada, y por la parte de control, con alimentación externa de 12VDC.

#### Circuito de potencia

Conectado en bornes de la fuente híbrida, la parte de potencia (Fig. A.1) se compone de una resistencia bobinada con carcasa de aluminio de  $3,3\text{m}\Omega$  (carga dinámica), en serie con el paralelo compuesto por un interruptor MOSFET HUF76145P de muy baja resistencia de conducción ( $R_{DS}$  de  $4,5\text{m}\Omega$ ) y cuatro resistencias bobinadas cementadas con un valor equivalente de  $0,05\Omega$  (carga estática). En origen había otra red que hubo que rediseñar para poder medir la corriente demandada sin el ruido generado por autoinductancia entre los hilos del conductor de salida (Fig. A.2)

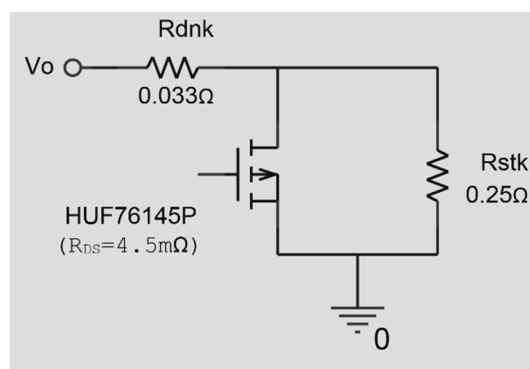


Fig. A.1. CGCD. Carga electrónica.

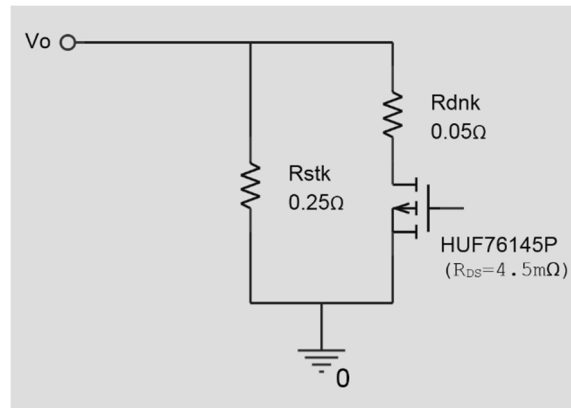


Fig. A.2. CGCD. Diseño inicial de la carga.

### Circuito de control:

Como se ha mencionado, la alimentación de esta sección procede de una fuente externa de 12V, que se adapta y estabiliza por medio del LM78L05 a 5V para ser la tensión suministro de los integrados que la forman. Esta red puede subdividirse según funcionalidad:

- Control de frecuencia y ancho de pulso, compuesto por el integrado temporizador NE555 y su red de configuración, el inversor digital SN74HC14 y dos *jumpers* de elección del intervalo del ancho de pulso.
- Control de disparo, que incluye el driver dual de alta velocidad de disparo MC34152 con los dos canales en paralelo para mejorar la capacidad de conmutación del interruptor.

El principal elemento del circuito de simulación de carga dinámica es el temporizador NE555 (Fig. A.3), que empleado en modo de trabajo astable –multivibrador con autodisparo– determina mediante dos resistencias y un condensador, la frecuencia y el ciclo de trabajo de la señal que conmuta el interruptor de carga. En este caso las resistencias son variables a fin de poder ir variando las características de la salida.

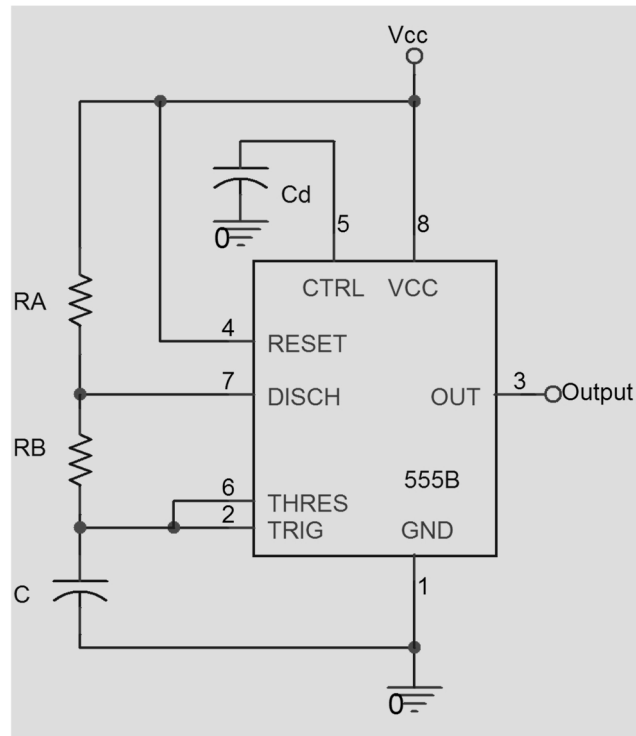


Fig. A.3. CGCD. Temporizador de los ciclos.

Según la documentación del componente, si la tensión en el terminal TRIG (2) cae al umbral de disparo, en torno a  $1/3V_{cc}$ , la salida OUT (3) toma el nivel alto. Y cuando la señal en THRES (6) alcanza la referencia de  $2/3V_{cc}$ , la salida OUT cambia a nivel bajo. Estas afirmaciones se cumplen mientras las entradas RESET (4) y CTRL (5) se lleven a  $V_{cc}$  y  $0V$ , respectivamente.

Con tales premisas, a continuación se recogen las ecuaciones que establecen los parámetros de la señal de control:

$$\text{Tiempo a nivel alto, } t_H = 0,693(R_A + R_B)C$$

$$\text{Tiempo a nivel bajo, } t_L = 0,693R_B C$$

$$\text{Periodo, } T = t_H + t_L = 0,693(R_A + 2R_B)C$$

$$\text{Ciclo de trabajo, } D = t_H/T$$

$$\text{Frecuencia, } f = 1/T$$

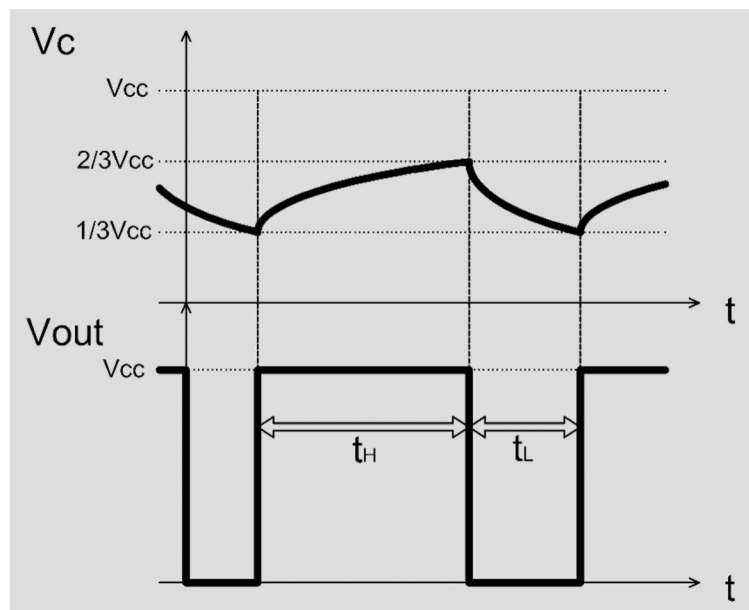


Fig. A.4. CGCD. Ciclos de trabajo del temporizador.

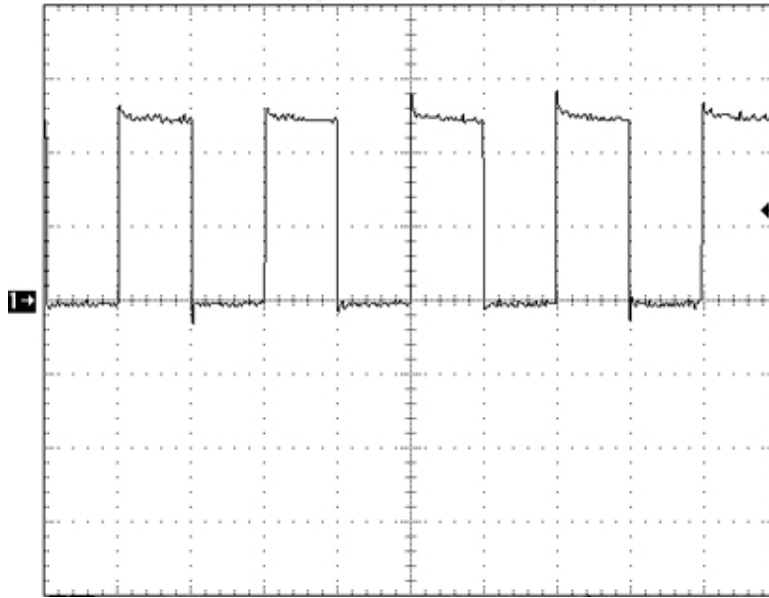
El circuito está compuesto por un condensador de 68nF y dos juegos de resistencias variables con valores de 820 a 20,82k $\Omega$  para  $R_A$  y de 360 a 10,36k $\Omega$  en el caso de  $R_B$ , lo que establece una respuesta con los siguientes márgenes,

	Mínimo	Máximo
Ciclo de trabajo (D)	51,9%	98,3%
Frecuencia (f)	511Hz	13,8kHz

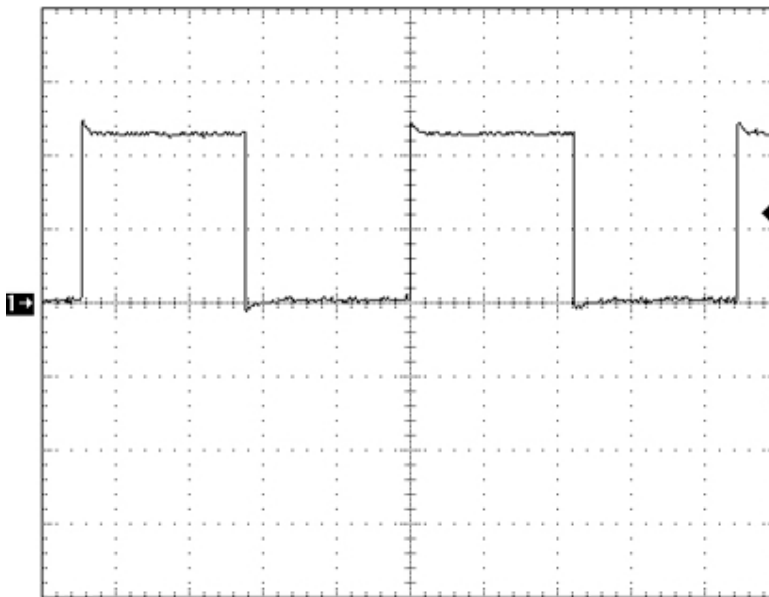
Tabla A.1. Límites de la señal de control del interruptor.

Al objeto de abarcar también ciclos de trabajo inferiores al 50% del período, se instala una etapa alternativa de selección manual para la señal de control del driver, donde se invierte la onda con el comparador *schmitt-trigger* SN74HC14.

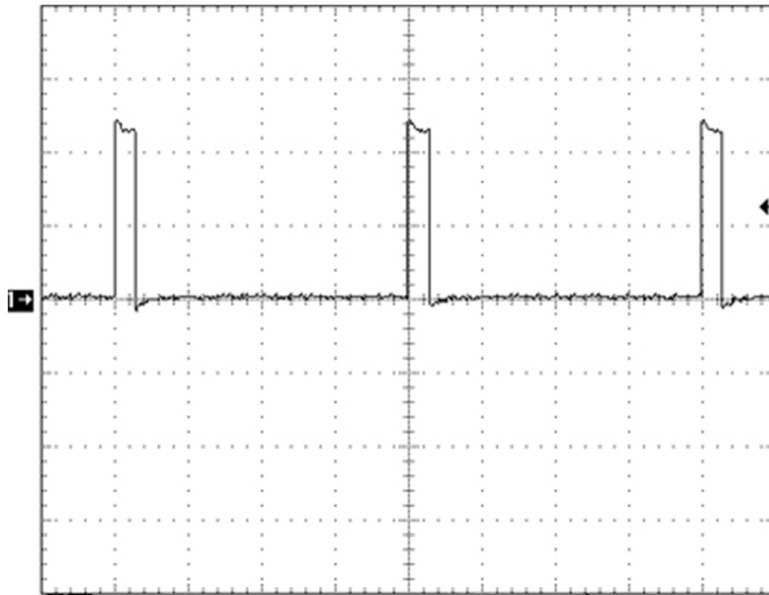
El driver dual MC34152 con los dos canales en paralelo, amplifica el valor de señal digital de control a los niveles apropiados para accionar el interruptor MOSFET procurando un buen *slew rate*. Aspecto éste fundamental debido a las características dinámicas que se han de simular.

**A.2. ENSAYOS**

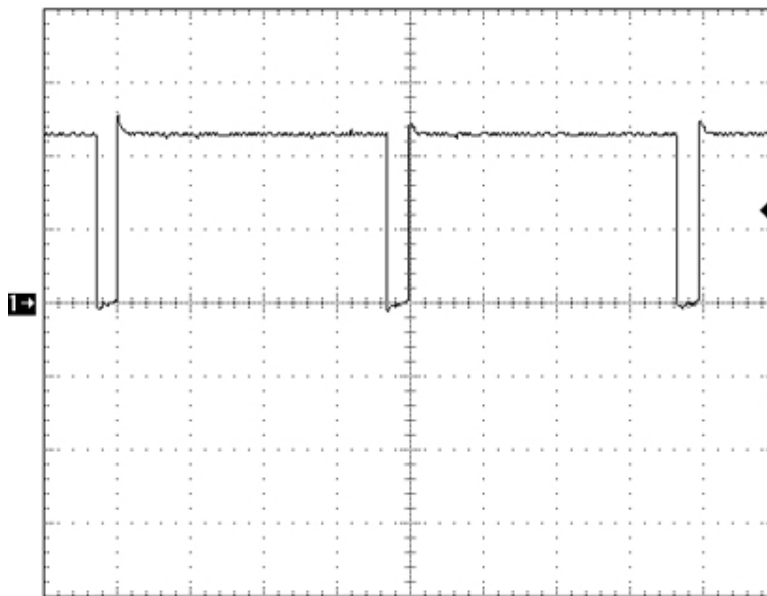
*Fig. A.5. Señal de disparo del interruptor a frecuencia máxima de 50kHz.  
Ciclo de trabajo 50%. Ch1: ( $V_{GS}$ ): 5V/div, BT: 10 $\mu$ s/div.*



*Fig. A.6. Señal de disparo del interruptor a frecuencia mínima de 901Hz.  
Ciclo de trabajo 50%. Ch1: ( $V_{GS}$ ): 5V/div, BT: 250 $\mu$ s/div.*



*Fig. A.7. Señal de disparo del interruptor para el ciclo de trabajo mínimo (7,5%). Frecuencia 1kHz. Ch1: ( $V_{GS}$ ): 5V/div, BT: 250 $\mu$ s/div.*



*Fig. A.8. Señal de disparo del interruptor para el ciclo de trabajo máximo (92,5%). Frecuencia 1kHz. Ch1: ( $V_{GS}$ ): 5V/div, BT: 250 $\mu$ s/div.*

Se observa diferencia con los cálculos efectuados pero el resultado es óptimo para realizar la simulación.

### A.3.ESQUEMAS E IMÁGENES

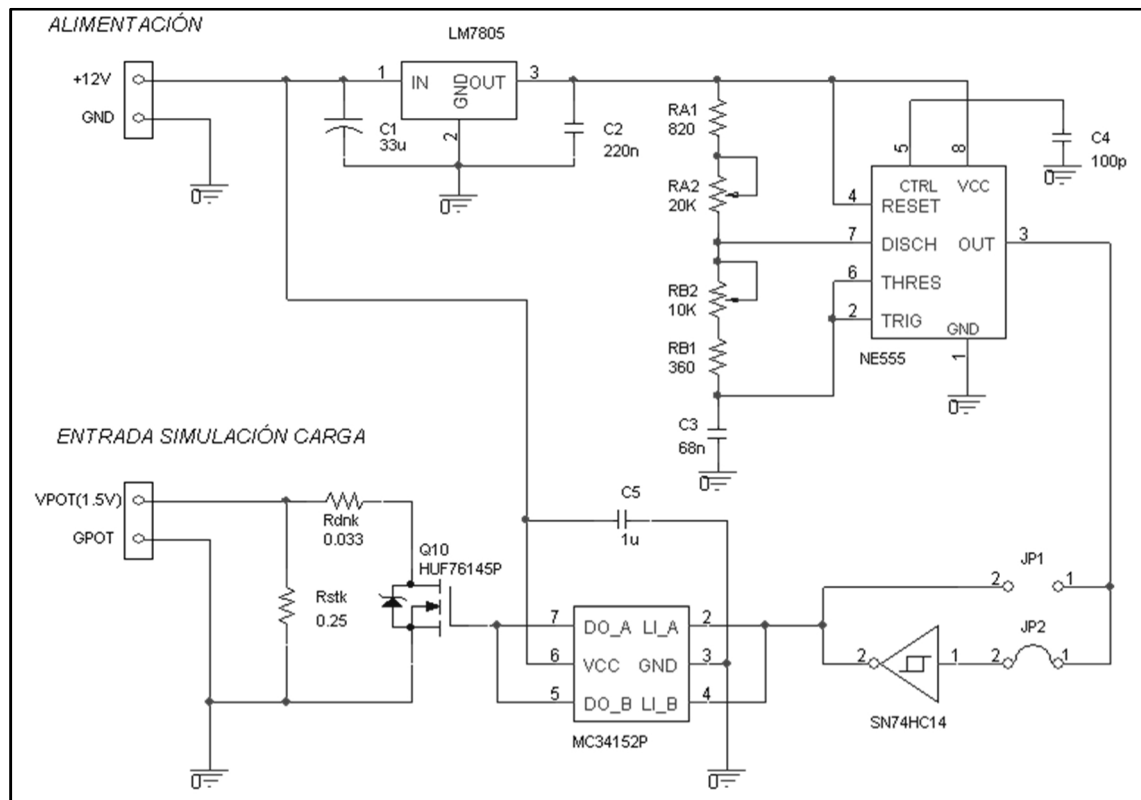


Fig. A.9. Esquema general del circuito de carga dinámica.

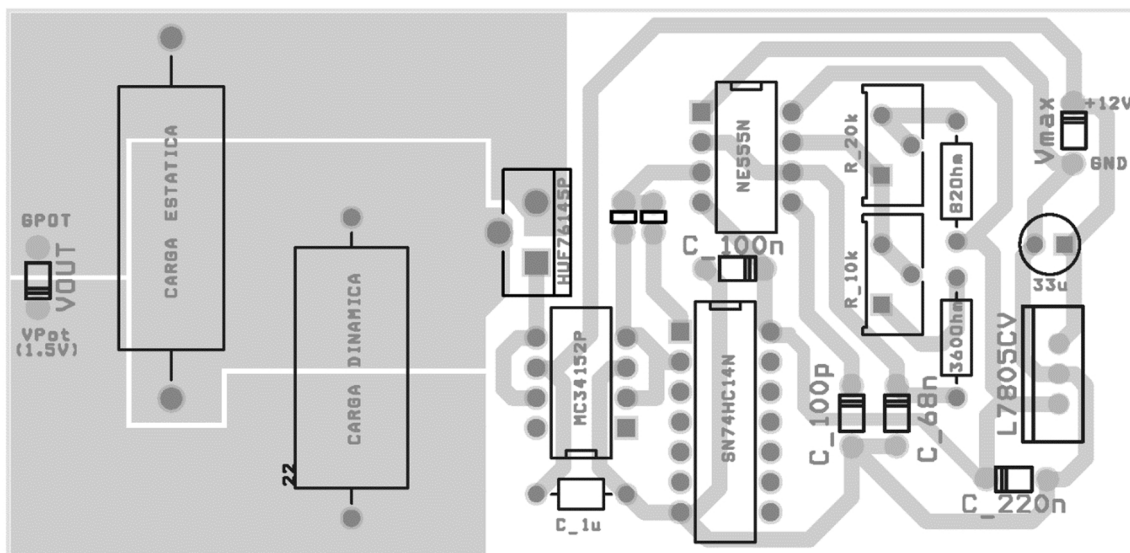
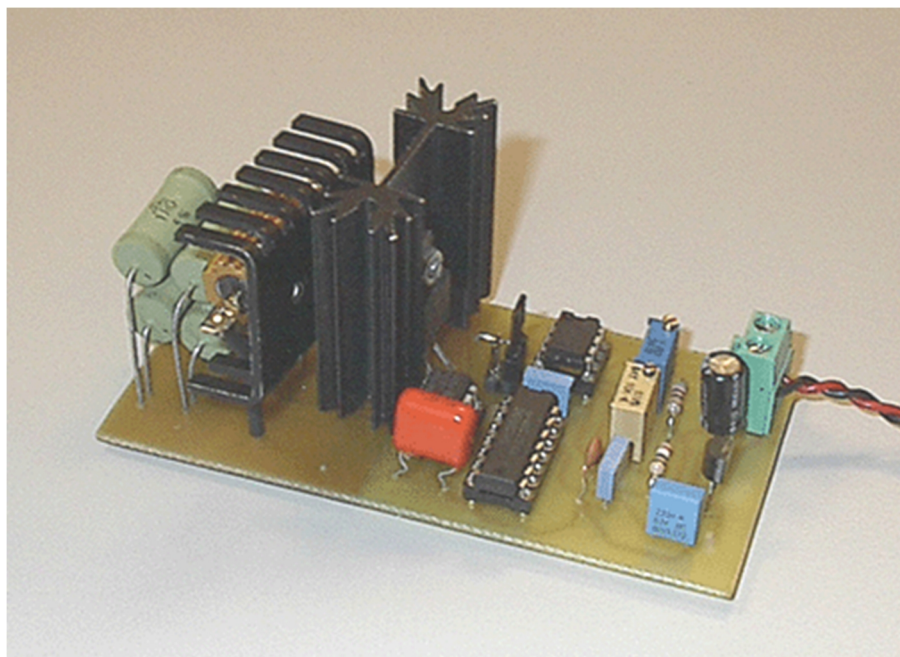


Fig. A.10. Layout.



*Fig. A.11. Imagen del simulador de carga (CGCD).*



## **Anexo B**

### **Hojas de cálculo de Mathcad**



**B.1 CÁLCULO DE LA BOBINA**DATOS DE PARTIDA

$f := 250000$		Frecuencia de conmutación.
$I_{ef} := 39.65$	$I_{med} := 39.65$	Corriente eficaz y media
$\Delta I := 1.68$		Valor de pico a pico de la corriente de la bobina
$I_{max} := I_{med} + \frac{\Delta I}{2}$	$I_{max} = 40.49$	Valor máximo de la corriente
$L := 2.5 \cdot 10^{-6}$		Valor de la bobina

TIPO DE CABLE

$D := .3 \cdot 10^{-3}$		Diámetro de un cable (m)
$Num := 48$		Número de cables
$Sec := \pi \cdot \left( \frac{D \cdot 1000}{2} \right)^2$	$Sec = 0.071$	Sección de un cable (mm <sup>2</sup> )
$SecT := Sec \cdot Num$	$SecT = 3.393$	Sección total de todos los cables (mm <sup>2</sup> )

EFFECTO PELICULAR

$\sigma := 5.8 \cdot 10^7$		Conductividad del cobre ( $\cdot m$ ) <sup>-1</sup>
$\mu := 4 \pi \cdot 10^{-7}$		Permeabilidad del vacío
$\rho := 0.0172$		Resistividad del cobre ( $\cdot mm^2/m$ )
$\delta := \frac{0.07206}{\sqrt{f}}$	$\delta = 1.441 \times 10^{-4}$	Profundidad de penetración pelicular del conductor (m)

$$SecUtil := \begin{cases} Sec & \text{if } \frac{D}{2} \leq \delta \\ \left[ Sec - \pi \cdot [(D \cdot 0.5 - \delta) \cdot 1000]^2 \right] & \text{otherwise} \end{cases}$$

$SecUtil = 0.071$	$SecUtilT = 3.388$	Sección del conductor por la que circula la corriente (mm <sup>2</sup> )
$SecUtilT := SecUtil \cdot Num$		Sección útil total de todos los cables (mm <sup>2</sup> )

DENSIDAD DE CORRIENTE

Debe ser menor a 12A/mm<sup>2</sup>

$$J_c := \frac{I_{ef}}{SecUtil \cdot Num} \quad J_c = 11.704$$

MATERIAL DE LA FERRITA 3F3

$$\mu_i := 2000$$

Permeabilidad relativa inicial del material

$$B_{\max} := 250 \cdot 10^{-3}$$

Inducción magnética máxima que se desea alcanzar, debe ser menor que la  $B_{\text{sat}}=450\text{mT}$  (T)

	Volumen efectivo (mm <sup>3</sup> )	Factor de núcleo (mm <sup>-1</sup> )	Longitud efectiva (mm)	Área efectiva (mm <sup>2</sup> )	Área de la ventana (mm <sup>2</sup> )	Longitud media de la espira (mm)
<b>RM8/I</b>	$V_e := \begin{pmatrix} 2440 \\ 4310 \\ 8340 \\ 13900 \end{pmatrix}$	$C_l := \begin{pmatrix} 0.604 \\ 0.462 \\ 0.388 \\ 0.353 \end{pmatrix}$	$l_e := \begin{pmatrix} 38.4 \\ 44.6 \\ 56.6 \\ 70 \end{pmatrix}$	$A_e := \begin{pmatrix} 63 \\ 96.6 \\ 146 \\ 198 \end{pmatrix}$	$W_a := \begin{pmatrix} 30.9 \\ 44.2 \\ 75 \\ 112 \end{pmatrix}$	$l_{\text{med}} := \begin{pmatrix} 42 \\ 52 \\ 61 \\ 71 \end{pmatrix}$
<b>RM10/I</b>						
<b>RM12/I</b>						
<b>RM14/I</b>						

CÁLCULOS

$$i := 0..3$$

$$AL_i := \left( \frac{B_{\max} A_{e_i} \cdot 10^{-6}}{I_{\max}} \right)^2 \cdot \frac{1}{L}$$

Factor de inductancia

$$N_i := \sqrt{\frac{L}{AL_i}} \quad \text{Nº de espiras}$$

$$\mu_{e_i} := \frac{L \cdot C_{l_i} \cdot 1000}{\mu \cdot (N_i)^2}$$

Permeabilidad efectiva

$$G_i := \left( \frac{\mu_i - \mu_{e_i}}{\mu_{e_i}} \right) \cdot \frac{l_{e_i} \cdot 10^3}{\mu_i}$$

Entrehierro total (m)

$$\text{Capa}_i := \frac{G_i}{2}$$

Separación entre las dos mitades del núcleo (m)

$$\text{Ocup}_i := \frac{N_i \cdot \text{SecT} \cdot 100}{W a_i} \quad \text{Ocupación de la ventana (\%)}$$

$$\text{Bpp}_i := \frac{\Delta I \cdot \sqrt{A L_i \cdot L}}{A e_i \cdot 10^{-6}} \quad \text{Inducción pico a pico por el rizado de la corriente (T)}$$

$$\text{Bpico}_i := \text{Bpp}_i \cdot \frac{1000}{2} \quad \text{Inducción de pico para las gráficas de densidad de potencia (mT)}$$

### RESISTENCIA DEL CONDUCTOR

$$\text{long}_i := \left( N_i \cdot \frac{l_{\text{med}_i}}{1000} \right) \cdot 1.15 \quad \text{Longitud del conductor (m)}$$

$$R_i := \rho \cdot \frac{\text{long}_i}{\text{SecUtilT}} \quad \text{Resistencia de los conductores de cobre (}\Omega\text{)}$$

$$P_{cu_i} := I_{ef}^2 \cdot R_i \quad \text{Resistencia devanado (W)}$$

### PERDIDAS DEL NÚCLEO USANDO LA CURVA DE DENSIDAD DE POTENCIA DEL MATERIAL 3F3 A 200kHz

$$P_{v_i} := 1000 \cdot 10^{(2.513 \cdot \log(\text{Bpico}_i) - 2.7825)} \quad \text{Perdidas en W/m}^3$$

$$P_{nuc_i} := P_{v_i} \cdot V_{e_i} \cdot 10^{-9} \quad \text{Perdidas en el núcleo (W)}$$

$$P_{total_i} := P_{nuc_i} + P_{cu_i} \quad \text{Pérdidas totales}$$

### RESULTADOS

<b>RM8/I</b>	$P_{total} = \begin{pmatrix} 2.478 \\ 2.001 \\ 1.554 \\ 1.334 \end{pmatrix}$	$N = \begin{pmatrix} 6.427 \\ 4.192 \\ 2.773 \\ 2.045 \end{pmatrix}$	$\text{Ocup} = \begin{pmatrix} 70.57 \\ 32.175 \\ 12.546 \\ 6.195 \end{pmatrix}$	$\text{Capa} = \begin{pmatrix} 650.407 \\ 415.109 \\ 267.827 \\ 190.915 \end{pmatrix}$
<b>RM10/I</b>				
<b>RM12/I</b>				
<b>RM14/I</b>				

<b>RM8/I</b>	$P_{cu} = \begin{pmatrix} 2.478 \\ 2.001 \\ 1.553 \\ 1.333 \end{pmatrix}$	$P_{nuc} = \begin{pmatrix} 2.52 \times 10^{-4} \\ 4.451 \times 10^{-4} \\ 8.613 \times 10^{-4} \\ 1.435 \times 10^{-3} \end{pmatrix}$	$\text{Bpico} = \begin{pmatrix} 5.186 \\ 5.186 \\ 5.186 \\ 5.186 \end{pmatrix}$	$R = \begin{pmatrix} 1.576 \times 10^{-3} \\ 1.273 \times 10^{-3} \\ 9.877 \times 10^{-4} \\ 8.477 \times 10^{-4} \end{pmatrix}$
<b>RM10/I</b>				
<b>RM12/I</b>				
<b>RM14/I</b>				

COMPROBACIÓN DE RESULTADOS

$k := 1$	Tipo de núcleo
$NS := 5$	Número de espiras
$GT := 1357 \cdot 10^{-6}$	Entrehierro total

$$\mu e_k := \frac{\mu i \cdot l e_k \cdot 10^{-3}}{\mu i \cdot GT + l e_k \cdot 10^{-3}} \quad \mu e_k = 32.335 \quad (\text{H/m})$$

$$Ln := \frac{\mu e_k \cdot \mu \cdot NS^2}{Cl_k \cdot 1000} \quad Ln = 2.199 \times 10^{-6} \quad (\text{H})$$

$$ALN := \frac{Ln}{NS^2} \quad ALN = 8.795 \times 10^{-8}$$

$$Ocupac := \frac{NS \cdot SecT \cdot 105}{Wa_k} \quad Ocupac = 40.301 \quad (\%)$$

$$Bmaxima = \frac{(Imax \sqrt{Ln \cdot ALN}) \cdot 1000}{Ae_k \cdot 10^{-6}} \quad Bmaxima = 184.325 \quad (\text{mT})$$

## B.2 CÁLCULO DEL CONTROL FUENTE CONMUTADA PRINCIPAL

### DATOS ETAPA DE POTENCIA

$V_e := 5$	Tensión de entrada
$V_o := 1.5$	Tensión de salida
$L := 2.2 \cdot 10^{-6}$	Inductancia
$R_o := 0.0374$	Resistencia de carga
$C_o := 4.77 \cdot 10^{-3}$	Condensador de salida
$ESR := 5 \cdot 10^{-3}$	Resistencia serie equivalente
$f_s := 250 \cdot 10^3$ $T_s := \frac{1}{f_s}$	Frecuencia de conmutación

#### 1. Función de transferencia Vo/d de la etapa de potencia

Modelo teórico del Buck con ESR en el condensador

$$G_{vd}(s) := V_e \cdot \frac{(1 + ESR \cdot C_o \cdot s)}{\left[ 1 + \left( \frac{L}{R_o} + ESR \cdot C_o \right) \cdot s + L \cdot C_o \cdot \left( 1 + \frac{ESR}{R_o} \right) \cdot s^2 \right]}$$

$$MnG_{vd}(f) := |G_{vd}(j \cdot 2 \cdot \pi \cdot f)| \quad MG_{vd}(f) := 20 \cdot \log(|G_{vd}(j \cdot 2 \cdot \pi \cdot f)|)$$

$$FG_{vd}(f) := \arg(G_{vd}(j \cdot 2 \cdot \pi \cdot f)) \cdot \frac{180}{\pi}$$

#### 2. Generación del barrido en frecuencia

$$f_{min} := 10$$

$$f_{max} := 100 \cdot 10^4$$

$$N_p := 100 \quad \text{Nº de puntos}$$

$$i := 0..N_p$$

$$f_i := f_{min} \cdot 10^{\frac{i}{N_p} \cdot \log\left(\frac{f_{max}}{f_{min}}\right)} \quad \text{Barrido logarítmico de } N_p \text{ puntos entre } f_{min} \text{ y } f_{max}$$

## REGULADOR DE UN LAZO DE TENSIÓN

### 1. Datos convertidor PWM UC3843 (medidos en circuito real)

$$V_{\max} := 0.94$$

Valor máximo de la rampa

$$V_{\min} := 0.15$$

Valor mínimo de la rampa

$$V_{p\_rampa} := V_{\max} - V_{\min}$$

Valor pico-valle de la rampa

$$T_1 := 3.8 \cdot 10^{-6}$$

Tiempo de subida de la rampa

$$K_{3842} := 3$$

1 / Factor de atenuación interno en el 3842. La tensión de salida del comparador e error, se divide entre 3 antes de ser comparada con la rampa.

$$G_{\text{mod}} := \frac{1}{K_{3842}} \cdot \frac{T_1}{T_s} \cdot \frac{1}{V_{p\_rampa}}$$

Ganancia total en pequeña señal del modulador PWM

### 2. Datos amplificador de error

$$K_{\text{err}} := 3162$$

Ganancia máxima (Escala natural)

$$R_{op} := 1 \cdot 10^5$$

Resistencia polo

$$C_{op} := 3.9 \cdot 10^{-9}$$

Condensador polo

$$R_{op} \cdot C_{op} = 3.9 \times 10^{-4}$$

$$f_{op} := \frac{1}{2 \cdot \pi \cdot R_{op} \cdot C_{op}}$$

Frecuencia corte polo

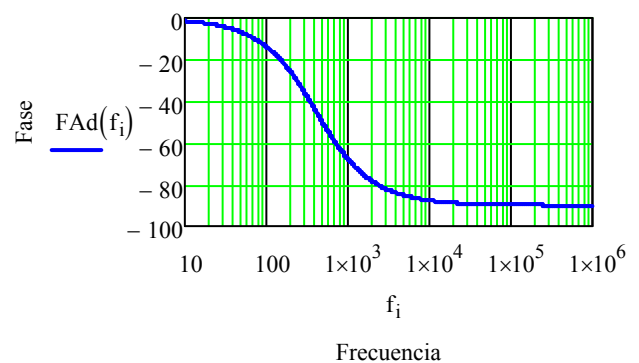
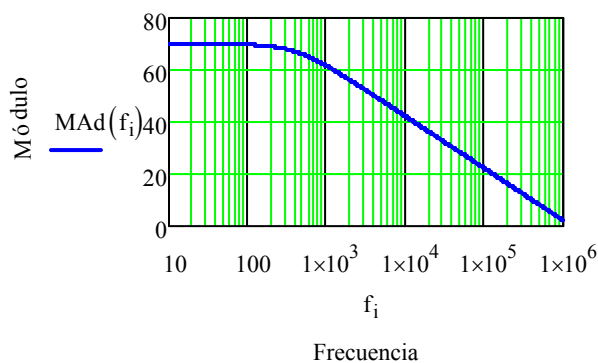
$$f_{op} = 408.09$$

$$Ad(s) := \frac{K_{\text{err}}}{1 + s \cdot R_{op} \cdot C_{op}}$$

Función de transferencia

$$MAd(f) := 20 \cdot \log(|Ad(j \cdot 2 \cdot \pi \cdot f)|)$$

$$FAd(f) := \arg(Ad(j \cdot 2 \cdot \pi \cdot f)) \cdot \frac{180}{\pi}$$





3. Red de realimentación

$H(s) := 1$

Realimentación por sensado de tensión

4. Función de transferencia de todo el lazo sin el regulador

$A(f) := H(j \cdot 2 \cdot \pi \cdot f) \cdot G_{mod} G_{vd}(j \cdot 2 \cdot \pi \cdot f)$

Función Compleja

$MnA(f) := |A(f)|$

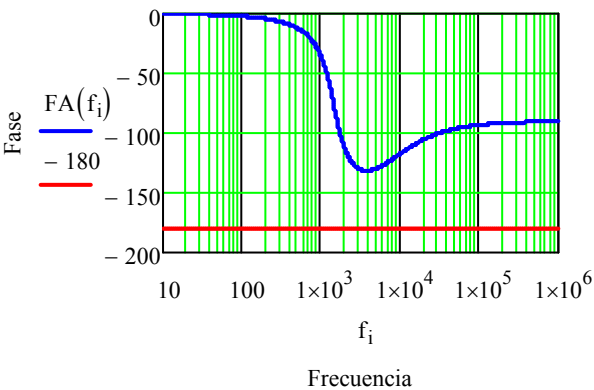
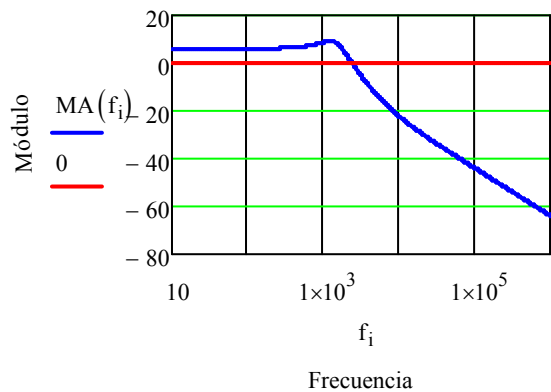
Escala natural

$MA(f) := 20 \log(|A(f)|)$

Escala natural en dB

$$FA(f) := \begin{cases} \arg(A(f)) \cdot \frac{180}{\pi} & \text{if } \arg(A(f)) < 0 \\ \arg(A(f)) \cdot \frac{180}{\pi} - 360 & \text{if } \arg(A(f)) > 0 \end{cases}$$

Escala natural grados



5. Selección de margen de fase y frecuencia de corte

$MF := 60$

Margen de Fase

$(30 < Mf < 70)$

$f_c := 30 \cdot 10^3$

Valor supuesto para la frecuencia de corte

$(f_c < f_{conmutación}/6)$

## 6. Cálculo del regulador tipo 3

### Relación de frecuencias

$$K := \tan \left[ \frac{1}{4} \cdot \left( \frac{\pi}{2} + \frac{MF \cdot \pi}{180} - \frac{FA(fc) \cdot \pi}{180} \right) \right] \quad K = 1.93 \quad (\text{Criterio } fz=fc/K, fp2=fc \cdot K)$$

$$\alpha := 9$$

$$(\text{Criterio } fz=fc/\alpha, fp2=fc \cdot \beta)$$

$$\beta := \frac{1}{\tan \left[ - \left[ (-90 + MF - FA(fc)) \cdot \frac{\pi}{180} \right] \cdot \frac{1}{2} + \text{atan}(\alpha) \right]} \quad \beta = 0.886$$

### Cálculo de las capacidades y resistencias

$$R11 := 1690 \quad \text{Valor supuesto para la impedancia } R11$$

$$C2\_3 := \left| \frac{A(fc)}{2 \cdot \pi \cdot fc \cdot R11} \cdot K^2 \right| \quad C3 := \frac{C2\_3}{K^2} \quad C2 := C2\_3 - C3 \quad C23 := \frac{C2 \cdot C3}{C2 + C3}$$

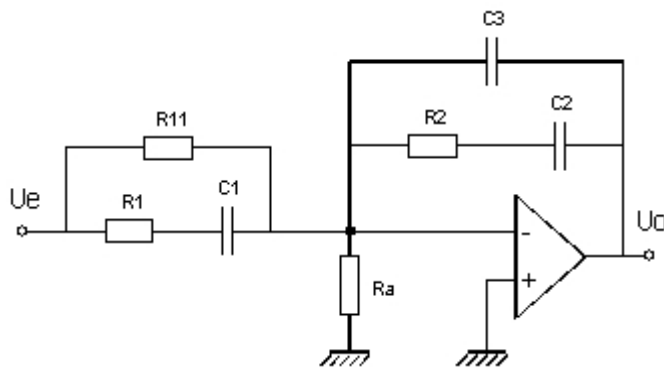
$$R1 := \frac{R11}{K^2 - 1} \quad R2 := \frac{K}{2 \cdot \pi \cdot fc \cdot C2} \quad C1 := \frac{1}{K \cdot 2 \cdot \pi \cdot R1 \cdot fc}$$

$$fp2 := \frac{1}{2 \cdot \pi \cdot R2 \cdot C23} \quad fz2 := \frac{1}{2 \cdot \pi \cdot R2 \cdot C2}$$

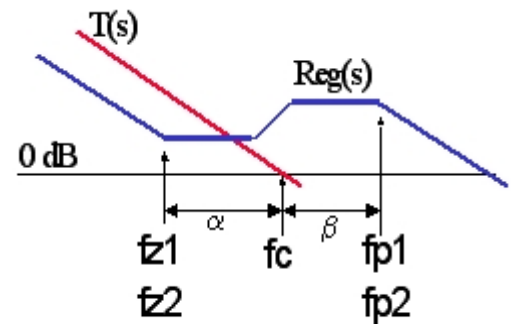
$$C2\_3a := \left| \frac{A(fc)}{2 \cdot \pi \cdot fc \cdot (R11)} \cdot \frac{(1 + j \cdot \alpha)^2}{\left(1 + j \cdot \frac{1}{\beta}\right)^2} \right| \quad C3a := \frac{C2\_3a}{\alpha \cdot \beta} \quad C2a := C2\_3a - C3a \quad C23a := \frac{C2a \cdot C3a}{C2a + C3a}$$

$$R1a := \frac{R11}{\alpha \cdot \beta - 1} \quad R2a := \frac{\alpha}{2 \cdot \pi \cdot fc \cdot C2a} \quad C1a := \frac{1}{\beta \cdot 2 \cdot \pi \cdot R1a \cdot fc}$$

$$fpa := \frac{1}{2 \cdot \pi \cdot R2a \cdot C23a} \quad fza := \frac{1}{2 \cdot \pi \cdot R2a \cdot C2a}$$

Resumen de valores

( todos &gt; 0 )

**Criterio K**  
( $f_z = f_c/K$ ,  $f_{p2} = f_c \cdot K$ )

$$K = 1.93$$

$$R1 = 620.473$$

$$R2 = 5.474 \times 10^4$$

$$C1 = 4.431 \times 10^{-9}$$

$$C2 = 1.87 \times 10^{-10}$$

$$C3 = 6.866 \times 10^{-11}$$

$$C2\_3 = 2.557 \times 10^{-10}$$

$$C23 = 5.022 \times 10^{-11}$$

$$fz2 = 1.555 \times 10^4$$

$$fp2 = 5.789 \times 10^4$$

**Criterio K-plus**  
( $f_{z1} = f_{z2} = f_c/\alpha$ ,  $f_{p2} = f_{p1} = f_c \cdot \beta$ )

$$\alpha = 9$$

$$\beta = 0.886$$

$$R1a = 242.218$$

$$R2a = 2.204 \times 10^4$$

$$C1a = 2.471 \times 10^{-8}$$

$$C2a = 2.167 \times 10^{-9}$$

$$C3a = 3.105 \times 10^{-10}$$

$$C2\_3a = 2.477 \times 10^{-9}$$

$$C23a = 2.716 \times 10^{-10}$$

$$fza = 3.333 \times 10^3$$

$$fpa = 2.659 \times 10^4$$

**Diseño a mano**

$$R1d := 33$$

$$R2d := 3.6 \times 10^3$$

$$C1d := 82 \cdot 10^{-9}$$

$$C2d := 22 \cdot 10^{-9}$$

$$C3d := 1 \cdot 10^{-9}$$

$$C2\_3d := C2d + C3d \quad C2\_3d = 2.3 \times 10^{-8}$$

$$C23d := \frac{C2d \cdot C3d}{C2d + C3d} \quad C23d = 9.565 \times 10^{-10}$$

$$fzd := \frac{1}{2 \cdot \pi \cdot R2d \cdot C2d}$$

$$fpd := \frac{1}{2 \cdot \pi \cdot R2d \cdot C23d}$$

$$fid := \frac{1}{2 \cdot \pi \cdot R11 \cdot (C2\_3d)}$$

$$fzd = 2.01 \times 10^3$$

$$fpd = 4.622 \times 10^4$$

Funciones de transferencia del regulador

$$Z2(s) := \frac{(1 + s \cdot R2 \cdot C2)}{(C2 + C3) \cdot s \cdot (1 + s \cdot R2 \cdot C23)}$$

$$Z1(s) := \frac{R11 \cdot (1 + C1 \cdot R1 \cdot s)}{[1 + C1 \cdot (R11 + R1) \cdot s]}$$

$$\beta(s) := \frac{Z1(s)}{Z2(s) + Z1(s)}$$

$$R(s) := \frac{Z2(s)}{Z1(s)} \cdot \frac{1}{1 + \frac{1}{Ad(s)} \cdot \frac{1}{\beta(s)}}$$

$$Z2a(s) := \frac{(1 + s \cdot R2a \cdot C2a)}{(C2a + C3a) \cdot s \cdot (1 + s \cdot R2a \cdot C23a)}$$

$$Z1a(s) := \frac{R11 \cdot (1 + C1a \cdot R1a \cdot s)}{[1 + C1a \cdot (R11 + R1a) \cdot s]}$$

$$\beta a(s) := \frac{Z1a(s)}{Z2a(s) + Z1a(s)}$$

$$Ra(s) := \frac{Z2a(s)}{Z1a(s)} \cdot \frac{1}{1 + \frac{1}{Ad(s)} \cdot \frac{1}{\beta a(s)}}$$

$$Z2d(s) := \frac{(1 + s \cdot R2d \cdot C2d)}{(C2d + C3d) \cdot s \cdot (1 + s \cdot R2d \cdot C23d)}$$

$$Z1d(s) := \frac{R11 \cdot (1 + C1d \cdot R1d \cdot s)}{[1 + C1d \cdot (R11 + R1d) \cdot s]}$$

$$\beta d(s) := \frac{Z1d(s)}{Z2d(s) + Z1d(s)}$$

$$Rd(s) := \frac{Z2d(s)}{Z1d(s)} \cdot \frac{1}{1 + \frac{1}{Ad(s)} \cdot \frac{1}{\beta d(s)}}$$

$$MR(f) := 20 \cdot \log(|R(j \cdot 2 \cdot \pi \cdot f)|)$$

$$MRa(f) := 20 \cdot \log(|Ra(j \cdot 2 \cdot \pi \cdot f)|)$$

$$MRd(f) := 20 \cdot \log(|Rd(j \cdot 2 \cdot \pi \cdot f)|)$$

$$FR(f) := \arg(R(j \cdot 2 \cdot \pi \cdot f)) \cdot \frac{180}{\pi}$$

$$FRa(f) := \arg(Ra(j \cdot 2 \cdot \pi \cdot f)) \cdot \frac{180}{\pi}$$

$$FRd(f) := \arg(Rd(j \cdot 2 \cdot \pi \cdot f)) \cdot \frac{180}{\pi}$$

Funciones de transferencia del Lazo Abierto

Función compleja

Escala natural

En dB

$$T(f) := A(f) \cdot R(j \cdot 2 \cdot \pi \cdot f)$$

$$MnT(f) := |T(f)|$$

$$MT(f) := 20 \cdot \log(|T(f)|)$$

$$Ta(f) := A(f) \cdot Ra(j \cdot 2 \cdot \pi \cdot f)$$

$$MnTa(f) := |Ta(f)|$$

$$MTa(f) := 20 \cdot \log(|Ta(f)|)$$

$$Td(f) := A(f) \cdot Rd(j \cdot 2 \cdot \pi \cdot f)$$

$$MnTd(f) := |Td(f)|$$

$$MTd(f) := 20 \cdot \log(|Td(f)|)$$

$$FT(f) := \begin{cases} \arg(T(f)) \cdot \frac{180}{\pi} & \text{if } \arg(T(f)) < 0 \\ \arg(T(f)) \cdot \frac{180}{\pi} - 360 & \text{if } \arg(T(f)) > 0 \end{cases}$$

Fase En grados

$$FTa(f) := \begin{cases} \arg(Ta(f)) \cdot \frac{180}{\pi} & \text{if } \arg(Ta(f)) < 0 \\ \arg(Ta(f)) \cdot \frac{180}{\pi} - 360 & \text{if } \arg(Ta(f)) > 0 \end{cases}$$

$$FTd(f) := \begin{cases} \arg(Td(f)) \cdot \frac{180}{\pi} & \text{if } \arg(Td(f)) < 0 \\ \arg(Td(f)) \cdot \frac{180}{\pi} - 360 & \text{if } \arg(Td(f)) > 0 \end{cases}$$

$$Fase\_max := 20 \quad Fase\_min := -30$$

$$F\_fc(f) := \begin{cases} Fase\_max & \text{if } f \leq fc \\ Fase\_min & \text{if } f > fc \end{cases}$$

Bucle cerrado

$$BC(f) := \frac{1}{H(j \cdot 2 \cdot \pi \cdot f)} \cdot \frac{T(f)}{1 + T(f)} \quad BCa(f) := \frac{1}{H(j \cdot 2 \cdot \pi \cdot f)} \cdot \frac{Ta(f)}{1 + Ta(f)} \quad \text{Función compleja}$$

$$MnBC(f) := |BC(f)| \quad MnBCa(f) := |BCa(f)| \quad \text{Escala natural}$$

$$MBC(f) := 20 \cdot \log(|BC(f)|) \quad MBCa(f) := 20 \cdot \log(|BCa(f)|) \quad \text{En dB}$$

$$FBC(f) := \begin{cases} \arg(BC(f)) \cdot \frac{180}{\pi} & \text{if } \arg(BC(f)) < 0 \\ \arg(BC(f)) \cdot \frac{180}{\pi} - 360 & \text{if } \arg(BC(f)) \geq 0 \end{cases} \quad \text{Fase en grados}$$

$$FBCa(f) := \begin{cases} \arg(BCa(f)) \cdot \frac{180}{\pi} & \text{if } \arg(BCa(f)) < 0 \\ \arg(BCa(f)) \cdot \frac{180}{\pi} - 360 & \text{if } \arg(BCa(f)) \geq 0 \end{cases}$$

Márgenes de Fase y ganancia, Ancho de Banda y Ganancia estática

$$x := fc - 500$$

$$\underset{\sim}{fc} := \text{root}(MT(x), x) \quad \text{Comprobación de la frecuencia de cruce}$$

$$fc = 2.047 \times 10^4$$

$$\underset{\sim}{x} := fc - 10$$

$$fca := \text{root}(MTa(x), x)$$

$$fca = 2.235 \times 10^4$$

$$\underset{\sim}{x} := fc - 100$$

$$fcd := \text{root}(MTd(x), x)$$

$$fcd = 2.651 \times 10^4$$

$$FT(fc) = -154.993 \quad \text{Fase del Lazo abierto}$$

$$FTa(fca) = -146.67$$

$$FTd(fcd) = -120.987$$

$$\underset{\sim}{MF} := |-180 - FT(fc)| \quad \text{Comprobación del Margen de Fase}$$

$$MF = 25.007$$

$$MFa := |-180 - FTa(fca)|$$

$$MFa = 33.33$$

$$MFd := |-180 - FTd(fcd)|$$

$$MFd = 59.013$$

$\underset{\sim}{x} := fc + (-1)$  *El algoritmo root no funciona de forma robusta debido a los saltos que se producen en la función arg(z). Variar el valor inicial hasta dar con una solución adecuada según el gráfico de fases.*

$fg := \text{root}(FT(x) + 180, x)$	Cálculo de la frecuencia de fase	$fg = -2.764 \times 10^5$
$fga := \text{root}(FTa(x) + 180, x)$		$fga = 2.017 \times 10^5$
$fgd := \text{root}(FTd(x) + 180, x)$		$fgd = 3.179 \times 10^5$

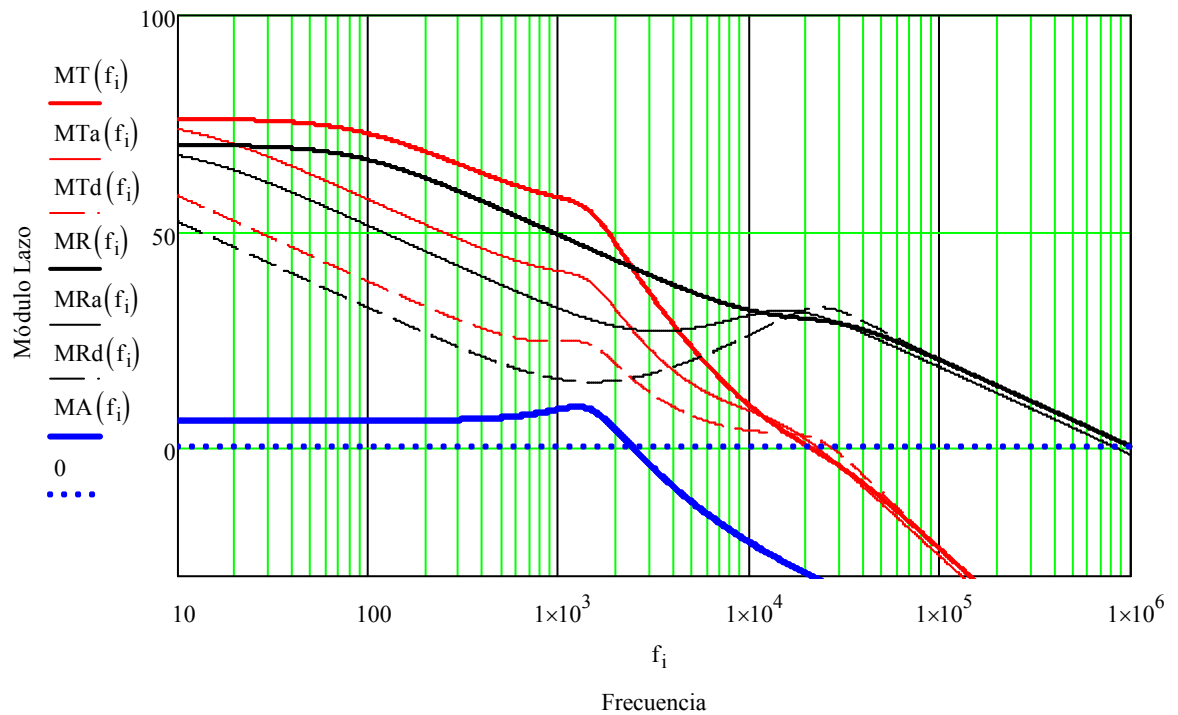
$MG := -MT(fg)$	Comprobación del Margen de Ganancia	$MG = 41.393$
$MGa := -MTa(fga)$		$MGa = 37.647$
$MGd := -MTd(fgd)$		$MGd = 43.886$

$Kest := MnT(fmin)$	Cálculo de la Ganancia estática	$Kest = 6.299 \times 10^3$
$Kesta := MnTa(fmin)$		$Kesta = 4.801 \times 10^3$
$Kestd := MnTd(fmin)$		$Kestd = 809.75$

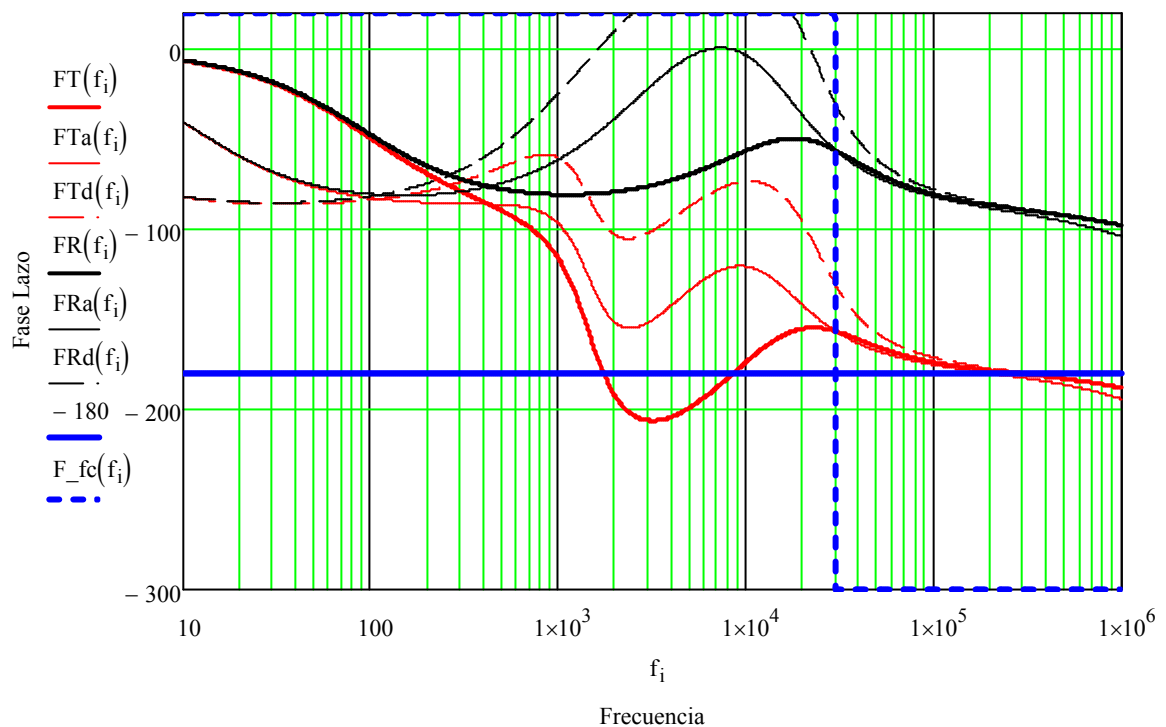
$Kest\_dB := MT(fmin)$	$Kest\_dB = 75.985$
$Kest\_dBa := MTa(fmin)$	$Kest\_dBa = 73.627$
$Kest\_dBd := MTd(fmin)$	$Kest\_dBd = 58.167$

$\underline{x} := fc$	Cálculo del Ancho de Banda en Bucle Cerrado	$\Delta B = 3.158 \times 10^4$
$\Delta B := \text{root}(MBC(x), x)$		
$\Delta Ba := \text{root}(MBCa(x), x)$		$\Delta Ba = -799.371$

$MF = 25.007$	$MT(100) = 72.577$	$fz2 = 1.555 \times 10^4$	$fp2 = 5.789 \times 10^4$	Método $k$
$MFa = 33.33$	$MTa(100) = 57.312$	$fza = 3.333 \times 10^3$	$fpa = 2.659 \times 10^4$	Método $k\text{-plus}$
$MFd = 59.013$	$MTd(100) = 38.312$	$fzd = 2.01 \times 10^3$	$fpd = 4.622 \times 10^4$	Diseño a mano



*MT: módulo función de transferencia lazo abierto  $T=A(f) \cdot R(j)$ . Respuesta sistema regulador en lazo abierto.*  
*MR: módulo función de transferencia del regulador (de la FdT.  $R(s)$ ). Respuesta del compensador.*  
*MA: módulo función de transferencia del lazo sin realimentar.*



*FT: fase función de transferencia lazo abierto  $T=A(f) \cdot R(j)$*   
*FR: fase función de transferencia del regulador (de la FdT.  $R(s)$ )*  
 *$F_{fc}$ : Filtro ideal.*



## **Anexo C**

### **Esquema general de la Fuente Híbrida**



## C.1. ESQUEMA DE LA FUENTE PRINCIPAL CONMUTADA

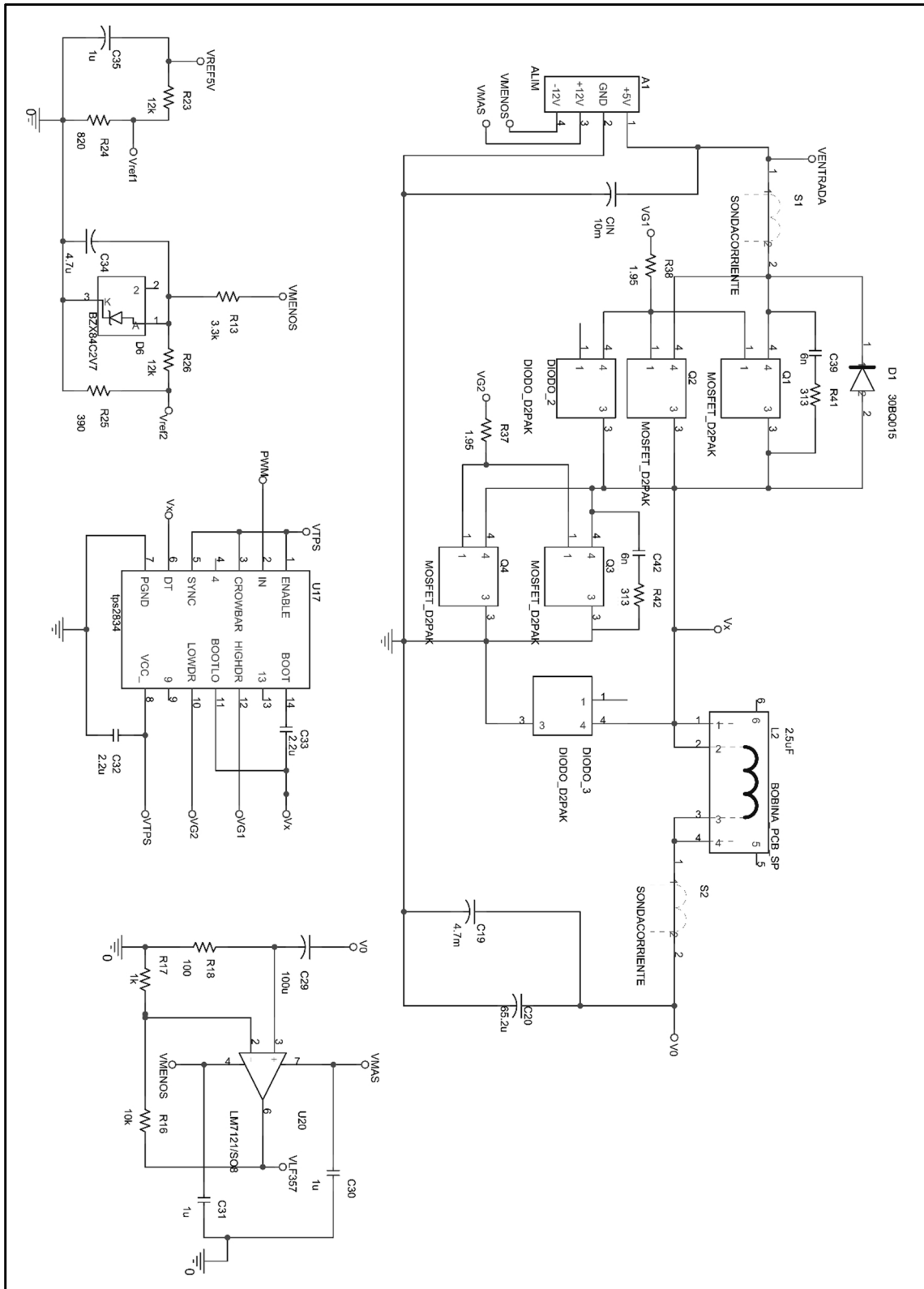


Fig. C 1. Esquema de potencia de la Fuente Conmutada Principal.

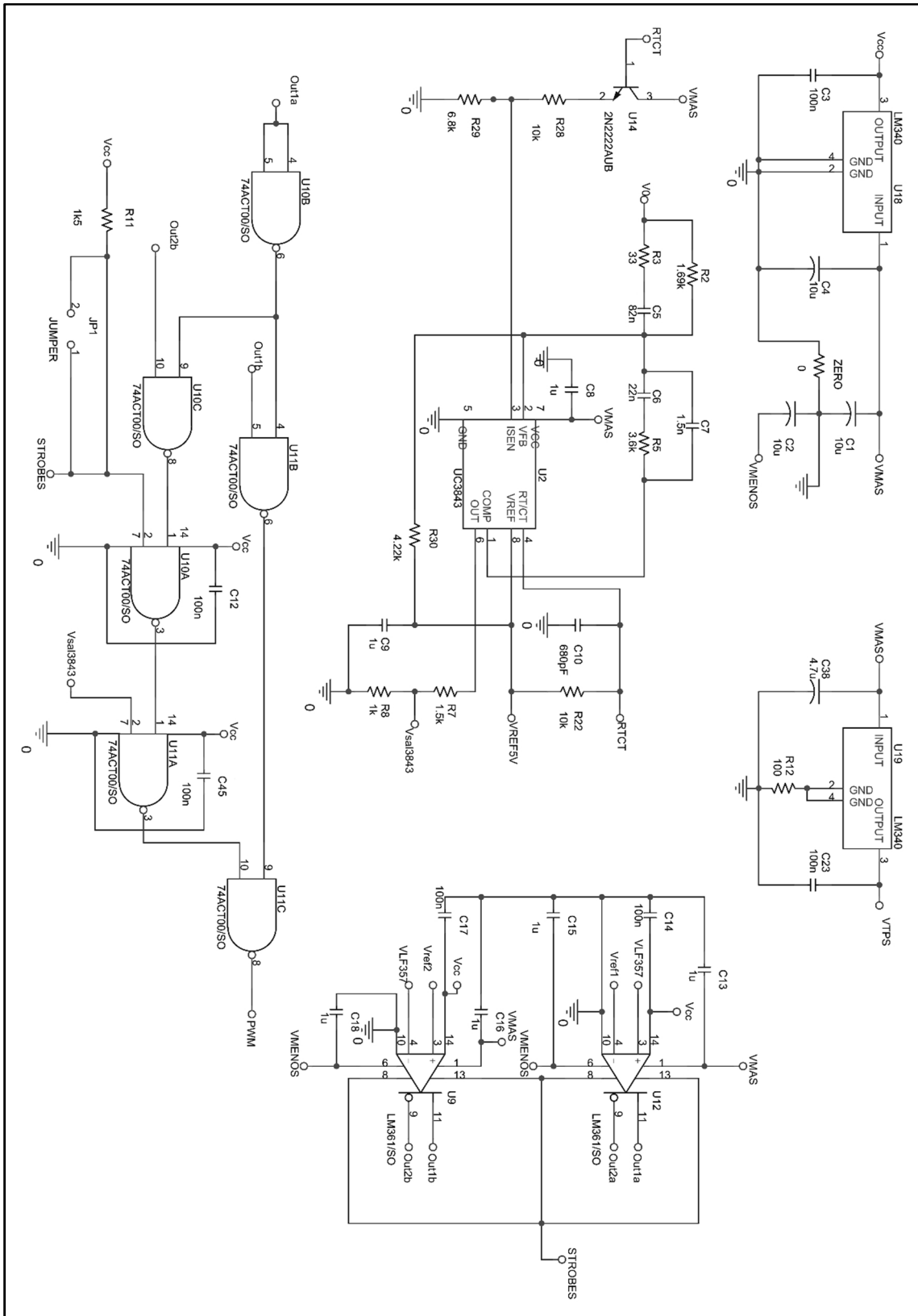


Fig. C.2. Esquema de control de la Fuente Conmutada Principal.

## C.2. ESQUEMA DE LA FUENTE DE CORRIENTE AUXILIAR

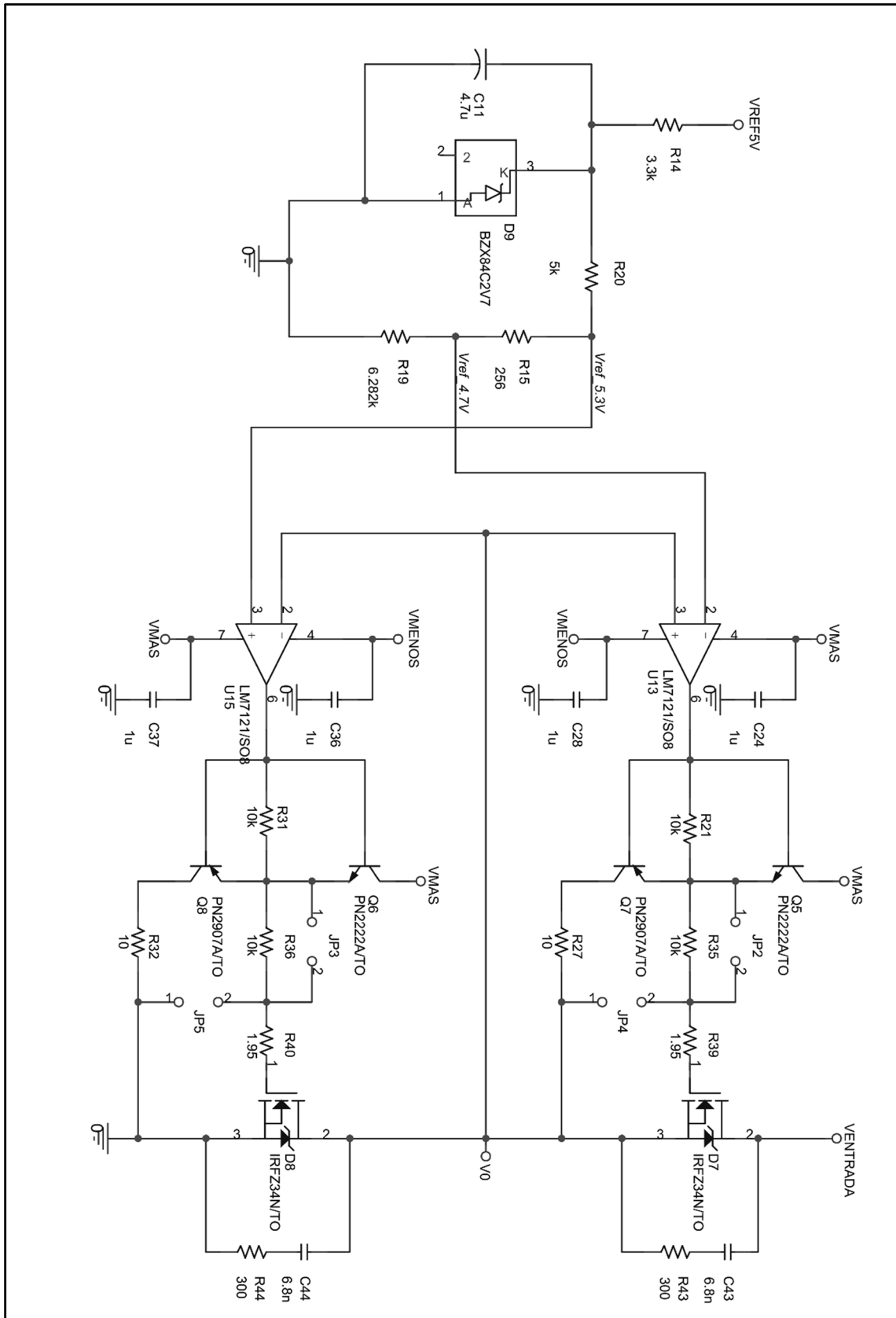


Fig. C.3. Esquema de la Fuente de Corriente Auxiliar.

### C.3. RELACIÓN DE COMPONENTES

#### COMPONENTES PASIVOS

C1	10 $\mu$ F	L2	2,5 $\mu$ F
C2	10 $\mu$ F	R2	1,69k $\Omega$
C3	100nF	R3	100 $\Omega$
C4	10 $\mu$ F	R5	3,3k $\Omega$
C5	47nF	R7	1,5k $\Omega$
C6	22nF	R8	1k $\Omega$
C7	1,5nF	R11	1,5k $\Omega$
C8	1 $\mu$ F	R12	100 $\Omega$
C9	1 $\mu$ F	R13	3,3k $\Omega$
C10	680pF	R14	3,3k $\Omega$
C11	4,7 $\mu$ F	R15	256 $\Omega$
C12	100nF	R16	10k $\Omega$
C13	1 $\mu$ F	R17	1k $\Omega$
C14	100nF	R18	100 $\Omega$
C15	1 $\mu$ F	R19	6,282k $\Omega$
C16	1 $\mu$ F	R20	5k $\Omega$
C17	100nF	R21	10k $\Omega$
C18	1 $\mu$ F	R22	10k $\Omega$
C19	470 $\mu$ F	R23	12k $\Omega$
C20	62,2 $\mu$ F	R24	820 $\mu$ F
C23	100nF	R25	390k $\Omega$
C24	1 $\mu$ F	R26	12k $\Omega$
C28	1 $\mu$ F	R27	10 $\Omega$
C29	100 $\mu$ F	R28	10k $\Omega$
C30	1 $\mu$ F	R29	6,8k $\Omega$
C31	1 $\mu$ F	R30	4,22k $\Omega$
C32	2,2 $\mu$ F	R31	10k $\Omega$
C33	2,2 $\mu$ F	R32	10 $\Omega$
C34	4,7 $\mu$ F	R35	10k $\Omega$
C35	1 $\mu$ F	R36	10k $\Omega$
C36	1 $\mu$ F	R37	1,95 $\Omega$
C37	1 $\mu$ F	R38	1,95 $\Omega$
C38	4,7 $\mu$ F	R39	1,95 $\Omega$
C39	6nF	R40	1,95 $\Omega$
C42	6nF	R41	313 $\Omega$
C43	6,8nF	R42	313 $\Omega$
C44	6,8nF	R43	300 $\Omega$
C45	100nF	R44	300 $\Omega$
CIN	10mF	ZERO	0 $\Omega$

#### SEMICONDUCTORES E INTEGRADOS

D1	30BQ015
D2	47CTQ020S
D3	47CTQ020S
D6	BZX84C2V7
D9	BZX84C2V7
M3	IRFZ34NS
M4	IRFZ34NS
Q1	IRL3713S
Q2	IRL3713S
Q3	IRL3713S
Q4	IRL3713S
Q5	MMBT2222A
Q6	MMBT2222A
Q7	MMBT2907A
Q8	MMBT2907A
U2	UC3843D8
U9	LM361-ND
U10	CD74ACT00M
U11	CD74ACT00M
U12	LM361-ND
U13	LM7121
U14	MMBT2222A
U15	LM7121
U17	TPS2834D
U18	LM340MP-5
U19	LM340MP-5
U20	LM7121

Tabla C.1. Relación de componentes y referencias.

## **Anexo C**

### **Hojas de características**

<a href="#">30BQ015</a>	Diodo rectificador <i>Schottky</i>
<a href="#">47CTQ020S</a>	Diodo rectificador <i>Schottky</i>
<a href="#">CD74ACT00M</a>	Integrado 4 puertas NAND
<a href="#">UUG1A103MRR</a>	Condensador electrolítico
<a href="#">A700X477M002ATE015</a>	Condensador Baja ESR
<a href="#">MMBT2222A</a>	Transistor bipolar NPN
<a href="#">MMBT2907A</a>	Transistor bipolar PNP
<a href="#">IRL1404</a>	Transistor MOSFET Canal N
<a href="#">IRFZ34NS</a>	Transistor MOSFET Canal N
<a href="#">TPS2834D</a>	Driver para MOSFETs de reductor síncrono
<a href="#">UC3843D8</a>	Controlador PWM en modo corriente
<a href="#">LM361-ND</a>	Comparador diferencial de alta velocidad
<a href="#">LM7121</a>	Amplif Op. de baja potencia de 235 MHz
<a href="#">BZX84C2V7</a>	Diodo zéner 2,7V
<a href="#">LM340MP-5</a>	Estabilizador 5V (Regulador tensión lineal)
<a href="#">R SMD 1206</a>	Resistencia montaje superficial
<a href="#">R SMD 0805 (0,1%)</a>	Resistencia precisión montaje superficial
<a href="#">C SMD 0805</a>	Condensador cerámico montaje superficial
<a href="#">C SMD 1206</a>	Condensador cerámico montaje superficial
<a href="#">C SMD 1210</a>	Condensador cerámico montaje superficial
<a href="#">C SMD 1812</a>	Condensador cerámico montaje superficial
<a href="#">3F3 RM10/I</a>	Material ferromagnético 3F3 RM10/I
<a href="#">Placa PCI</a>	Placa circuito impreso doble cara 35µm
<a href="#">Filtro</a>	Toroide ferromagnética





